TURING 图灵电子与电气工程丛书

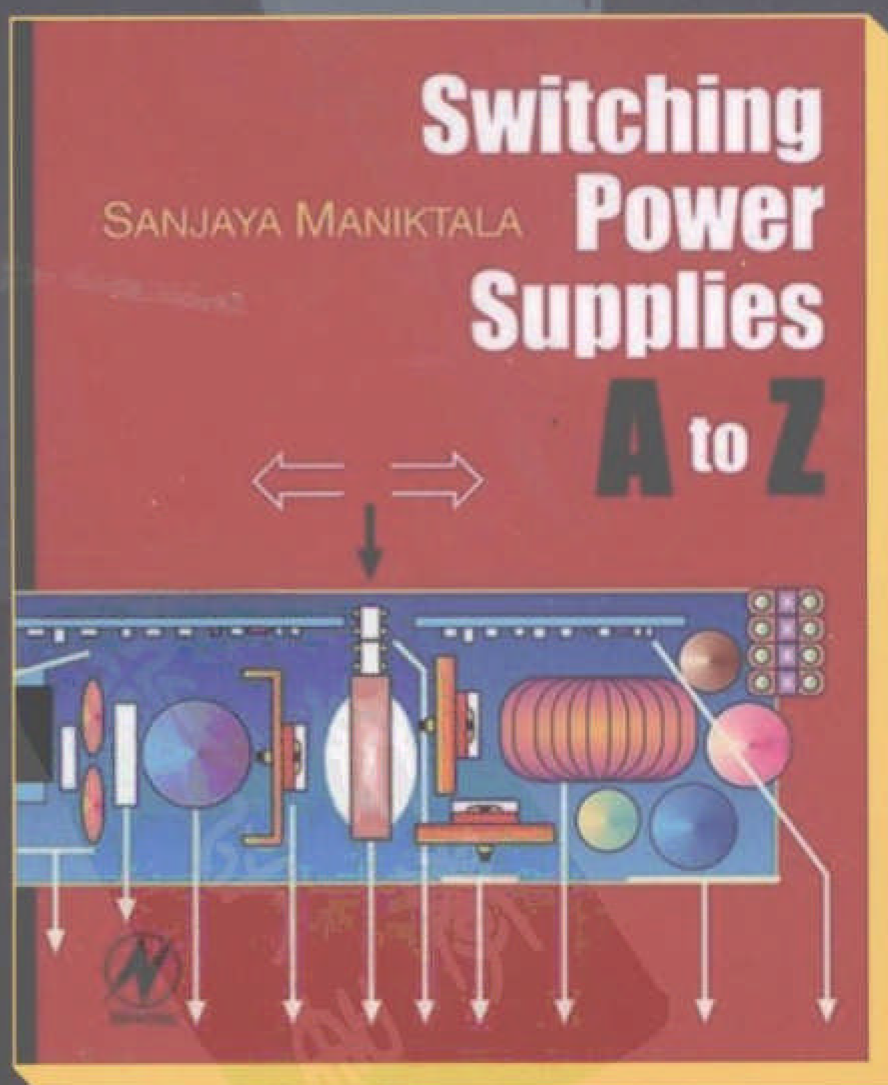
ELSEVIER 爱思唯尔

精通开关电源设计

Switching Power Supplies A to Z

[美] Sanjaya Maniktala 著

王志强　等译



人民邮电出版社
POSTS & TELECOM PRESS

Switching Power Supplies A to Z

精通开关电源设计

“本书作者是非常罕见的兼具丰富设计经验和写作才能的开关电源专家，我是他的铁杆粉丝，相信你也会和我一样。”

——**Stephan Ohr, Planet Analog网站前主编**

“开关电源设计的宝书，公司员工人手一册。我们公司能够走到今天，可以说这本书功不可没。”

——**Dipark Gleason，开关电源公司创始人**

随着便携式设备迅速发展，开关电源设计已成为电力电子学最重要的应用领域。然而，开关电源的原理看似简单，但实际上想要设计一个好的电源，要涉及半导体物理、控制理论、磁学等众多学科，对设计者的专业要求很高，因此许多初学者历经艰苦，仍然不得其门而入。

本书凝聚了世界级专家几十年设计商用电源的实战经验，处处都显得别具特色，自出版以来，已经成为业界公认的不可或缺的经典著作。全书从常常被人忽视的元件级别讲起，强调对基础的深刻理解，并从中推出三种主要拓扑，分析了各拓扑的控制环稳定问题；接着比较深入地讨论了磁学设计、开关损耗、PCB布线和EMI等主题，并有大量实例和详细计算步骤；最后是非常实用的数学知识介绍，以及作者解决各种实际设计疑难问题的经历和经验总结。作者注重实战，强调设计，主要用实际电路来说明问题，尽量避免复杂的数学分析。全书很好地做到了深浅适中，字里行间流露出作者对电源技术的热爱和对电源工程人员的深厚感情。

本书在图灵网站上的配套网页提供实例素材和更多相关资料。

Sanjaya Maniktala 是世界级的开关电源专家。曾在飞思卡尔、西门子和美国国家半导体等著名公司担任高级工程领导职务，拥有“浮动Buck调整器拓扑” 等多项专利。他也是广受赞誉的技术作家，除本书外，他的另外两部著作《开关电源故障诊断与排除》（人民邮电出版社）、《开关电源设计与优化》也都是世界级的名著，他还是*EDN*、*Electronic Design*等杂志的专栏作家。



王志强 华南理工大学电力学院副教授。长期从事大功率工业用高频开关电源等电力电子装置的研究与教学。主持电源科研项目，研制的“IGBT弧焊逆变器”、“IGBT交流方波电焊机”等装置获国家专利。在国内外刊物发表论文60多篇。

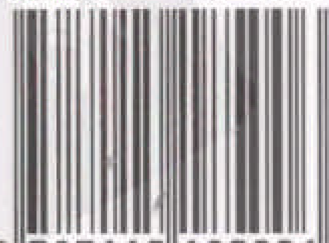
本书译自原版*Switching Power Supplies A to Z*，并由Elsevier授权出版。



本书相关信息请访问：**图灵网站** http://www.turingbook.com
读者/作者热线：(010) 88593802
反馈/投稿/推荐信箱：contact@turingbook.com

分类建议 电子电气/开关电源

人民邮电出版社网址 www.ptpress.com.cn



ISBN 978-7-115-18500-6/TN

定价：49.00 元

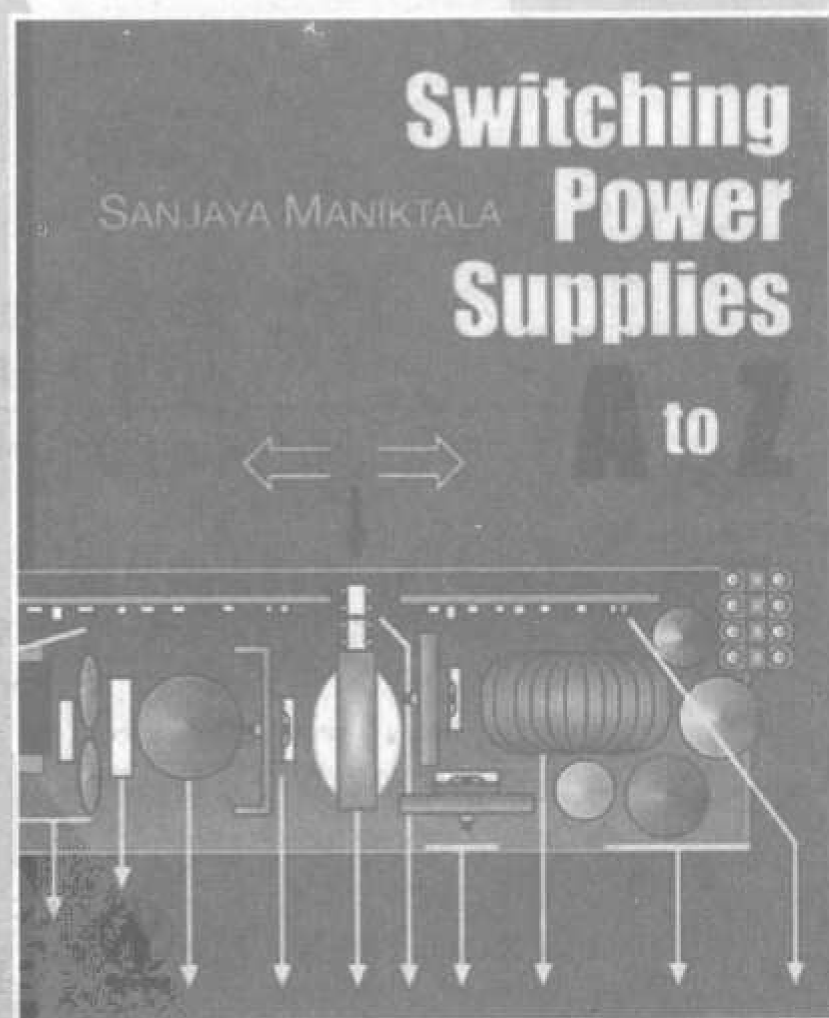
TN86
445

TURING 图灵电子与电气工程丛书

精通开关电源设计

Switching Power Supplies A to Z

[美] Sanjaya Maniktala 著
王志强 等译



人民邮电出版社
北京

图书在版编目(CIP)数据

精通开关电源设计/(美)马尼克塔拉(Maniktala,S.)著;王志强等译. —北京:人民邮电出版社,2008.10

(图灵电子与电气工程丛书)

书名原文:Switching Power Supplies A to Z

ISBN 978-7-115-18500-6

Ⅰ.精… Ⅱ.①马…②王… Ⅲ.开关电源-设计 Ⅳ.TN86

中国版本图书馆 CIP 数据核字(2008)第 102977 号

内 容 提 要

本书基于作者多年从事开关电源设计的经验,从分析开关变换器最基本器件——电感的原理入手,由浅入深系统地论述了宽输入电压 DC-DC 变换器(含离线式正、反激电源)及其磁件设计、MOSFET 导通和开关损耗、PCB 布线技术、三种主要拓扑电压/电流模式下控制环稳定性以及开关电源电磁干扰(EMI)控制及测量的理论和实践等。书中还解答了变换器拓扑的常见问题,讨论了开关电源及电子镇流器设计的专家意见、工业经验和难点对策等。

本书不仅可作为各层次开关电源工程人员的教材,也可供开关电源设计人员和高校相关专业师生参考。

图灵电子与电气工程丛书

精通开关电源设计

◆ 著　　[美] Sanjaya Maniktala

译　　王志强　等

责任编辑　舒　立

◆ 人民邮电出版社出版发行　　北京市崇文区夕照寺街 14 号

邮编　100061　电子函件　315@ptpress.com.cn

网址　http://www.ptpress.com.cn

北京铭成印刷有限公司印刷

◆ 开本:　700×1000　1/16

印张:21.75

字数:469 千字　　2008 年 10 月第 1 版

印数:1－4 000 册　　2008 年 10 月北京第 1 次印刷

著作权合同登记号　图字:01-2007-4267 号

ISBN 978-7-115-18500-6/TN

定价:49.00 元

读者服务热线:(010)88593802　印装质量热线:(010)67129223

反盗版热线:(010)67171154

版 权 声 明

Switching Power Supplies A to Z by Sanjaya Maniktala, ISBN:0-7506-7970-0.

Copyright © 2006 by Elsevier. All rights reserved.

Authorized Simplified Chinese translation edition published by the Proprietor.

ISBN:978-0-7506-7970-1.

Copyright © 2008 by Elsevier (Singapore) Pte Ltd. All rights reserved.

Elsevier (Singapore) Pte Ltd.

3 Killiney Road

#08-01 Winsland House 1

Singapore 239519

Tel:(65)6349-0200

Fax:(65)6733-1817

First Published 2008

2008 年初版

Printed in China by POSTS & TELECOM PRESS under special arrangement with Elsevier (Singapore) Pte Ltd. This edition is authorized for sale in China only, excluding Hong Kong SAR and Taiwan. Unauthorized export of this edition is a violation of the Copyright Act. Violation of this Law is subject to Civil and Criminal Penalties.

本书简体中文版由人民邮电出版社与 Elsevier (Singapore) Pte Ltd. 合作出版。本版仅限在中华人民共和国(不包括香港特别行政区和台湾地区)出版及标价销售。未经许可之出口,视为违反著作权法,将受法律之制裁。

译 者 序

随着电力电子技术的迅速发展，高频开关电源已广泛应用于计算机、电信、工业加工和航空航天等领域。因此，从事开关电源学习研究的高校师生和从事开关电源设计研发的工程人员，迫切需要理论系统、实用性强的学习资料，这便是我们坚持向国内同行介绍国外开关电源设计图书的用心所在。

本书基于作者多年从事开关电源设计的经验，从分析开关变换器最基本器件——电感的原理入手，由浅入深系统地论述了宽输入电压 DC-DC 变换器（含离线式正、反激电源）及其磁件设计、MOSFET 导通和开关损耗、PCB 布线技术、三种主要拓扑电压/电流模式下控制环稳定性以及开关电源电磁干扰（EMI）控制及测量的理论和实践等。书中还解答了变换器拓扑的常见问题，给出了开关电源及电子镇流器设计的专家意见、工业经验和难点对策等。

该书内容详实、材料新颖全面，对有一定电源设计基础的技术人员及电源设计初学者均适用，是一本实用的学习资料和方便的设计参考书。

本书翻译历时半年，翻译工作由华南理工大学电力学院王志强副教授组织完成。该校电力电子专业开关电源方向研究生参加了本书的翻译工作，其中，陈伟、李华、段守胜、农苏美、刘芽芽、邱爽等同学完成了译文的初稿，没有他们的积极参与和认真工作，本书的翻译出版几乎是不可能的。美国 IWATT 公司郑俊杰先生审阅了本书部分章节，并提出宝贵意见，在此表示衷心感谢。

还要感谢原作者 Sanjaya Maniktala 先生，感谢人民邮电出版社图灵公司的编辑对本书翻译稿的认真加工。

鉴于译者的水平有限，加之时间仓促，译文的不足和错漏之处在所难免，希望读者予以批评指正。

译　　者

于广州

前　言

现在回想起来，我决定放弃物理学、开始从事电子学并非一时心血来潮。我中途转行是一个渐变的过程。随着对介子、拉格朗日乘法器、量子电动力学等兴趣的急速下降，我的分数开始降到谷底。我注意到，我的研究生老师们大都对学生不太关心，好像教学仅仅是他们不得不做的一件事情，获得研究经费才是他们真正想要的。在本科阶段极具魅力的物理学，到了研究生阶段，突然变得非常数学化、过于玄虚，与我要坚定地深入到实际（而非虚幻）的初衷相矛盾。更不幸的是，直到在芝加哥修第二个硕士学位时，我才彻底地觉醒。真是太晚了。可是，当我最后真要和物理学（必须说明，它仍然是我的朋友）告别时，就出现了一个小小的问题：我不知道下一步该干什么。我称之为我的1号问题。

回到炎热而忙碌的印度，我花了几年时间才理出了头绪。谢天谢地！在摆弄三极管、电容、电阻、电感时，我找到了所有问题的答案，也看到了未来的希望，这是我期待已久的生命之舟。在这里我可以感觉、触摸、建造及测试任何我做的东西。不再有在复杂方程和抽象代数的迷雾中不知所措的感觉：这是一个真实的世界，一个我们日常生活的世界。

2号问题又来了：我甚至不了解电子学的基本知识。所以不得不一点点地自学，夜以继日地工作，甚至专门向当地老资格的元件经销商请教"什么是晶体管"这样幼稚的问题。这个过程持续了很长一段时间，我昼夜工作，连续几年我基本上都学习到深夜。当然，如果不是一路上遇到几位非常杰出的学者，我也不可能获得今天的进步（见致谢）。最终在自己的努力及各方面的帮助下，我走进了电子学这个精彩的世界，走进了电力电子学。我可以将百叶窗放下来，不用再经常工作到深夜了。

以上这一连串难忘的经历使我开始有了写这本书的想法。

等等，上面介绍了写本书的背景，但还没解释为什么要写本书。我确实还没解释，因为还有一个大问题需要解决，我称其为3号问题——总是有一些人有意或无意阻碍对我们都有益的学科进展。现在，我自己已经走过了人生转折点（感谢电子学），所以很自然地一直认为，自己欠电子学太多，理应回报。但是我发觉不是所有人都这样想，至少不是所有时候。也许有些人家庭条件优越可以轻松获取光芒四射的麻省理工学院或耶鲁大学的EE学位。而我这样的人就没有如此幸运。不过在一些时候，我们都必须认识到，我们面对着相同的自然力量，它的存在和进一步发展与我们都休戚相关。我们的目标最终是一样的，所以也有共同的责任为此努力。学然后知不足，很奇怪有

人居然无法领会下面牛顿的话中所蕴涵的谦卑之心：

“我不知道在别人看来，我是什么样的人；但在我自己看来，我不过就像是一个在海滨玩耍的小孩，为不时发现比寻常更为光滑的一块卵石或比寻常更为美丽的一片贝壳而沾沾自喜，对于展现在我面前的浩瀚的真理的海洋，却全然没有发现。”

同样，电力电子学也只是浩瀚宇宙中的一部分，我们才开始了解它，还有很多知识等着我们去发现。我们应该在我们微不足道的职业生涯中向前推进它的发展还是阻碍(哪怕是偶尔地)它呢？

最后，当我看得多听得也多了之后，我在网上的专栏里写下了下面几句话，这引起了许多明显不明就里的人的争议(参见附录1最后一页)。

“在管理人员说了算的公司里，技术很难获得立足点。因为在这种环境中，如果对上面全力支持就会得到慷慨的奖励，如果持有异见，将被无情地打入冷宫。而工程师只在有确切的事实和无可争议的数据支持下才愿意发表自己的观点。因此他们需要的是‘平等的环境’，在这种环境中评价主要根据从同行那里获得的尊重——上面的意见往往需要放在其次。

当然有时候这会惹恼管理者！所以管理工程师的经理人，自身应该在技术上有相当的能力，并且能平等地尊重数据和事实。他们不能以势压人来赢得技术争论，更不能试图四处打击‘情绪化’和‘不敬上’的工程师。令人惊奇的是，这类事情发生的比我们敢于承认的要多，这不仅让优秀工程师付出了代价，长远来看也会让技术的发展付出代价！”

我怀疑这些言论(大部分基于我敬爱的长期导师和前老板的经验)引起争议的唯一原因，是它已经比我所想象的更击中要害。显然，当人心中有鬼时，远处的报警声就会把他们吓得够呛。事情的结果是，我被告知不要再说我不懂的事情，好好设计电路就行了。我还被公司设立创作奖励基金拒绝了，我认为根据基金的条例——他们无偿地使用我的文章和畅销的电力电子书推广了公司的产品，我理应得到基金奖励。最后我明智地走为上计了。然后怪事发生了，在我辞职之后，他们按我一直宣扬的重组了机构，将以往分开的便携式电源和电源管理合并成一个部门，对内宣称“这样会使工程师们更好地共享资源”——完全是我的原话！现在想想，我的文章最后促成了原本问题多多的公司(不管他们承认与否)能够做出一些更好的设计、更多经过同行评审的产品，我还是感到很欣慰。可以肯定的是，赢家不是我，也不是那些位居高位却缺乏安全感而且心胸狭窄的经理。赢家是电子学，这对我来说已经足够了。

直到不久之前，我还天真地认为一些大公司，特别是某些华丽总部设在硅谷以展示其实力的公司，随着时间推移已经醒悟，管理更专业：不再允许用不客观的批评打击勤奋工程师们的士气，不再允许通过公司邮件发一些不分青红皂白的冷言冷语(使员工们不时怀疑上司是否还有起码的理智)，而是能够使工程师公平而不受歧视地得到努力工作的回报。但是事实上，问题太多了，对于我倾注了心血的电子学，我已经不能太肯定它在获得应得的地位。没错，大公司不断在宣布“总利润创记录”之类，但是在

这种纯粹对外宣传的表面之辞背后，你必须记住他们真正的新发现是：(a)让那些极具才能的、听话的、积极的新秀工程师们多干活；(b)停掉那些亏损部门，即非核心竞争力部门(事实上，这些部门自始至终都由于管理缺陷导致工程师们无法做出改进)。另外，很容易就能想到，他们在不断解雇一些有才能或有发展前景的工程师(我认识其中一些人)，原因经常是经理太差，又需要在他们同样差劲的上司面前找借口，而这些上司们也需要在他们的上司面前找借口……而最后那个处在最高层的人很可能只顾忙着数百万美金的红利，仅仅是因为他实现了公司(短期)目标！故事的结局是没有人考虑那些离开公司的工程师，事先没有任何警告，也不给机会解释——一点不像世界上任何一个普通法庭。我问自己，如果牛顿和爱因斯坦同样被这些没能力、不诚实的上级管理着，这个世界会变得像今天这么美好吗？当我想到这里时，有多少可能成为牛顿和爱因斯坦的人被这些公司打入地狱，很可能提前退休，而公司却宣称自己的模拟集成电路产品是自然的化身(“能看到听到信息”)？受害者的确切数量可能永远也无法知道。

正如你所看到的，坦率地说我还没有找到3号问题的解决方案。可是我一直在努力，这本书就是我努力的结果。

现在，该告诉大家在这本书中我想达到什么目标了。电源设计的一个很独特的地方，就是“细节决定成败”。也就是说：作为一个技术作者，我也可以写下任何东西(包括背景数学理论)，这样会写成一本仅仅专家们喜欢的书；也可以写成一本适合初学者的简单易懂的书，但很有可能会遗漏电源设计最基本的内容——优化和设计时要考虑的利弊权衡。为了做到深浅适中，需要非常仔细地考虑内容的组织和安排，这是我在本书中努力想达到的。例如，市面上的一些书，试图一步步阐述直流变换器的详细设计过程，但是，都无一例外地遗漏了输入很少是固定电压级别这个重要的事实。输入的范围总是很宽的，必须弄清楚哪个变换器的应力在最高输入和最低输入时处于最坏状态，同时还需要知道在此过程中哪个应力需要在特定设计步骤中优先考虑。显而易见，设计一个好的电源不是一件容易的工作。第2章讲述了直流变换器设计的一般过程，希望能同时满足详尽和简单的要求。

第1章主要介绍了什么呢？对于大多数读者来说它仅仅是个可以一带而过的介绍吗？并非如此！这个特别的介绍是从元件级别而不是像其他书一样从拓扑级别开始的。我希望即使是初学者也能理解电容电感的奥妙，然后将它们有效地联系在一起，得出开关变换器的拓扑。一个明显的事实是，所有拓扑都是从对基础元件(特别是电感)工作原理的理解衍生出来的。程度较高的读者应该注意这一点。当面试一些高级工程师时，我发现他们中很多人对电感的准确概念仍然不甚明了，所以，我认为对所有读者，无论初学者还是有经验的，按这本书的章节顺序从第1章开始阅读。但是，读这一章的时候可不要被容易有成见的经理抓住了！直接进入高级的章节看似能节约时间，但这样会使后续的进度慢得多(并且会影响你的自信心)。基本概念需要在合适的时候介绍并加以例证，这样你就能终生牢记。

第3章我试图从相当基础的知识开始讲起，但是接着将马上加大难度，极为详细、按步骤地讲述离线式变换器和相关磁元件的设计过程，其中包含了高难度的邻近效应分析。我将最基本的过程分成两个独立的(迭代)部分——其一为金属薄片线圈，其二为圆形线圈，因为它们各自的最优化过程确实很不相同。这里也有许多曲线图，可以快速地帮助工程师们形象理解磁学设计。

接下来本书用一章来介绍MOSFET的开关损耗，因为这个话题随着开关频率的增加变得更加重要。引用了相关文献中一些非常细致和详细的图片——突出了每个开和关独自的状态，需要时也做了一些常用的简化假设。在学习了本章后，读者从事这个本来理解不多的功率变换领域将不会再有困难。本章也有一些有用的参数化绘图信息，不仅可以方便地帮助应用工程师选择外部MOSFET，也可以帮助集成电路设计者优化芯片的驱动设计。

关于稳定环的介绍也是由浅到深进行的，加上了很多详细的图片。我希望读者能首先容易地理解所有的闭环补偿方程。然后，即使是初学者，也可以很快地深入这个领域(正如我当年一样)。

书中还有七章介绍EMI，从最基础的开始，上升到全数学的处理。这在许多相关文献里都是个尽量避免提到的话题，但如今又迫切需要。我认为EMI领域还需要进一步研究。为了覆盖全面，书中使用了易读的常见问题解答的形式，同时使用了一些Mathcad文件和设计电子数据表。

可以看到，本书力求能够做到名副其实——真正符合书名中的“A to Z”[①]。当然那是不可能完全达到的，至少对功率变换这样包罗万象的领域来说不可能。但是我仍然为此做出了努力。现在万事俱备，我希望你喜欢这本书，虽然它只是一部不那么完整的大全。我希望通过阅读本书能对你未来的工作产生影响。在这个前言中，我讨论了对电子工程师职业道路非常重要的一些问题，这些问题从长远看，对技术本身和做技术的人——也就是你我这些工程师们的影响更大。本书谨献给我们这些默默无闻的工程师。

致谢

这是一个很好的开始，在一个阳光灿烂的日子我走进GT Murthy博士的办公室，这改变了我的一生。博士那时是总部设在孟买的一家大型电子公司的中央研究开发部的总经理。在他世界领先的电子中心，他已经亲自遴选出许多印度最好的工程师(超过了100人)，使他们聚集在一个屋檐下。幸运的是他也是学物理出身的，这当然有助于我们拥有更多共同语言。现在他已经退休了，可是他在我心中永远是完全公正、诚实、尊重事实、以身作则的人。我从他身上学到了很多知识，对我的工程师生涯

① 本书英文原版书名为*Switching Power Supplies A to Z*，A to Z意为大全。——编者注

影响深远。你可以把这本书看成是博士早期在印度开始的工作的延伸，因为如果没碰到博士我绝对不可能走到今天。事实上，最近几年我常见到无礼又自命不凡的经理，他们真应该好好学学博士的技术和人生方面的优点。

还有几位此后在最要紧的时刻在我身边帮助了我。和蔼可亲的 Planet Analog 网站前任主编 Stephan Ohr 非常信任我，他给了我做一名作者的最初的信心，他的文章也给了我很多灵感。聪明、有进取心、直率的美国国家半导体公司的公关经理 Mike He，虽然他不久前去了另一个公司，但一直跟我保持联系并且在任何需要的时候鼓励我。还有令人喜爱的来自 Elsevier 公司的 Charles Glaser，他很突然地邀我写书，并自始至终地鼓励我。

参与本书大部分章节的审稿并且帮我改进了许多的技术人员有 Harry Holt，美国国家半导体公司的一个非常聪明的高级工程师，他那敏锐的眼光和直接了当的技术反馈好几次节约了我很多时间。

我想特别提到我以前公司的一些工程师，当我写这本书的时候他们设法为我提供不可估量的安宁和积极的动力，他们是 Linh Truong、Anne Lu、Michele Sclocchi、Thomas Mathews、Iain Mosley、Ricardo Capetillo、Maurice Eaglin、Shantha Natarajan、Jerry Zheng、Faruk Nome 和 Wallace Ly。在我现在所在的美国飞思卡尔半导体公司，我想感谢由 Tim Herklots 与 Tony Allen 组成的出色的产品定位小组，当然还有我最新的直话直说的经理 Ken Lenks。

感谢 Elsevier 公司的 Carl M. Soarees，很晚才从一个突然离职的产品经理手中接过这个项目，并忍受我不时的不耐烦情绪，非常平稳而且专业地将项目纳入正轨。

当然如果没有我美丽的妻子 Disha 和女儿 Aartika 的无限支持和耐心，这本书完全不可能按期完成。同样别忘了我们家最新的成员 Munchi，还有许多年之前给我力量坚持下去的 Chippy 和 Monty，一次又一次，他们在家里创造了良好的环境让我能够在不眠之夜努力下去。



目 录

第1章 开关电源的基本原理

1.1 简介

想象在某个傍晚的交通高峰时刻，我们站在一个川流不息的地铁站，几乎同时，成千上万的旅客涌向这个车站准备回家。当然，不可能有一辆车大到足以同时装载所有的旅客。我们该如何解决这个问题？很简单，我们把这些旅客进行分流，然后陆续地把他们运送出去。此后，许多要去外地的旅客还会选择其他可能的交通工具。这样，地铁的运输量就会转变为公交车或出租车等等的运输量。但是，最终人群还会再次汇合，我们就能看到巨大的人流从目的地出口涌出来。

开关电源和一个大规模的运输系统非常相似。不同的是，从一个地方传输到另一个地方的是能量而不是人。也就是我们从一个输入源连续地获取能量，用一个开关（晶体管）把这些能量截成一个一个能量包，然后通过一些元件（电容和电感）进行传输，从而可以按照要求在其中调整和转换这些能量包。最后，我们再把这些能量包汇合，从而在输出端得到平稳的能量。

在上述运送旅客和传输能量两种情况下，从观测者的角度看，我们可以看到一个连续的输入和一个类似的连续输出。但是在中间阶段，是把连续的输入截断成更容易处理的包来完成这种输入输出。

深入分析车站的例子，我们还可以发现要在规定时间内运输一定数量的旅客（在电子工程学中，单位时间内传输的能量称为功率），一种方法是使用大型列车，相隔时间相对长一些，另一种方法是使用一些小型列车，相隔时间就很短。因此，开关电源工作频率通常很高就不足为奇了。最根本的目的就是减少能量包的大小，从而减少用来存储和传输能量的元件的尺寸。

应用这种原理的电源就称为开关电源或者开关型功率变换器。

DC-DC 变换器是现代高频开关电源最基本的构件。顾名思义，它把已知直流输入电压 V_{IN} 变换成所需要的或易于使用的直流输出电压 V_O。图 1-1 所示 AC-DC 变换器，也称为离线式电源，其特点是从输入电网（或输入接电网）取电。它们首先将输入的正弦交流电压 V_{AC} 整流为直流电压（通常称为 HVDC 或者高压直流母线），作为后级 DC-

DC变换电路的输入。因此，从本质上说功率转换几乎就是DC-DC电压变换过程。

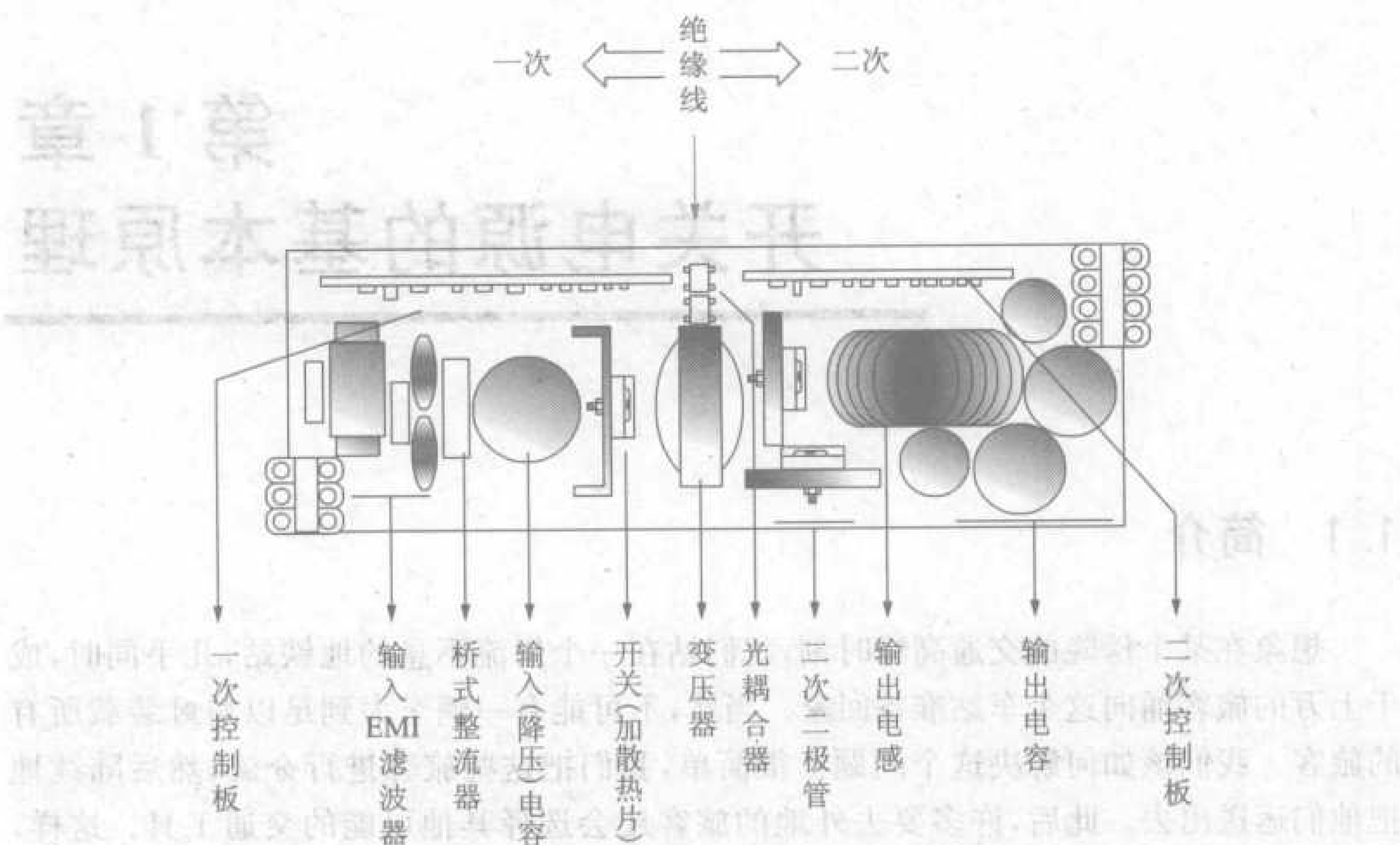


图1-1　典型的离线式电源

然而，从可能会有很大波动的直流输入电压或者从不同的直流输入电压得到稳定的直流输出电压都很重要。因此，在所有功率变换器中都会使用控制电路来实时监测输出电压，并将其与内部参考电压进行比较。如果输出电压与其设定电压值有偏差，就采取调整措施。这个过程叫做输出调整或简称调整。因此，行业里将可实现调整、开关等作用的电源称为电压调整器。

实际应用中，电源工作条件包括输入电压V_{IN}(有时是网压)，所要得到的输出电流I_O和输出电压V_O。温度也是工作条件之一，但它对系统的影响通常不那么明显，这里暂忽略。这样，对给定输出电压，存在两个典型工作条件，其值的改变能够不通过控制电路而直接引起输出电压迅速变化。当输入电压V_{IN}在规定工作范围$V_{INMIN}\sim V_{INMAX}$内变化时，保持输出电压稳定的过程称为网压调节；当I_O在其工作范围$I_{OMIN}\sim I_{OMAX}$内变化时，调节稳压的过程称为负载调节。当然，事情不可能尽善尽美，调节功能也如此。因此，尽管有调节环节，输出电压仍会有微小可测的波动，称为ΔV_O。网压调节用数学式子表示为$\Delta V_O/V_O\times100\%(V_{INMIN}\sim V_{INMAX})$，类似地负载调节表示为$\Delta V_O/V_O\times100\%$ $(I_{OMIN}\sim I_{OMAX})$。

然而，由于任何物理过程都不能瞬时完成，所以，当网压和负载突然变化时电源调整输出的速度就很重要。变换器在外部扰动下能否快速调整输出取决于其环路响应。如前所述，环路响应是变换器对阶跃负载的响应和瞬态输入的响应之综合。

以下，我们将首先向读者介绍功率变换器的一些最基本术语及其关键性影响参

数。然后，介绍功率变换器中最重要的器件——电感的特性，甚至有相当经验的电源设计人员对电感的应用也会感到困难。显然，如果对关键器件及基本理论没有清楚的理解就无法进行开关电源的进一步设计。只有在对电感性能有了足够的理解之后，才能更好理解开关变换器本身理论。事实上，理解了电感，开关变换器技术也就迎刃而解了。

1.2 概述和基本术语

1.2.1 效率

任何完成功率转换功能的调整器都涉及效率，将其定义为

$$\eta=\frac{P_O}{P_{IN}}$$

其中，P_O 是输出功率

$$P_O=V_O\times I_O$$

P_{IN}是输入功率

$$P_{IN}=V_{IN}\times I_{IN}$$

这里，I_{IN}是输入电源提供的平均电流或直流电流。

我们期望 $\eta=1$，这表示效率为 100%的理想转换器。但在实际转换器中效率 $\eta<1$，$P_{IN}-P_O$ 的差值就是功率损耗 P_{LOSS}，或称损耗，它在变换器内部产生。通过简单计算可以得到

$$P_{LOSS}=P_{IN}-P_O$$

$$P_{LOSS}=\frac{P_O}{\eta}-P_O$$

$$P_{LOSS}=P_O\times\left(\frac{1-\eta}{\eta}\right)$$

这是用输出功率表示的损耗，如果用输入功率表示，类似地可以得到

$$P_{LOSS}=P_{IN}\times(1-\eta)$$

损耗在变换器中表现为热量，并产生高于室温（或环境温度）的可测量温升 ΔT。注意该温升会影响系统的稳定性。经验表明，温度每升高 10℃，系统失效的可能性就会加倍。因此，作为设计人员的技能之一就是尽量减少温升，由此提高效率。

再看变换器的输入电流，假定效率为 100%，可以得到

$$I_{IN_ideal}=I_O\times\left(\frac{V_O}{V_{IN}}\right)$$

在变换器中，实际输入电流是其理想值的 $1/\eta$

$$I_{IN_measured}=\frac{1}{\eta}\times I_{IN_ideal}$$

因此，若能够获得较高的效率，(在工作条件不变的情况下)就可以减小输入电流，当然，输入电流不可能无限地减小，它不可能小于 I_{IN_ideal}，因为 I_{IN_ideal} 等于 P_O/V_{IN}，它只与在此假定为常数的电源传输的有用功率 P_O 有关。

这样，由于

$$V_O \times I_O = V_{IN} \times I_{IN_ideal}$$

通过简单推导，电源的功率损耗可由下式表示

$$P_{LOSS} = V_{IN} \times (I_{IN_measured} - I_{IN_ideal})$$

上式更清楚一些地表明在给定输入电压条件下，变换器在持续地为负载提供有用功率 P_O 的同时，如何通过直流电源给变换器提供额外能量以补偿其内部的能量损耗。

现代开关电源效率的一般值为65%～95%，这样的效率足以使得开关变换器引起设计人员的兴趣，并获得广泛应用。传统调整器(例如线性调整器)的效率要低得多，这也是它们逐渐被开关调整器所取代的主要原因。

1.2.2　线性调整器

线性调整器也叫串联型调整器，或简称串联调整器，通过它可以由输入电压获得可调节的直流输出电压。线性调整器通过在输入和输出之间串联一个晶体管来实现其功能。进一步说，该串联晶体管(或称串接晶体管)工作在其电压－电流特性曲线的线性区，起可变电阻的作用。如图1-2中最上面电路图所示，该晶体管的作用在于承受输出不需要的过剩电压。

显然，该过剩电压即为 $V_{IN}-V_O$ 的差值，通常称为线性调整器的压差。因为压差通常必须为正，即表示 $V_O<V_{IN}$。因此，线性调整器在原理上是降压型的，这也是它最明显的局限性。

在一些应用中，如使用电池供电的便携手提电子设备，我们希望即使输入电压降低到只高于输出电压0.6V以内，输出电压仍能获得良好的调整效果。但这种情况下，线性调整器要求的最小压差将成为问题。

任何开关器件都是非理想的，即使在饱和导通情况下开关器件上也有压降。因此，压降正是通过开关可以达到的正向导通最小压降值。在 V_{IN} 仅高于 V_O 一个很小值时依然能够工作(例如调节输出电压)的调整器称为低压降调整器，LDO。应注意，并没有正式规定线性调整器称为LDO时最小压降的精确值。因此，LDO一词应用于线性调整器分类中并没有严格规定。然而，一般认为最小压降约为200mV或者更低才能称为LDO。而传统线性调整器的压降通常约为2V，还有一种中间类型称为准LDO，其压降介于两者之间，约为1V。

除了在原理上是降压型外，线性调整器还有另一缺点，即效率低，下面将分析其原因。器件的瞬时功率损耗定义为 $V \times I$，其中 V 为器件的瞬时压降，I 为流过它的瞬时电流。在串接晶体管稳定工作条件下，V 和 I 均不随时间变化，且由于晶体管与负载串联，所以 V 等于 $V_{IN}-V_O$，I 等于负载电流 I_O。从以上分析可见，线性调整器中损耗

$V\times I$在某些条件下可以与输出有功功率P_O成很高比例，这就是说效率很低。而且，若仔细分析该等式，可以发现损耗问题其实根本无法解决，因为$V\times I$就是这么简单。举例来说，若输入为12V，输出为5V，在负载电流为100mA的情况下，调整器的损耗为$\Delta V_O\times I_O=(12-5)\mathrm{V}\times 100\mathrm{mA}=700\mathrm{mW}$。此时输出有功功率为$V_O\times I_O=5\mathrm{V}\times 100\mathrm{mA}=500\mathrm{mW}$，因此效率为$P_O/P_{IN}=500/(700+500)=41.6\%$，这是毫无办法解决的问题。

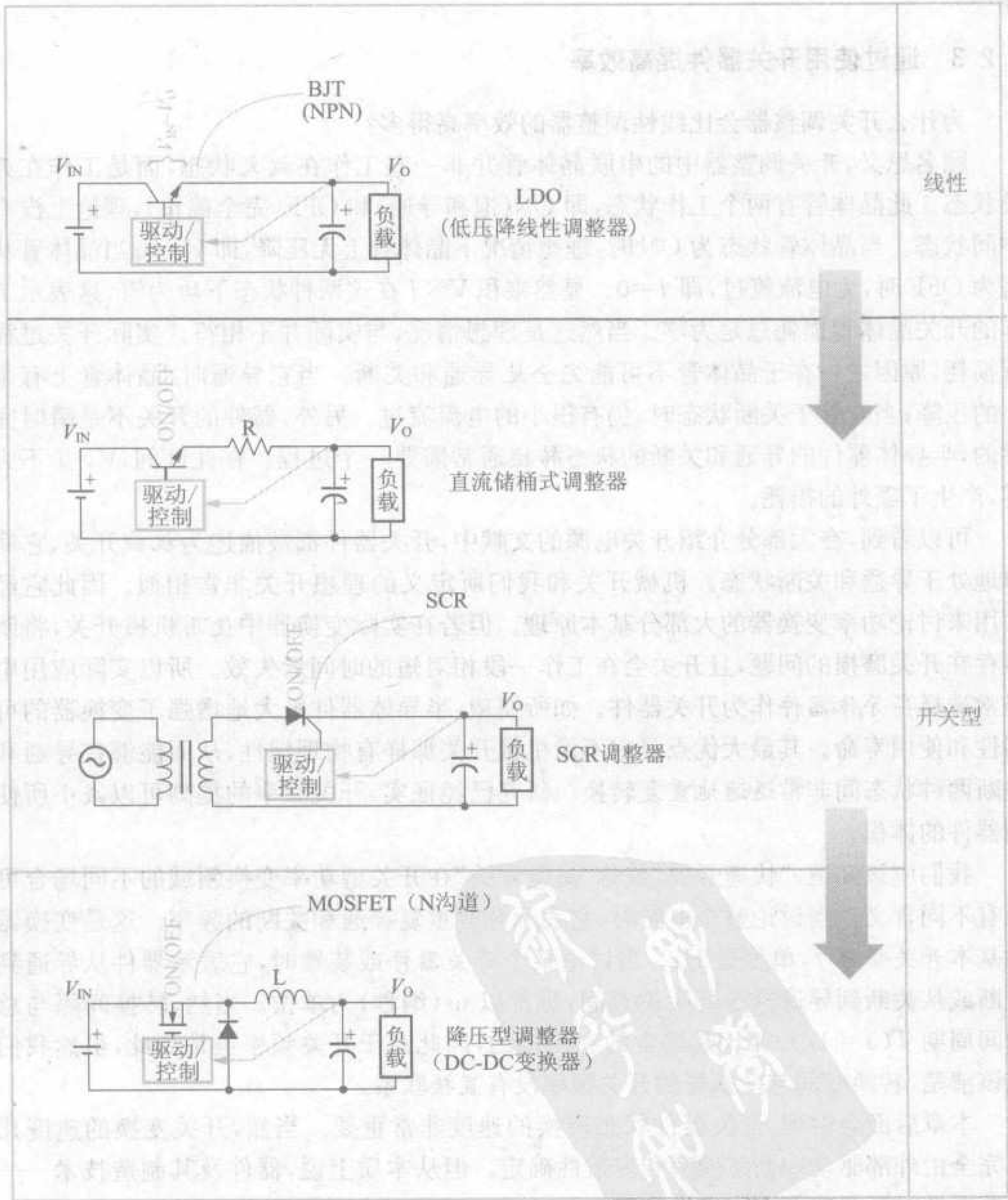


图1-2 线性调整器和开关调整器的基本类型

线性调整器的优点在于非常安静，没有噪声，也没有电磁干扰(EMI)。而EMI已经成为现代开关调整器的显著缺点。通常，开关调整器在输入和输出端都需接滤波器来减少噪声，因为这些噪声与邻近设备相互干扰，并可能引起故障。变换器的输入输出电容本身也有滤波功能，特别是在小功率和低电压应用场合。但一般来说，开关变换器仍需要接入电感和电容组合的滤波器，有时甚至需要多级滤波器来进一步衰减噪声。

1.2.3　通过使用开关器件提高效率

为什么开关调整器会比线性调整器的效率高得多？

顾名思义，开关调整器中的串联晶体管并非一直工作在放大状态，而是工作在开关状态。此晶体管有两个工作状态，即ON(饱和导通)和OFF(完全截止)，理论上没有中间状态。当晶体管状态为ON时，理想情况下晶体管上无压降，即$V=0$；当晶体管状态为OFF时，无电流流过，即$I=0$。显然乘积$V\times I$在这两种状态下均为零，这表示工作的开关晶体管损耗总是为零。当然这是理想情况，与实际并不相符。实际开关过程有损耗，原因之一在于晶体管不可能完全地导通和关断。当它导通时，晶体管上有很小的压降；当它处于关断状态时，仍有很小的电流流过。另外，器件的开关不是瞬时完成的，半导体器件的导通和关断的状态转换通常需要一个过程。在此区间，$V\times I$不为零，产生了额外的损耗。

可以看到，在大部分介绍开关电源的文献中，开关器件都被描述为机械开关，它简单地处于导通和关断状态。机械开关和我们所定义的理想开关非常相似。因此它经常用来讨论功率变换器的大部分基本原理。但若在实际变换器中使用机械开关，将明显存在开关磨损的问题，且开关会在工作一段相对短的时间后失效。所以实际应用中经常选择半导体器件作为开关器件。如所期望，半导体器件极大地增强了变换器的可靠性和使用寿命。其最大优点是它不像机械开关那样有物理惯性，从而能够在导通和关断两种状态间非常迅速地重复转换。研究已经证实，开关频率的提高可以减小所使用器件的体积。

我们应该知道，“快速开关”或称“高速开关”在开关型功率变换领域的不同场合可能有不同含义。当讨论整个电路时，它表示开关重复导通和关断的频率。这是变换器的基本开关频率f，单位是Hz。当讨论某个开关器件或装置时，它表示器件从导通到关断或从关断到导通变换所用的时间，通常以ns(纳秒)为单位。当然，转换间隔与总时间周期$T(T=1/f)$相比是暗含的和直观的，因此对于开关频率也是如此，虽然我们应该清楚，转换时间与变换器的开关频率没有直接联系。

本章后面会讲到，开关器件状态转换的速度非常重要。当然，开关变换的速度几乎完全由外部驱动电路的功率和有效性确定。但从本质上说，器件及其制造技术——即电惯性对开关速度有决定性作用。

1.2.4 半导体开关器件基本类型

以前大部分电源使用双极型晶体管(BJT),如图 1-2 所示。用现行标准衡量,其速度非常慢,但它价格低廉。由于 NPN 型晶体管价格更低,因而它比 PNP 型晶体管应用更广泛。现代开关电源一般使用金属氧化物半导体场效应晶体管(MOSFET),简称 FET,见图 1-2。这种现代高速开关器件也有几种类型,最常用的两种是增强型 N 沟道和 P 沟道 MOSFET。由于 N 沟道 MOSFET 有高性价比,因而它应用于大部分装置中。有时候也会选择 P 沟道 MOSFET,主要因为它需要的驱动电路简单。

尽管实践表明人们通常选择 MOSFET,但仍有观点认为在某些应用场合应选择双极型晶体管,主要基于以下几方面考虑:

(1) 通常认为驱动 MOSFET 比驱动 BJT 容易。驱动 BJT 导通需要在其基极输入很大的电流,同时在其导通过程中要保持此驱动电流。而 MOSFET 更易导通,理论上只要在其门极加一合适的电压并维持此电压就能驱动其导通。因此,MOSFET 称为电压控制型器件,而 BJT 是电流控制型器件。但实际上,现代 MOSFET 在其导通和关断的转换过程中也需要有一定的门极电流。进一步说,为加快其导通和关断速度,可能需要向栅源极输入或从栅源极抽出较大电流,通常为 1~2A。

(2) 很多情况下,BJT 的驱动电路更容易实现。原因在于,要导通 NPN 型 BJT,其基极电压只需比发射极电压高 0.8V,有些情况下基极可以直接接到集电极上。而 N 沟道 MOSFET 的门极则必须要比源极电压高几伏。因此,在 DC-DC 变换器中,当使用了 N 沟道 MOSFET 时,需得驱动电压比变换器输入电压 V_{IN} 要高得多。这样,唯一的办法就是使用电路将输入电压升高。在这种情况下,获得升高的电压端称为自举电压端。

注意:最基本的自举电路可能仅由一小电容构成。开关关断时输入源通过小的信号二极管给该电容充电。而后,开关闭合,电源开关节点电压将突降。但是,由于自举电容上仍然能够保持所需的电压(和电荷),结果使得自举电压升高到大于输入电压的值,从而实现在任何状态下都能驱动 MOSFET。

(3) BJT 的主要优势在于其产生的 EMI 以及纹波噪声比 MOSFET 小很多,这正是其开关速度较慢而产生的优点。

(4) BJT 通常更适合于大电流装置,因为其导通压降是一常数,甚至在电流很大时也不变。这很大程度上降低了开关损耗,特别是开关频率不太高时效果更明显。相反,MOSFET 的导通压降与通过的电流成比例,当负载很大时其导通损耗就很大。不过,由于 MOSFET 转换时间短,开关速度快,从总损耗的角度来看仍优于 BJT,频率很高时这种效果更明显。

注意:利用这两种器件的优点,现在也经常使用它们的复合器件 IGBT(绝缘栅双极晶体管)。它像 MOSFET 一样是电压控制型器件,但是在导通压降和开关速度方面与 BJT 相类似。因此,IGBT 适合于较低频率、大电流装置,其驱动比 BJT 的要简单得多。

1.2.5 半导体开关器件并非理想器件

虽然半导体开关器件各有优点，但它们都有损耗，并非我们设想的完美或理想器件。

例如，我们必须考虑它与机械开关的差别，半导体器件关断时仍有微小但可测量的漏电流。这种损耗称为漏损耗。该损耗通常不明显，可以忽略不计。然而，开关器件导通时会有虽小但不可忽略的正向导通压降，这将产生较大的导通损耗。此外，开关器件在导通和关断转换仍有短暂过渡时间，其间开关上的电压和电流同时向新的稳态值变化。这样，在转换时间或称交叉时间内，无法使 $V=0$ 或 $I=0$，所以 $V\times I$ 不为零，这将导致额外的开关损耗，称为交叉损耗（或有时就叫做开关损耗）。为了提高电源效率，我们需要研究如何减少所有这些损耗。

应注意须考虑电源设计中各方面因素的折中，从而获得可行的最优方案。例如，若要降低晶体管的正向导通压降以减小导通损耗，就可能造成开关转换速度变慢，从而增加开关损耗。还有一直需要考虑的最重要的问题是成本，特别是在商用电源领域。因此，不能低估一个出色的、有丰富经验的总工程师的领导作用，他可以在电源设计中把握最关键的细节。他们的角色显然不是智能自动测试系统或理想化的“专家设计软件”所能取代的。

1.2.6 通过电抗元件获得高效率

开关调整器能够达到如此高的效率的原因之一在于其使用了开关，而不是晶体管（在LDO中，晶体管等效于电阻）。现代开关电源效率高的另一根本原因是电容和电感的有效共同使用。

电容和电感被归类为电抗元件，因为它们具有独特的储能作用，该功能使其不发生功耗（至少其本身不消耗能量），仅将所获得的能量储存起来。相反，电阻元件会消耗能量而不能存储能量。

电容存储的能量称为静电能量，大小等于 $1/2\times C\times V^2$，其中 C 为电容量（单位为F），V 是电容两端电压。电感存储的能量称为磁能，大小等于 $1/2\times L\times I^2$，L 为电感量（单位为H），I 为通过电感的电流。

我们不禁要问：除了效率考虑外，原理上是否一定需要电抗元件？例如，构成线性调整器只要有串联导通的元件用于阻挡过剩电压就行，并非一定需要输入或输出电容。但开关调整器原理与线性调整器差别很大，以下几方面概括了开关型功率变换器的基本结构。

- 需要一个晶体管控制电压输出并实现电压调节。选择晶体管作为开关的原因为：该开关器件功率损耗与其两端电压及流过的电流乘积有关，即 $V\times I$。所以若能使 V 或 I 为零（或很小），则能使损耗为零（或很小）。不断交替地使晶体管处于导通和关断状态，就能减少开关损耗。若能同时控制导通和关断的时间

比,就能根据平均输出能量来调节输出。

- 无论在开关导通或关断时改变开关状态都会使得输入与输出有效隔开。但输出端负载总是需要连续的能量供给。因此需在变换器一定位置引入储能元件。特别在上述输入与输出分离情况下需使用输出电容以保持负载电压的稳定。
- 一旦引入了电容就需要限制流过其上的浪涌电流。所有在直流电源直接接有电容的场合都会产生浪涌电流,它不仅导致噪声和EMI,而且影响效率。可以简单地用一个电阻抑制浪涌电流,早期的"储桶式调整器"就是使用这种方法(如图1-2所示)。
- 然而,电阻会消耗功率。这样,在开关上减小的功耗最终可能又消耗在所加电阻上。因此,为了最大限度提高效率,变换过程需只使用电抗元件。从原理上说,电抗元件仅存储能量而不消耗能量。这样,由于电感能限制电流上升速度而没有功耗,电感与电容配合后最终可以限制电容的浪涌电流,因而电感成为我们的最后选择。

上述概念还会进一步讨论。应该知道,电感储存能量后无法瞬时将能量释放出来,其释放能量过程需要一些具体步骤。这些步骤正是实际变换器工作过程所要求的。

1.2.7　早期RC型开关调整器

如上所述,输入-输出隔离问题可能的解决办法是接入输出电容。它可在开关导通、负载与输入相连时存储一些能量,而在开关断开、负载与输入隔开时将能量向负载释放。

但需限制电容充电电流(浪涌电流)的大小。如上面分析,可使用电阻限流。这一思路正好说明早期线性调整器向开关调整器过渡的中间产品(如图1-2所示储桶式调整器)的基本原理。

储桶式调整器中使用的晶体管的驱动类似于现代开关调整器的开关,串接一个用以限流的小电阻(与线性调整器类似)及一个用于存储能量并在开关关断时向负载提供能量的输出电容(储桶)。当输出电压低于某一阈值时,开关导通,给电容充电,而后再将开关关闭。图1-2同时示出另一种储桶式调整器,它使用称为SCR(半导体控制整流管)的廉价低频开关,它由与电网连接的降压变压器二次绕组触发工作。此时,该绕组的电阻同时起到限流作用。

对上述任何一种RC储桶式调整器,开关最终在某一确定频率下交替导通和关断,从而得到经粗调的直流输出电压。这种调整器也定义为开关调整器。

但人们知道,任何功率变换过程使用电阻都会降低效率。因此该储桶式调整器只不过把线性调整器在晶体管上消耗的功率转移到了电阻上。要想真正提高整体效率,就需要移除所有电阻。

因此，人们尝试使用电感替代电阻。当然也确实没有更多其他元件可选择。这样，就产生了图 1-2 所示的第一代 LC 型开关调整器——buck 变换器(降压变换器)。

1.2.8 基于 LC 的开关调整器

图 1-2 所示现代 buck 变换器的详细工作原理将在后面介绍。除用电感代替电阻及一“新增”二极管外，它与储桶式调整器非常相像。若能清楚该二极管的功能，就能更清楚理解各种名称功率变换器的基本原理。此二极管称为钳位二极管、续流二极管、换流二极管或输出二极管。其基本功能不变，它与电路电感本身的行为有紧密联系。

除 buck 调整器外，还有另外两种同时使用电感和电容元件实现基本开关变换功能的电路，每种都有对应的电路拓扑。除了 buck(降压)电路外，还有 boost(升压)电路和 buck-boost(升压-降压)电路。以下可见，尽管这三种电路基本原理相似，但是它们的电路结构和特性完全不同。作为未来的电源设计师，必须了解和掌握各种电路拓扑的基本原理，以便在设计过程中对不同电路拓扑及其特点有非常快速的反应。

注意:还有一些电容型调整器(如“充电泵”型)也称为无电感开关调整器。通常仅用于很低功率场合，其输出端电压仅可为输入电压的若干倍数。本书不讨论这类调整器。

也存在一些其他 LC 型电路调整器——如谐振拓扑。与常规 DC-DC 变换器类似，它们也结合开关使用电抗元件(电感和电容)，但两者基本工作原理完全不同。这里不作深入分析。这类拓扑的开关频率需调整，而设计者通常希望调整器频率能够恒定。实际上，任何变频的开关拓扑都将产生难以预测的不同频率的电磁干扰和噪声。为减少这些危害，需要使用相当复杂的滤波器。因此，谐振拓扑在商用领域未能得到广泛应用，本书不作重点讨论。

1.2.9 寄生参数的影响

使用普通 LC 型开关调整器时发现，所接的电感和电容同样会产生明显发热。但前面已提到它们都是电抗元件，那为什么会发热？任何发热都会影响系统整体效率，而效率是现代开关电源追求的主要目标，因此必须分析其发热原因。

实际应用中电抗元件的温升可归因于其自身固有的低值寄生电阻的热损耗。例如，实际电感除了有基本参量电感 L 外，还有非零直流电阻(DCR)参量，它主要来源于绕组铜线的电阻。类似地，实际电容除含有基本参量电容 C，也含有小量的等效串联电阻(ESR)。这些参数都会产生“阻性”功耗，它们叠加后的影响不可忽略。

如前所述，实际的半导体开关器件也要考虑固有的寄生电阻。其并联电阻效果上相当于漏电流的通路，由此产生漏(电流)损耗。同样，器件的正向导通压降一定意义上也可看作串联寄生电阻产生的导通损耗。

实际器件也存在各种电抗性寄生因素。例如，由于绕组层与层之间的静电作用，电感两端存在相当大的寄生电容；由于电介质、金属箔以及其引出端小量电感的存在，

电容中也有等效串联电感(ESL)。同样,场效应管(MOSFET)也有各种寄生参数,如其内部封装各引出端之间的电容值。事实上,MOSFET 的这些寄生参数是决定其开关速度(转换时间)的主要因素。

电抗性寄生参数不会消耗能量,至少应说其本身不会有热损耗。但这些寄生参数经常会在开关周期的某时刻将其能量释放于邻近的电阻,从而间接增加总损耗。

因此,为提高效率,通常应最大程度减小所有这些电阻性或电抗性寄生参数。它们是妨碍变换器达到100%效率的首要原因。当然,这种优化减少应在符合市场要求及其规定前提下保证其合理性和性价比。

应该了解,功率变换领域任何事都不是绝对的。这些寄生参数也并非完全无用,在一些特定情况下它们对电源稳定性很有帮助。

- 例如,DC-DC 变换器在开环下输出短路时很容易造成破坏。在这种故障情况下,一些寄生参数的存在可使电路瞬间过流现象大大缓解。
- 同时,在正常工作条件下,电压控制开关调整器实际上是依靠输出电容寄生的等效串联电阻(ESR)来加强环路稳定。如前所述,环路稳定是指电源在网压和负载突变时能够快速调整输出而不产生过大振荡和瞬态扰动。

但在某些情况下寄生参数只是干扰,甚至一些完全是危害。然而其实际作用也可能因变换器工作条件不同而一直转换,例如:

- 一定的寄生电感在开关导通瞬间起很好的作用,它可以限制通过开关的尖峰电流大小。但是它也有危害,在开关关断过程中,它释放电磁能量,从而在开关上产生很高的电压尖峰。
- 与寄生电感相反,开关的寄生电容在其关断瞬间是有益的,而在其导通瞬间是有害的,此时它将存储的静电能量向开关释放。

注意:在关断时刻,上述寄生电容通过吸收尖峰电压的能量以限制或钳位开关两端的破坏性尖峰电压。同时,通过减缓电压上升斜率来减少交叉损耗,从而减少 V 和 I 波形中的 $V-I$ 交叠。但是,在导通时刻,此寄生电容会释放它在关断期间吸收的能量,从而在开关中产生电流尖峰。该电流尖峰不容易观察,但它会造成开关过大的损耗,以及因此造成的更高的温升。

因此,一般来说,所有寄生参数都有正面和负面双重性效果,在实际电源设计中不能完全忽视。但是,正如以下讨论所述,有时可以在开始有意地选择性忽略一些次要因素的影响,以便先建立电源基本概念。若非如此,人们可能在学习一开始就有被困难湮没的感觉。

1.2.10 高频率开关时产生的问题

人们在努力减少寄生参数及其损耗时发现,它们经常与一些外部因素有关,如温度就是其一。某些损耗随温度升高而增加,如 MOSFET 的导通损耗;也有一些损耗会随温度升高而降低,如工作于低电流状态下的 BJT 的导通损耗。另一例子是,铝电解

电容中ESR的损耗也随温度升高而降低。还有一些损耗随温度变化的曲线很不规则，例如有的是倒钟形，在曲线两极值中间某处出现最优工作点。许多用作电感铁心的铁氧体材料的铁心损耗曲线就是这种情况，它在80℃～90℃附近有最小值，沿左右方向逐渐升高。

所以综合考虑，很难预测这些寄生变量整体与温升之间的关系以及其造成的电源效率如何受温度的影响。

但若分析寄生参数及其损耗与频率的关系，则会发现规律较明显。实际上很少见到损耗随频率升高而减少的情况（铝电解电容除外，因为其ESR随频率升高而减少）。有些损耗实质上与频率无关，如导通损耗。其他损耗几乎都与开关频率成比例增加，如交叠损耗。因此一般地说，降低（而非升高）开关频率有利于提高效率。

除效率外，还有一些与频率相关的其他因素。例如，开关电源本身有噪声并会产生大量EMI。而且频率越高，问题越严重。甚至细小的连接导线和PCB布线在高频下都能成为效果显著的天线，向其四周辐射电磁干扰。

这就产生一个问题：为什么现在人们还是不遗余力地提高开关频率而不是降低频率呢？

选择较高开关频率的首要原因仅是使变换器能在超过人的听觉范围的频率上工作。由于种种原因，电抗器件工作会发出声波。为此早期LC型开关电源工作频率达到约为15kHz～20kHz，即使有声波，人们也不会听见。

不断选择较高开关频率的另一原因在于最大程度减小电源中器件的体积，电感的尺寸与开关频率成反比例，而小体积产品是大家喜欢的。正因如此，功率变换器开关频率以近乎疯狂的速度逐步提高，从20kHz、50kHz、70kHz、100kHz、150kHz、250kHz、300kHz、500kHz、1MHz、2MHz，直到今天甚至更高。频率提高同时减小了传导EMI及输入/输出所用滤波器的尺寸（包括电容）。开关频率的提高也几乎成比例地增强了电源的环路响应。

因此，我们可以看到限制频率提高的唯一原因是开关损耗。开关损耗涉及两方面，包括发生于开关管从导通到关断及从关断到导通两个时段的所有损耗。很显然，前文提到的交叠损耗正是一种开关损耗。因为能量只是在开关转换瞬间损失，开关损耗与开关频率精确成比例。因此，单位时间内开关转换次数越多，能量损耗越大。

最后，也要学习管理电源产生的损耗，即热管理，它是良好的电源设计最重要目标之一，下文会对热管理问题进行讨论。

1.2.11　可靠性、使用寿命和热管理

热管理的含义是尽可能吸收电源散发到四周的热量，从而降低其温度。最基本、最显著的目的是保持所有元件都在其最大工作温度范围之内。而事实上这远远不够，我们通常努力将温度降到更低，事实也证明值得为降低几摄氏度而努力。

电源在任意时刻的可靠性R定义为$R(t)=e^{-\lambda t}$。在使用寿命的开始$t=0$，可靠性

取得最大值 1。随着时间推移，可靠性按正弦指数衰减。λ 是电源失效系数，即在一特定时间内失效的电源数量。另一常用词是 MTBF(平均失效时间)，它是失效系数的倒数，即 $\lambda=1/\text{MTBF}$。典型商用电源工作于正常状态，且启动时环境温度在 25℃ 左右时，其 MTBF 为 100 000 到 500 000 小时。

来看失效率随时间的变化，经验表明：温度每升高 10℃，失效率加倍。若将此并非十分精确的法则应用于电源中，则必须将其应用于电源中的所有元件，原因在于电源整体失效率 $\lambda=\lambda_1+\lambda_2+\lambda_3+\cdots$，这清楚表明需要进一步降低器件温度。

但是除电源中每个元件的失效率外，某些特殊元件还需要考虑使用期限。元件寿命用其在特定条件下连续正常工作时间表示。在有效寿命末期，就认为器件由于磨损而失效，或简单说老化了。注意这并不表示元件完全失效，而是说无法保证其正常工作。即此元件不再按预期性能正常工作了，在其数据资料的电气规格限制中会列出。

注意：数据资料明显有助于使器件在某些方面看似很出色，这就是隐蔽又广泛使用的称为"丛林生存法则"的商业策略的出发点。优秀的设计师会注意到，虽然有些数据资料中元件编号看似一致，但不是所有厂商提供的数据资料都相同。

设计师不仅需要努力延长器件的使用寿命，而且要首先考虑降低其随时间的磨损度。从效果分析，电源最初使用时的性能比其最小参数优越。但是，失效元件，特别是关键位置处元件的失效，会引起整个电源性能降低，甚至是完全失效。

幸运的是，虽然电源中大部分元件的使用寿命无确切定义，但至少远高于一般电子产品规定的 5～10 年使用期。因此，尽管从这些元件的非零失效率可以看出它们任何时刻，甚至是正常工作时都可能失效，通常仍然不考虑电感、晶体管等元件的磨损。

注意：元件的使用寿命与其制造材料有关，制造材料直接影响元件寿命。例如，若半导体元件工作时温度高于其最高温度 150℃，虽然半导体本身在更高温度下也不会损坏，但是其塑料封装会老化。一段时间后，老化的封装会通过内部环境而严重影响 PN 结，从而导致元件损坏，并引起电源失效。类似地，铁粉磁心电感材料在持续高温下会退化，不仅会导致电感损坏，也会使电源失效。

在商用电源设计中要考虑使用寿命的典型例子是铝电解电容的使用。尽管在许多应用中它性能优越，但是其内部电解液会随时间而挥发，导致电容失效。需要进一步计算以预测其内部温度(内核温度)，从而预测电解液挥发速率以找到延长其使用寿命的方法。介绍一种计算方法，即温度每升高 10℃，铝电解电容使用寿命减半。可以看到，此方法与失效率一般法则十分类似。不过这仅是巧合，使用寿命和失效率是两个完全不同的问题。

可以看出，延长使用寿命与提高可靠性的方法是降低电源中元件的温度以及电源内部环境温度。这需要外壳通风性好(通风孔多)，在 PCB(印制电路板)上多装散热片，甚至内置风扇将热空气排出。在后面的例子中，会出现的新问题要同时考虑电扇的失效率和使用寿命。

1.2.12 降低应力

也可将温度视为热应力，它会使元件失效率增加，使用寿命降低。应力对元件的影响程度与设备参数额定值有关。例如，大多数半导体元件最大结温额定值为150℃。若保持其结温不超过105℃，即可得出其应力缓解因数，或称温度缓解因数为105/150＝70%。

应力缓解是优秀的设计师为减小元件内应力以降低其失效率的常用方法。除温度外，元件的失效率和使用寿命也与其电压和电流的电应力有关。例如，半导体器件典型的电压缓解因数为80%，它表示施加于元件的最恶劣工作电压不超过其额定最大电压的80%。类似地，对大部分半导体器件，应用的电流缓解因数为70%～80%。

应力缓解也意味着设计过程需要适当选择元件参数的裕量。尽管人们知道，某些损耗会随温度升高而减少，但企图以提高温升来实现效率的提高和性能改善的想法是不可取的，因为温升会显著影响系统稳定性。

优秀设计师能最终平衡考虑可靠性、使用寿命与成本、性能、尺寸等因素，以做出最合理选择。

1.2.13 技术进步

尽管众多电源设计师一直在辛勤工作，仍然存在许多尚需改进的技术问题。好在器件制作技术方面已经取得了重大发展，它有助于我们实现目标。例如，降低电阻损耗以使电源适于高频工作的需求促进了全新一代高频、低ESR瓷质电容及其他专用电容的产生。也出现了很低正向导通压降、超快恢复速度的二极管，出现了更高开关速度管MOSFET，还出现了几种用于变压器和电感的新型低损耗铁氧体材料。

注意：恢复是指二极管两端电压反向时，从导通状态快速转换为关断状态的能力。具有这种能力的二极管称为快恢复二极管。由于正向导通压降低(0～0.5V)，肖特基二极管在很多装置中得到应用。从理论上说，肖特基二极管具有零反向恢复时间。但是，它具有相当大的寄生体电容，在一定程度上会产生类似的反向恢复现象。同时，它有很大的漏电流而且最大反向电压不超过100V。

这些年来，功率变换的实际电路拓扑一直没有明显改变，仍然是三个基本拓扑：buck电路、boost电路和buck-boost电路。当然，也有显著改进之处，如ZVS(零电压开关)、电流馈电变换器以及CUK变换器和SEPIC(单端初级电感变换器)等复合拓扑，但所有这些改进相比于三种经典电路而言仅是冰山一角。功率变换的以上三种主要拓扑本身是非常基本的经典电路，它们的基础地位经受了时间的考验且至今没有动摇。

下面将讨论这三种基本的拓扑。读者在后面会明白学习各种拓扑之前最好先理解一下易使人迷惑的器件——电感，下面从电感开始谈起。

1.3 认识电感

1.3.1 电容/电感和电压/电流

在功率变换讨论中，人们总是很自然地注重于电压。这也是为什么本书的介绍总是围绕 DC-DC 电压变换器的原因。那为什么不注重考虑电流而以电流变换器为例进行介绍呢?

人们生活、交往、享受的环境是一个以电压而非电流为主导的世界。例如，我们使用的电气装置都由电压源供电，负载决定供电电流大小。许多国家使用 110V、115V 交流电网，也有国家使用 220V、240V 交流电网。当室内电取暖器接入电网时，将从电网获取 10～20A 的大电流，而电网电压不会改变。类似地，带定时功能的收音机从电网获得的电流只需几百毫安，电网电压依然不变，这就是电压源的定义。相反，若墙上有一输出为 20A 的电流源插座，由定义可知它可输出 20A 电流，它甚至能根据需要调整电压以保持输出电流。即使不接任何用电设备，它也会放电以保持 20A 电流。因此，实际生活中很少使用电流源。

我们知道，电容与电压而不是与电流直接相关。$C=Q/V$，其中 C 为电容，Q 为电容两端电荷量，V 为电容两端电压，这使电容与电压有自然却不易察觉的关系。因此，我们乐于认识电容就不足为奇了。

然而，在开关电源中电容并非唯一的功率元件。在了解了电容与电压的紧密关系后，仔细分析图 1-1 所示离线式电源电路原理图及其元件，就不会对电路中输入输出端都有电容感到奇怪了。同时可以看到输入输出端还有电感。电感的功能类似于电流源，人们因此而忽略了其与电压的关系。事实上，要很好掌握功率变换，我们需要同时理解电容和电感这两个关键元件。

面对这个表面看起来为电压和电容的世界，我们需要转变观念以更好地掌握电感。例如，大部分电源工程师可以正确列出 buck 变换器占空比方程，即输入、输出电压方程，甚至可以推导出此方程。但是，我们会惊奇地发现他们明显缺乏对电感的认识。我们要尽早意识到此问题并加以改正。为此下文将从最基础的知识开始阐述。

1.3.2 电感电容充电/放电电路

电源公司招聘设计工程师时通常会问一个简单的问题，以下就从此问题开始讨论。

在图 1-3 中，假设所用开关为机械开关，即它没有寄生参数。在 $t=0$ 时刻，导通开关，直流电压 V_{IN} 通过限流电阻 R 加于电容两端，会出现什么现象?

大部分人都能正确回答。电容电压以指数曲线 $V_{IN}\times(1-e^{-t/\tau})$ 上升，其中 $\tau=RC$ 为时间常数。另一方面，电容流过的电流由最大值 V_{IN}/R 处以指数曲线 $(V_{IN}/R)\times e^{-t/\tau}$ 衰减。一段时间后，电容电压升为输入电压 V_{IN}，电容电流降为零。若此时关断开关，

一段时间后则将迫使电容电流降为0(电路中串接的开关就如此工作),此时电容电压保持为开关关断时刻的值不变,电流迅速降为0。

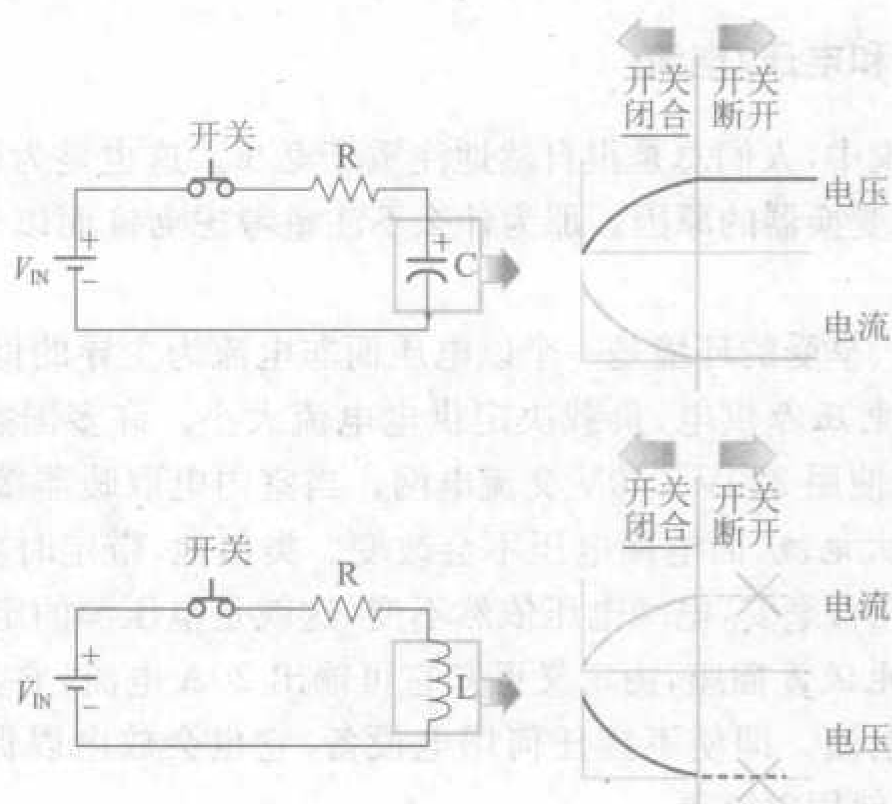


图1-3　电感与电容的基本充电/放电电路

如图1-3所示,用电感L代替上述电容,重复以上实验。应聘者通常能正确描述开关导通时的现象,迅速指出开关导通时电感电流与电容电压波形相同,电感电压与电容电流同以指数规律衰减。此时时间常数 $\tau=L/R$,而非 RC。

了解了此对偶原理将十分鼓舞人心。简单地说,此原理表明电容可以视为电感的倒相(或镜像),因为两者的电压—电流方程可相互转换,只需将电压、电流互换即可。实质上,电容对应于电感,电压对应于电流。

然而,为什么要深入分析这一非电源领域的新理论?现有电源方面的理论不足以分析上述电路吗?的确如此,通过对偶原理可从电容电路导出电感电路,而无需费力求解复杂、抽象的方程,反之亦然。因此,我们应该尽力理解并使用对偶原理。

用对偶原理分析电感电路开关断开时的情况,并预测其输出,此时电路是否仍与电容电路对偶?事实并非如此,开关断开时电感电路与电容电路不对偶。

但是,这并不意味着不能使用对偶原理。尽管图1-3所示两电路看似一致,其实并非对偶。因此,不能使用对偶原理分析,后面将会介绍正确的对偶电路。此时我们不应怀疑对偶原理的正确性,而应加深对电感性能的了解。

1.3.3　能量守恒定律

如果紧张的应聘者胡乱猜测说开关断开时电感电流迅速降为0,则证明他对电源基础知识掌握不够。电容储能为 $CV^2/2$,电容电路中关断开关不会出现问题,因为电容会保持所储存的能量(及电压)。电感电路中电感储能为 $LI^2/2$,假设电感电流在开关断开时刻为一有限值而此后迅速降为0,产生的问题是:电感储能转移到了哪里?

提示：能量守恒定律表明，能量可以转换其存在形式，但不会消失。

也有特别大胆的应聘者会回答开关断开时电感电流以指数规律衰减为0，这同样会产生问题，根据基尔霍夫定律，电流流通需要一闭合的路径，那么电感电流从哪里流到哪里？

我们是否完全理解了电感充电阶段的情况呢？问题变得很复杂，需要我们自己去解决。

1.3.4　充电阶段及感应电流理论

绝大部分工程师直觉上对长期在他们脑海中形成的电容充电情形非常认同——电容储存的能量会试图抵制外部能量进入电容，直到趋于平衡状态，充电电流降为0。此情形直观上也是被证明了的，因为它与人们实际生活中情景极其类似，如在交通繁忙时刻一辆拥挤的公交车停靠站台时，能够上车的旅客数量既依赖于公交车的容量，又取决于旅客上车的急切度（电容中为充电电压）。

电感充电电路（即开关闭合）难以在实际生活中找到相似的例子。基本问题是：为什么电感充电电流会随时间延续而增加？即什么因素导致充电电流开始时刻不能很高？电感的情况不像电容那样存在排斥充电的现象，那么原因是什么？

更基本的问题是：电感中为什么存在压降？由欧姆定律（$V=I\times R$）可知电阻两端有压降。而电感中电阻几乎为零，它是一根长的铜导线（绕于磁心上）。那它两端压降是如何产生的？尽管我们认同电容能够维持电压，但对电感却不甚了解。不过，我们在中学就学过电场定义为电压梯度 dV/dx（x 表示距离），以下需要解释电感中可能存在的电场是如何形成的。

根据楞次定律或法拉第定律，由于感应电压的产生，电感电流的建立不能瞬时完成。定义可知此电压阻止任何外力对电感磁通的改变，因此若电感电流不变则电感上就无压降——类似于一根导线。若其电流改变，电感两端就会产生感应电压。任何时刻（如图1-3所示的开关导通和关断的所有时刻）电感两端的电压均定义为“感应电压”。

注意：由对偶原理可发现电容/电感与电压/电流的类似性还远不止于此。例如，一直存在一个关于电容的疑问，当电容两端电压改变时，为何会有电流流过电容？电容基本构成为两块金属板和插入中间的绝缘介质。以上说法与绝缘体的通常理解相悖。此现象最终解释为由于电压变化、电容极板流过（或看似流过）置换电流。当电容两端电压改变时，移位电流流过电容两极板。事实上，此电容电流与感应电压极其相似。关于电感电流变化使电感两端产生感应电压的概念后文还会加以介绍。

下面分析开关导通时感应电压的行为。如图1-3所示，电感充电阶段其电流初始值为零，闭合开关以促使电流突变。此时，电感两端产生感应电压以试图维持电流为零。在闭环电路中应用基尔霍夫电压定律，开关导通时刻，由欧姆定律可知串联电阻 R 两端电压为零，因此感应电压必须等于外加电压。一段时间后，外加电压大于感应电

压，电流持续上升。随着电流增加电阻上压降增大，感应电压需要以相同幅度降低以符合基尔霍夫电压定律。这精确描述了电感上感应电压在整个开关导通期间的值。

为什么外加电压会大于感应电压？如果不是这样的话，假设外加电压与感应电压最终相对平衡，则电感电流保持为零。然而，这不可能，因为电流变化率为零则感应电压为零。换言之，感应电压依赖于电流的改变，电流必须改变才能产生感应电压。

自然规律相互印证，无论从哪个角度观测，它们之间都不会冲突。例如，尽管电感电流不断升高，但其变化率减小，导致感应电压下降（根据法拉第定律和楞次定律），因此电阻上压降升高同样符合基尔霍夫电压定律。

此时，我们仍然不清楚开关关断时感应电压的性能。为解开此难题，需要进一步分析。

1.3.5　串联电阻对时间常数的影响

图1-3所示电路中充电阶段结束时最终的电感电流和电容电压为多少？回答此问题需注意电路中电阻 R 的作用。我们希望在电容电路中增大 R 能增大充电时间常数 τ。由 $\tau=RC$ 便可知，实际情况也的确如此。电感充电电路恰好相反，$\tau=L/R$，增大电阻 R 会降低充电时间常数。

让我们尝试解释上述现象。图1-4所示为电感充电电流波形，与预期相同，$R=1\Omega$ 比 $R=2\Omega$ 时电流上升曲线的斜率大，而 $R=1\Omega$ 时电流最终值为 $R=2\Omega$ 时的两倍。时间常数定义为电流达到期望值63%所需的时间。因此尽管 $R=1\Omega$ 时电流上升斜率大，其时间常数仍大于 $R=2\Omega$ 时的情况，这也解释了图1-4中电感电流波形。

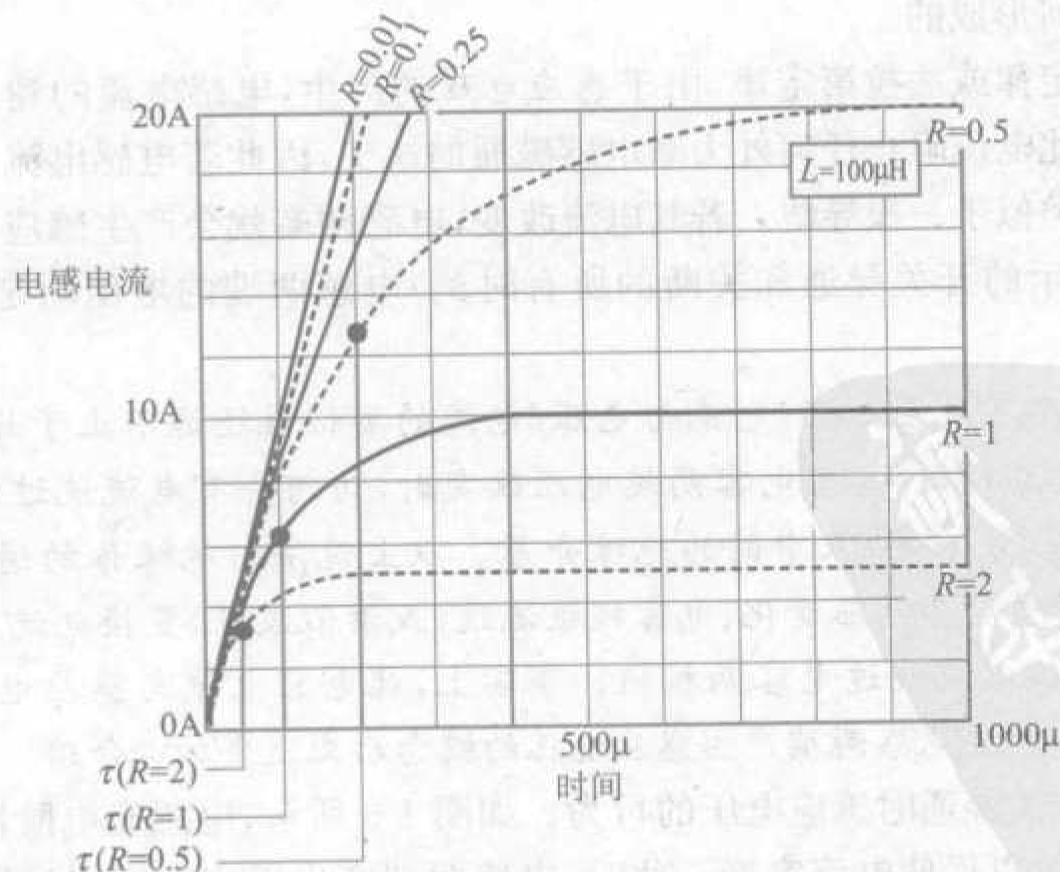


图1-4　输入电压为10V，充电阶段不同电阻 R 对应的电感电流波形

下面分析图 1-5 所示电感电压波形。指数衰减曲线的时间常数定义为其值降为初始值 37%时所用时间。因此，尽管图中所有曲线初始值相同，但 $R=1\Omega$ 比 $R=2\Omega$ 时曲线的衰减速度慢，所以其时间常数大。根据图 1-4 所示电流波形，由基尔霍夫电压定律容易推导出其电压值，图 1-5 所示电压波形就容易理解了。

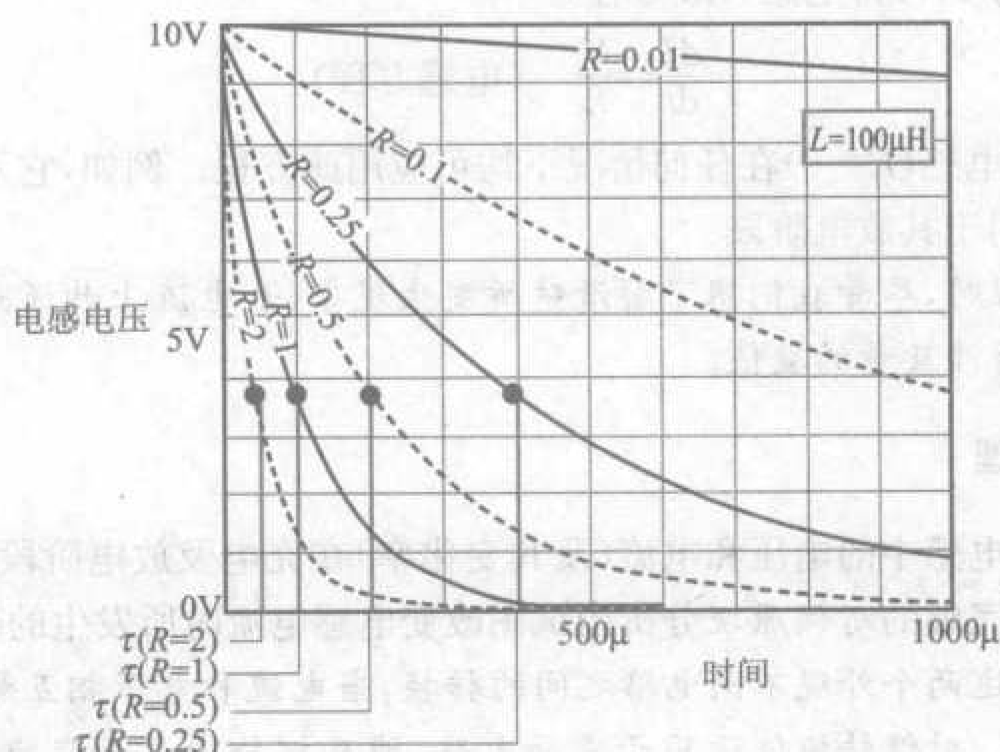


图 1-5 输入电压为 10V，充电阶段不同电阻 R 对应的电感电压波形

通过分析可得以下结论：仅仅注意电感电压波形是错误的，这将难以正确理解电感，因此需仔细分析其电流的特性。可以发现，开关关断阶段电感电压完全由电流决定，电压波形完全遵循电流波形而非其他因素。第 5 章中将介绍电感此特性在开关状态转换期间如何决定电感电压和电流，进而决定转换时的交叠损耗。

1.3.6 R=0 时电感充电电路及电感方程

若 R 降为 0，会发生什么现象？

由图 1-5 可以推测出开关导通阶段电感电压从初始值 V_{IN} 开始的所有变化都是因为 R 的存在。因此若 $R=0$，则开关导通阶段电感电压保持不变，感应电压必须等于外加电压。由基尔霍夫电压定律容易得出此结论，因为此时电阻为零，电阻上压降也为零，外加电压全部加在电感两端。若电感电流持续变化，电感就能维持此外加电压；若电感两端有电压，通过它的电流必须改变。

由图 1-4、图 1-5 可知，低电阻时电感电流在开关导通阶段由一固定斜率曲线上升，理论上将达到无穷大。可用数学方法进行证明，电感电流方程两边对时间取微分，再使 $R=0$，如下所示

$$I(t)=\frac{V_{IN}}{R}(1-e^{-tR/L})$$

$$\frac{dI(t)}{dt}=\frac{V_{IN}}{R}\left(\frac{R}{L}e^{-tR/L}\right)$$

$$\left.\frac{dI(t)}{dt}\right|_{R=0}=\frac{V_{IN}}{L}$$

可见，当电感直接连于电源 V_{IN} 时，电流以固定斜率 V_{IN}/L 上升。

注意，上述推导过程中由于 $R=0$，电感电压恰好等于 V_{IN}。令任意时刻电感两端电压为 V，电流为 I，可得电感一般方程

$$\frac{dI}{dt}=\frac{V}{L}\quad（电感方程）$$

电路中理想电感($R=0$)在任何情况下均可应用此方程。例如，它不仅适用于电感充电阶段，也适用于其放电阶段。

注意：应用此方程时，尽管我们想了解清楚所发生现象（如电流上升还是下降），但为便于计算，仅代入所涉及量的数值。

1.3.7　对偶原理

已经清楚了电感中的电压和电流（及其变化率）在充电及放电阶段均相互关联，下面应用此知识及完整的对偶原理分析当试图改变电感电流时所发生的现象。

对偶原理描述两个外观不同电路之间的转换，当电流和电压相互影响时这两个电路具有相同特性。对偶转换仅适用于平面电路，涉及拓扑中元素变换：电容与电感互换、电阻与导纳互换、电压源与电流源互换。

现在可以指出图1-3中的“错误”了。首先，本该在其中一个电路使用电流源而两电路中都使用了电压源。其次，两电路中均串接了开关。尽管串接开关的结果是改变电压，但其基本功能是断开电流而非改变电压。正确的对偶电路中，使电感电流降为零对应于使其对偶电路电容电压为零。因此，应该在电容两端并联开关而不是串联。清楚上述两点后可以正确构造图1-6所示的对偶电路，但要注意此电路在实际应用中是无法实现的。

1.3.8　电容方程

为分析图1-6电路，首先学习与电感方程类似的电容方程。

若对偶原理正确，则有以下两方程

$$V=L\frac{dI}{dt}\quad（电感方程）$$

$$I=C\frac{dV}{dt}\quad（电容方程）$$

可将以上方程的直线段（电感电压 V 和电容电流 I 为常量）写成给定时间段的增量或减量形式方程

$$V=L\frac{\Delta I}{\Delta t}\quad（电感电压为常量）$$

$$I=C\frac{\Delta V}{\Delta t}\quad（电容电流为常量）$$

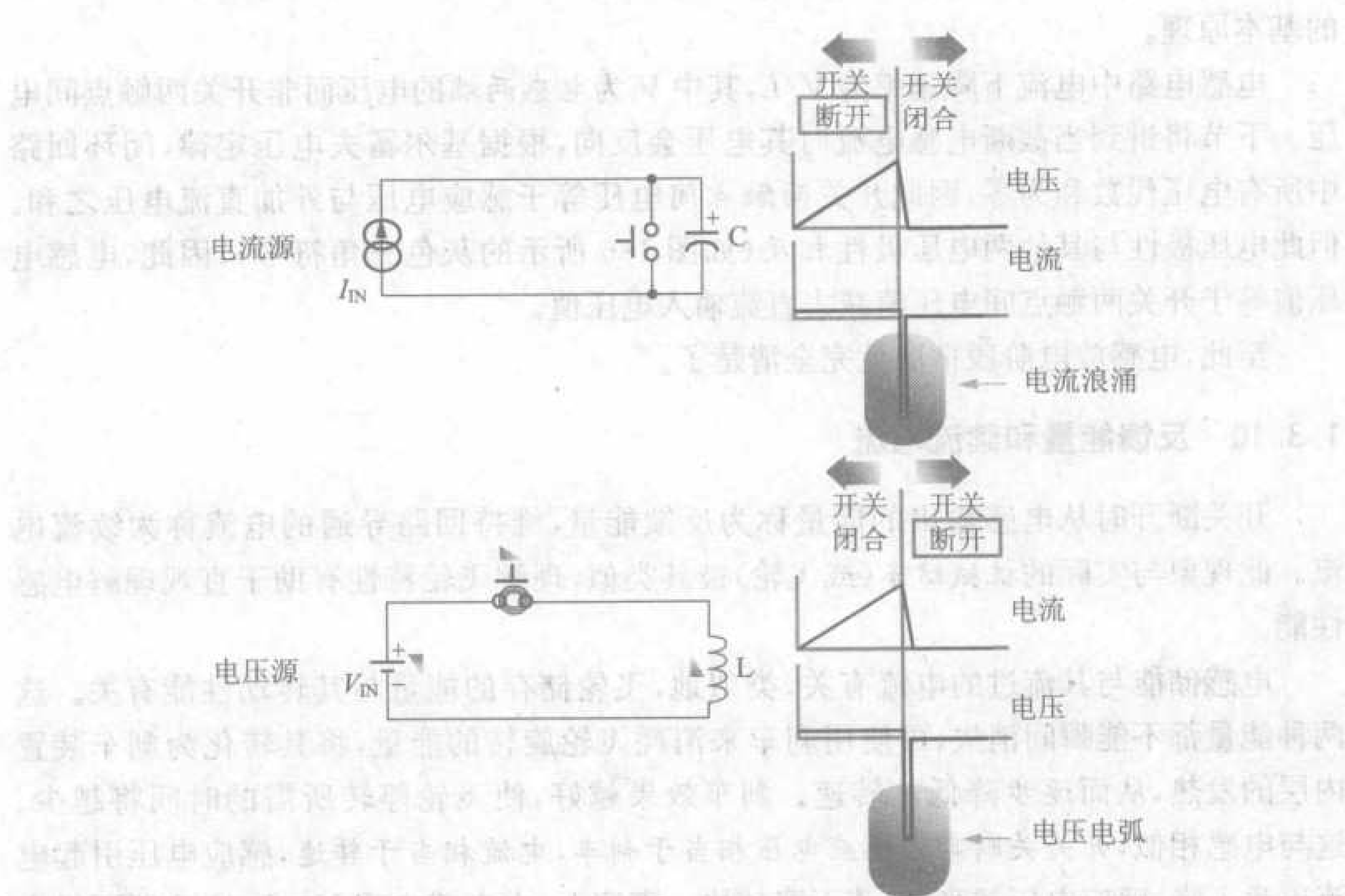


图 1-6 电感充电阶段的对偶电路

对偶原理有助于我们理解电容通过电流源充电及放电时的性能，此时电容电压沿直线上升(趋于无穷大)，电感两端加电压源时其电流与此类似。在这两种情况下，电容电压值和电感电流值仅受各种寄生参数的影响，如电容 ESR 和电感 DCR，此处暂忽略此寄生效应。

1.3.9 电感放电阶段

以下详细分析图 1-6 电路的对偶电路。

运用电容方程可分析由并联开关给电容放电时所发生的现象，进而理解电感放电(如通过串接开关使电流降为零)时的现象。

电容两端短接时电容会在短时间内放完电，产生很大冲击电流，其两端电压也迅速降为零。可以推断，若使电感电流迅速降为零，会在电感上产生很高的感应电压。因此，通过对偶原理可以解决电感放电这一难题。

但是，我们仍然不知道开关/电感两端峰值电压实际的精确值。前文已述，在开关关断阶段，电感电压维持为一定值以保证电流连续。因此，断开开关时两触点间会产生电弧(如图 1-6 所示)，若两触点之间距离增大，两者之间电压会自动升高以维持此电弧。在此阶段，电流迅速下降。电弧一直持续到电感中储能为零，即电流完全降为零，由电感方程可知电流下降速率为 V/L。最后，电感所有储能以热量和电火花的形式消耗，电流和感应电压都降为零。这是汽车火花塞和相机闪光灯(其在更可控的状况下)

的基本原理。

电感电路中电流下降速率为V/L，其中V为电感两端的电压而非开关两触点间电压。下节将讲到当截断电感电流时其电压会反向，根据基尔霍夫电压定律，闭环回路中所有电压代数和为零，因此开关两触点间电压等于感应电压与外加直流电压之和。但此电压极性与其他两电压极性相反（如图1-6所示的灰色三角符号），因此，电感电压值等于开关两触点间电压值减去直流输入电压值。

至此，电感放电阶段情况就完全清楚了。

1.3.10　反馈能量和续流电流

开关断开时从电感输出的能量称为反馈能量，维持回路导通的电流称为续流电流。此现象与实际的机械纺车（或飞轮）极其类似，理解飞轮特性有助于直观理解电感性能。

电感储能与其流过的电流有关，类似地，飞轮储存的能量与其转动性能有关。这两种能量都不能瞬间消失，可使用刹车来消耗飞轮旋转的能量，将其转化为刹车装置内层的发热，从而逐步降低其转速。刹车效果越好，使飞轮停转所需的时间将越少。这与电感相似，开关关断期间感应电压相当于刹车，电流相当于转速，感应电压引起电流逐步下降，感应电压越高，电流下降越快。事实上，由电感方程$V=L\,\mathrm{d}I/\mathrm{d}t$即可得出上述结论。

下文将进一步介绍电感的相关特性。

1.3.11　电流必须连续而其变化曲线斜率不必连续

上节的关键词为阶跃。从数学/几何学角度看，电感电流曲线不能断续（无突降），因为电流断续会引起实际不可能发生的能量断续现象。电流变化率$\mathrm{d}I/\mathrm{d}t$可以突变，即可以瞬时改变。例如，从上升斜率（电感储能增加）变为下降斜率（电感储能释放），尽管如此，电流必须连续。见图1-7中标示为“可能”的曲线。

图中有两个曲线标示为“可能的”，它们都不违背任何已知物理定律。其中一曲线标示为“不能接受的”，因为其巨大尖峰电压会损坏开关。另一曲线标示为“可接受的”即为实际开关变换器中所发生情况。

1.3.12　电压反向现象

前面提到，当截断开关电流时开关上的电压反向，以下具体分析其原因。

直观但非精确的演示如图1-8所示。开关闭合时电流从直流电压源正端流出，这符合电流方向描述的惯例。在此导通期间，图中电感上端电压高于其下端电压。此后，开关断开，输入直流电压源与电感断开，电流要保持连续，且与原方向保持一致，因此在开关关断期间，可将电感视为一个电压源，维持电流连续。因此，图中用灰线在电感两端标示了一假想电压源（电池模型），其极性符合电流从电压源正极流出的规则。

这使电感下端电压高于其上端电压。可见,为维持电流连续,电感电压需发生反向。

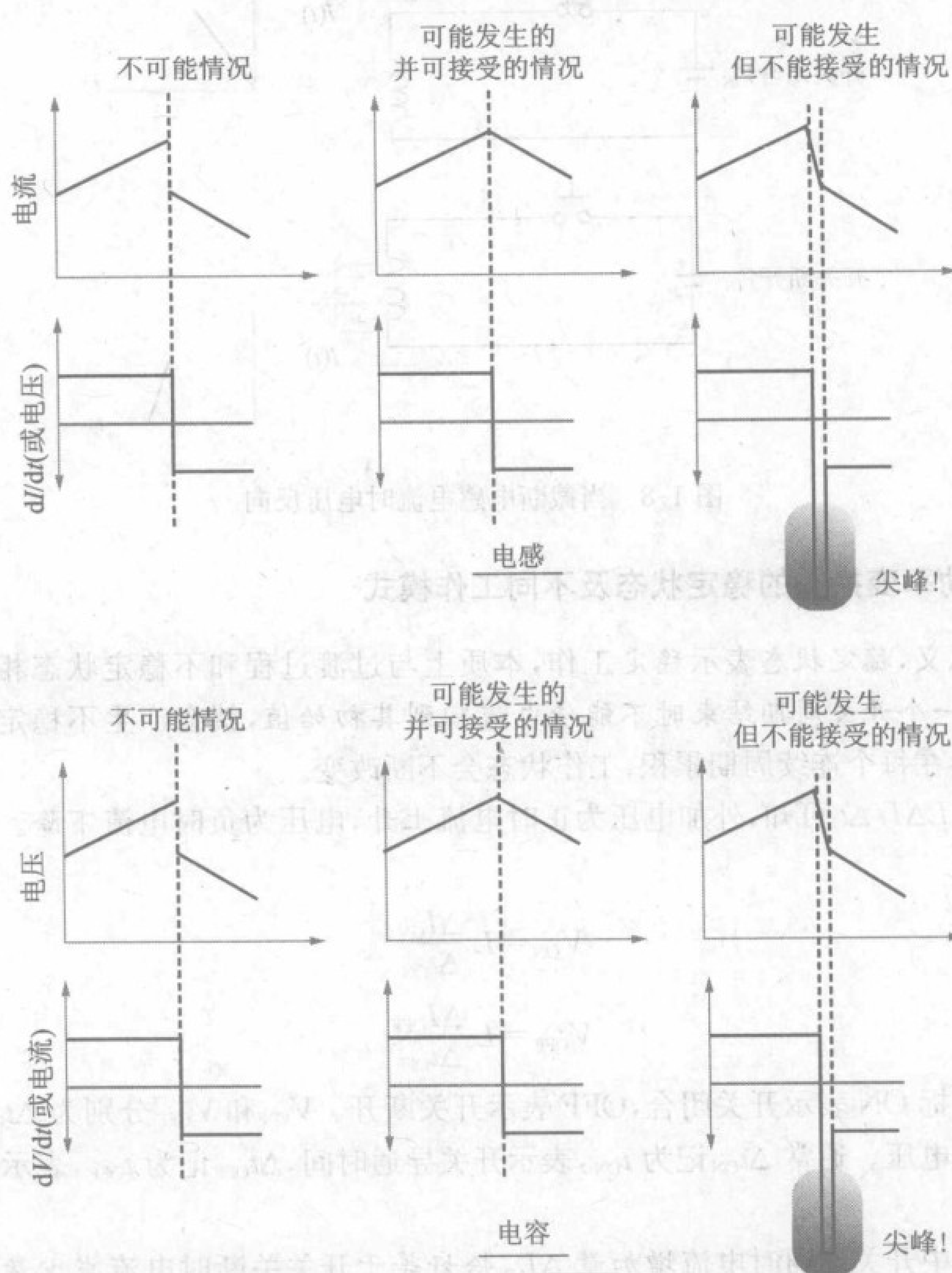


图 1-7 电感电流必须连续,其斜率可以断续。电容电压必须连续,其斜率可以断续

电压反向现象可归因于感应电压总试图阻止电流的改变。事实上,电压反向并不总是发生。例如,在 boost 变换器初始启动阶段没有发生电压反向,原因在于最基本要求是电流连续而非电压反向,若电路设计合适,则可能不发生电压反向也能保证电感电流连续。

必须指出,当变换器工作于稳定状态时,每次开关转换都会产生电压反向,为此需要理解稳定状态的含义。

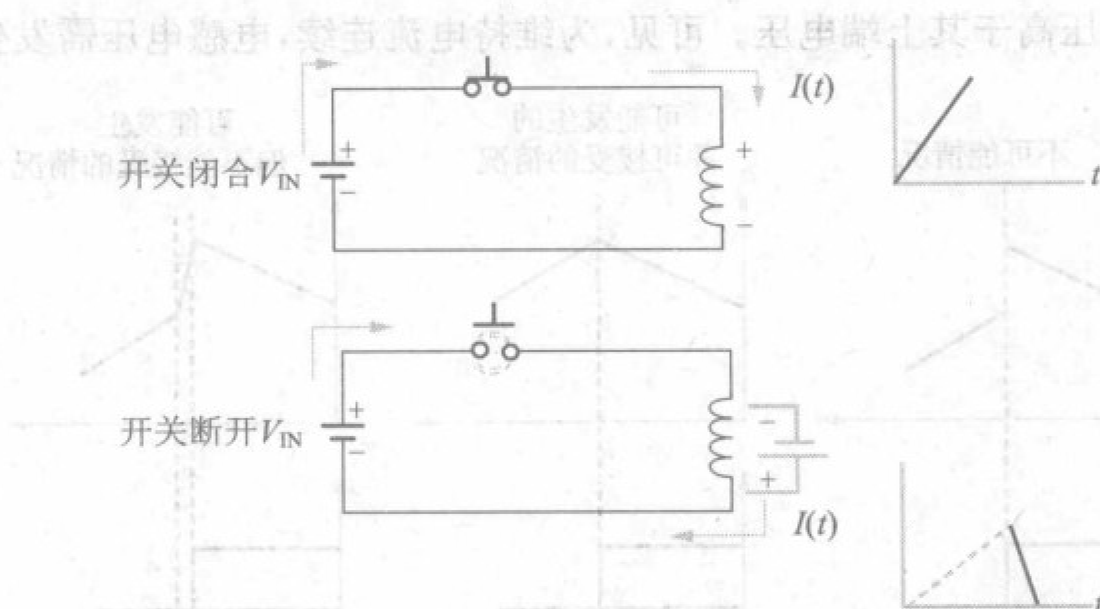


图 1-8　当截断电感电流时电压反向

1.3.13　功率变换器的稳定状态及不同工作模式

顾名思义,稳定状态表示稳定工作,本质上与过渡过程和不稳定状态相对。显而易见,若在一个开关周期结束时不能使电流回到其初始值,就会产生不稳定状态。因为其差值会在每个连续周期累积,工作状态会不断改变。

由 $V=L\Delta I/\Delta t$ 可知,外加电压为正时电流上升,电压为负时电流下降。可得以下方程

$$V_{ON}=L\,\frac{\Delta I_{ON}}{\Delta t_{ON}}$$

$$V_{OFF}=L\,\frac{\Delta I_{OFF}}{\Delta t_{OFF}}$$

此处下标 ON 表示开关闭合,OFF 表示开关断开。V_{ON}和 V_{OFF}分别为 Δt_{ON}和 Δt_{OFF}时电感两端电压。通常 Δt_{ON}记为 t_{ON},表示开关导通时间,Δt_{OFF}记为 t_{OFF},表示开关关断时间。

若电路中开关导通时电流增加量 ΔI_{ON}恰好等于开关关断时电流减少量 ΔI_{OFF},则电路达到稳定状态。不断重复上述开关过程,每次结果都相同。换言之,每个开关周期为前一周期的复制。进一步说,电路能够以连续能量包的形式向输出电容和负载传输稳定的能量流,这即为一功率变换器。

获得稳定状态没有想象的那么困难。系统本身会自动地努力促使物理过程趋于稳定状态而无须外加指令。因此,所要做的就是设计合适电路使变换过程按自然趋势发展,在合适的条件下,就能获得稳定状态。此后,系统会自保持于稳定状态,这种电路就称为电源拓扑。

正确的拓扑必须满足方程 $\Delta I_{ON}=\Delta I_{OFF}\equiv\Delta I$,若不满足此方程,则不是正确的拓扑。因此,此电流增/减方程是测试新的电源拓扑有效与否的依据。

注意电感方程及其稳定状态仅涉及电流的增/减量,并不涉及每一开关周期开始

(结束)时电流的实际值,因此存在多种可能情况。若稳定状态下每个周期中电流都回到零,则称为断续导通模式(DCM);若电流回到某一非零值,则称为连续导通模式(CCM)。CCM是功率变换中最常见工作模式。图1-9演示了稳定状态下的工作模式,其他工作模式后面会介绍。图中方波是电感两端电压波形,斜线上升的波形为电感电流波形,由图可知:

(1) 电感电压在开关动作时总是反向(在稳定状态下所预期的)。

(2) 电感方程表明电压与电流斜率相关,与电流实际值无关。因此,对给定V_{ON}和V_{OFF},可能有多个电流波形,每个对应波形段有相同的dI/dt。每种可能情况代表一种工作模式——CCM、DCM、BCM(临界连续模式)等等。实际工作于哪种模式取决于具体电路例如(拓扑)和工作条件(即所需输出功率和输入输出电压)。

(3) 电感电压V_{ON}和V_{OFF}取决于工作条件V_{IN}和/或V_O。其内在联系与拓扑结构有关,稍后讲述。

(4) 关键问题——平均电感电流与负载电流有什么关系?这同样取决于拓扑。然而,所有情况下平均电感电流I_{AVG}均与负载电流I_O成比例。例如若I_O为2A,I_{AVG}为10A,则当I_O降为1A时I_{AVG}降为5A。因此降低负载电流可以降低I_{AVG},如图1-9所示。

(5) 减小变换器的负载电流,可以使电路自动地从CCM经过BCM最终转变为DCM。

(6) BCM即临界连续模式,处于CCM和DCM之间,可将其视为CCM和DCM的极端情况。

(7) 除DCM外,图1-9中所有电感电流平均值I_{AVG}均为电感电流波形的几何中心。在DCM中电流波形有一段为零,计算平均电流就需更详细的计算公式,这是DCM方程看上去如此复杂的根本原因。正因如此,尽管变换器工作于DCM比CCM有更多优点,许多工程师仍然有意地忽略DCM。

注意:变换器工作于BCM时,期望DCM方程和CCM方程结果相同。事实上,当变换器工作于BCM时,可以自由选择DCM方程或CCM方程。当然,我们肯定选择简单而非复杂的方程来得到这一相同结果。

(8) 图1-9中哪个是真正的电感平均电流I_{AVG}?理解这个值的一个很好方法是使用"汽车模型法"。当踩汽车油门时,速度会相应提高。类似地,当开关导通时电压V_{ON}加于电感上,电流沿斜线上升。当踩刹车板时,汽车速度降低。类似地,移除外加电压,电感电压反向,感应电压(相应于刹车闸)作用于电感上,即V_{OFF}。由于其方向与V_{ON}相反,电流斜线降低。若先踩汽车油门(V_{ON}),然后刹车(V_{OFF}),不断快速重复,掌握恰当的时间,尽管汽车不稳定,仍会不断前进,从而可得一平均速度,它取决于加速和刹车的时间周期。在功率变换中,此不稳定现象类似于电流纹波$\Delta I=\Delta I_{ON}=\Delta I_{OFF}$及电感平均电流$I_{AVG}$,输出电容吸收此纹波,从而可按要求向负载提供稳定的直流电流。

(9) 一些控制 IC(例如某些类型的滞环控制器和自激控制器 RCC)保持可控制变换器在所有条件下都工作于 BCM。电流下降斜率为 V/L,其中 V 依赖于输入/输出电压,因此电流降为零的时间取决于具体应用条件。所以工作于 BCM 模式的变换器不能设定其工作频率。

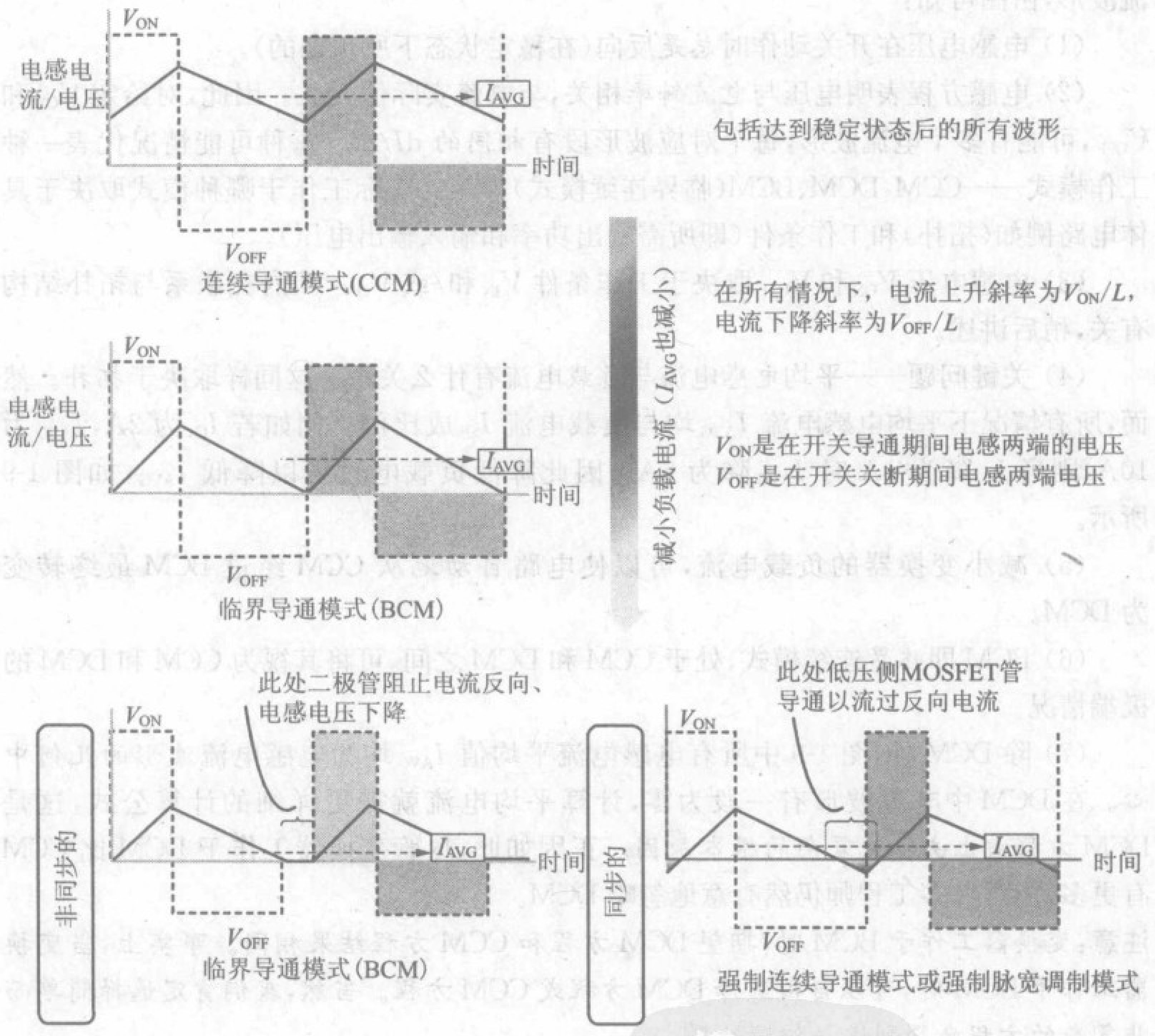


图 1-9　开关变换器不同工作模式

(10) 大部分常用拓扑都为非同步的,从而与同步拓扑相区别。前者常用二极管来防止开关周期任意时刻变换器中电感电流反向。这就通过减小输出功率及增加输入电压下从 CCM 转为 DCM。而在同步拓扑中,此二极管常被一低压降 MOSFET 取代,此 MOSFET 的导通代替二极管的导通。由于 MOSFET 的导通压降远低于二极管的压降,不仅显著减小了续流通路的导通损耗,而且允许电感电流反向,即从负载瞬时流出电流。此时电感电流平均值仍然为正,如图 1-9 所示。由于允许电流反向,减小输出功率不再进入 DCM,而是进入图示 FPWM/FCCM。

注意:几乎所有 CCM 方程(对非同步拓扑)可用于 FCCM(强迫连续导通模式),因此从

设计师角度考虑，尽管需要理解同步拓扑自身的复杂性及其差别，使用同步拓扑的一个很大优点在于不再需要分析复杂的DCM方程！

1.3.14 伏秒法则、电感复位和变换器占空比

通过电感方程$V=L\Delta I/\Delta t$，可得到描述稳定状态的另一方法。稳定状态下$\Delta I_{ON}=\Delta I_{OFF}=\Delta I$，即稳定状态下加在电感两端的电压乘以导通时间等于关断时刻电感电压乘以关断时间，用下式表示

$$V_{ON}\times t_{ON}=V_{OFF}\times t_{OFF}$$

电感上的电压及持续时间乘积称为伏秒数，上式表述为处于稳定状态的电感，开关导通时间（电流上升段）的伏秒数须与开关关断（电流下降段）时的伏秒数在数值上相等，尽管两者符号相反。这也表示绘出电感电压对时间的曲线，导通时段曲线的面积必须等于关断时段曲线的面积。稳定状态时常发生电压反向，因此上述两面积符号相反，如图1-9所示的垂直线和水平线的阴影部分。

因此，可以说稳定状态下任一开关周期中电感电压曲线正负面积相等。

现代开关型功率变换器中所涉及时间量值很小，因此伏秒数也很小。为使伏秒数易于处理，引入Et及伏微秒数的概念。Et为电感电压乘以时间以ms（微秒）而非s（秒）为单位的时间量。功率变换器中电感单位常为μH（微亨）而非H，由$V=LdI/dt$可得

$$\Delta I_{ON}=\frac{V_{ON}\times t_{ON}}{L}=\frac{V_{ON}\times t_{ON-\mu H}}{L_{\mu H}}=\frac{Et}{L_{\mu H}}$$

简化为

$$\Delta I=\frac{Et}{L}\quad（稳定状态，L的单位为\mu H）$$

注意：若方程中同时出现Et和L，通常认为L的单位为μH。类似地，若使用伏秒数，除特别说明外均认为L的单位为H。

电源中常用电感复位表示电感电流（能量）回到其初始值。当$\Delta I_{OFF}=\Delta I_{ON}$成立时称电感复位。当然，也可能发生非重复（单周期）事件，某一周期中电感电流开始值为零，周期结束时也为零，同样称为电感复位。可以推论电源稳定工作时，电感每个周期均复位。反之，若电路无法实现电感复位，则此拓扑不可行。

电源中开关以频率f重复导通和关断，周期T为$1/f$，定义功率变换器的占空比D为导通时间与周期T之比，即

$$D=\frac{t_{ON}}{T}\quad（占空比定义）$$

可以写成如下形式

$$D=\frac{t_{ON}}{t_{ON}+(T-t_{ON})}\quad（占空比定义）$$

t_{OFF}的定义就很清楚了，应用伏秒法则时，t_{OFF}为感应电压V_{OFF}持续的时间，不一定是开关关断时间$T-t_{ON}$。变换器工作于DCM时两者不同（如图1-9所示），仅在CCM

时有

$$t_{OFF}=T-t_{ON} \quad \text{(CCM 时占空比)}$$

因此

$$D=\frac{t_{ON}}{t_{ON}+t_{OFF}} \quad \text{(CCM 时占空比)}$$

若变换器工作于 DCM，则应用最初描述的占空比一般定义。

1.3.15 半导体开关的使用及保护

得到应用的拓扑都能达到稳定状态。若拓扑测试时不满足 $\Delta I_{ON}=\Delta I_{OFF}$，则电感电流在每个周期都会增加，从而不断增大，几个周期后就可能达到不可控电流值。此累积的电流（电感能量）增量或减量称为阶跃量，仅由电感寄生因素 ESR 和 DCR 决定。开关导通时即使感应电压（发生与图 1-7 所示"不可接受点"类似情况时通常会损坏开关）没有损坏开关，此电流也会损坏开关。

注意： 电感方程 $V=LdI/dt$ 表示理想情况，忽略了电感寄生电阻 DCR，因此前面推导时假设 $R=0$。

实际电源中用现代半导体器件（如 MOSFET）代替机械开关，不仅可以实现可靠导通和关断，还可以获得高开关频率。但需要注意半导体器件的额定值。

半导体器件与机械开关不同，不允许超过其最大额定电压，否则会很快损坏器件。因此大部分 MOSFET 都不允许超过其电压的额定值。

注意： 有一些雪崩额定 MOSFET 可以在一定程度上钳位过电压。它通过内部钳位消耗过电压的能量来承受一定过电压（能量），同时产生很大温升，因此仅能维持很短时间。

半导体器件的最大额定电流取决于其内部相对较慢的发热效应。因此，可以在短时间内一定程度上超过此额定电流。功率变换器在非正常工作状态下（如过载，极端情况为输出短路）可以允许一定程度的过流，但不能长期使器件工作于过流状态，也不能超过额定电压。

实际应用中需要设计变换电路、选择开关器件，然后制作 PCB，特别注意防止可能危害开关器件及其他半导体器件的电压尖峰。有时需要在开关两端增加缓冲电路或钳位电路，保证任何电压尖峰在其额定电压之内。

常用限流电路防止开关和变换器过流。检测电感或开关中的电流并与设定的电流阈值比较，当其超过设定电流时，控制电路立刻迫使开关在此周期剩余时间内关断，从而保护开关。此周期不会对下一开关周期产生影响，因此每一开关周期都重新开始，并通过实时检测电流来确保安全。当过流时，保护电路启动，此保护动作可以持续几个周期直到过流消失。

注意： 限流执行过程中"前周期记忆"的危害最显著的例子之一发生在 Simple Switch® 系列芯片中（参见网站：www.national.com）。在第三代 LM267x 系列芯片中，控制电路在一次限流后将此后几个周期的占空比都降低到约 45%。此后又在连续几个周期中不断增加占空比以达到输出要求值。这会产生严重的输出滞调并导致无法完全调

节负载，特别在占空比超过50%的情况下。输出电容容量大时情况更严重，因为在校正了一非正常情况(如输出短路)后需要大电流对输出电容充电，从而产生另一限流问题，在占空比回到设定值前会产生多个周期的输出滞调。这导致变换器在调整了输出短路故障后产生持续的振荡，输出难以回复正常。厂商产品资料说明中会故意将此问题掩盖。

了解了功率变换器中电感性能后，以下着重介绍如何由电感性能导出合适的电源拓扑。

1.4 电源拓扑的衍生

1.4.1 通过二极管控制感应电压尖峰

解决电感带来的问题在于两方面：或是防止出现图 1-6、图 1-7 所示近乎无穷大的感应电压尖峰，或是尽力控制此峰值为一有限值，方程 $V=LdI/dt$ 表明这样可防止出现电流阶跃(近似无穷大的电流)。虽然已经进行了上述分析，但是我们仍然没有实现从电感电路中导出可用的电源这一根本目标。

以下具体阐述如何同时解决上述所有问题，并导出最早的电源拓扑。

由图 1-6 可知，产生感应电压尖峰的原因是电路中无法提供电感电流所需回路，从而在开关上产生电弧以维持电流续流。

若在电路中提供一续流回路，则可能解决此问题。关断开关时电感电流会流过此续流回路，电感就不产生电压尖峰。此后开关导通时再将此电流送入开关，从而可以以一特定开关频率重复导通、关断开关。

图 1-10 设计了此续流回路，放置二极管后此回路仅在开关关断后自动工作。

为便于分析，图 1-10 中使用具体数字举例说明。设输入电压为 12V，肖特基二极管典型压降为 0.5V，假定开关为理想器件(无压降)，可得以下结论。

- ☐开关导通，电感 L 上端电压为 12V，下端电压为 0V(接地)，二极管承受反向电压而不导通，外加直流源给电感充电。

  开关导通阶段加在电感两端电压 V_{ON} 的值为 12V。

- ☐开关关断，电感电流通过二极管流过续流回路，毫无疑问感应电压会迫使二极管导通。这要求二极管正向偏置，即其阳极电压要比阴极电压高 0.5V，而此时二极管阳极接地，因此其阴极电压需降到−0.5V 以下。

  开关关断时电感两端电压的值也为 0.5V。

- ☐感应电压在开关关断期间反向。
- ☐开关导通期间电感和开关电流上升率为 V_{ON}/L，开关关断期间电感和二极管电流下降斜率为 V_{OFF}/L。
- ☐若等待足够长时间，电感电流会降为零(电感复位)。但若未等足够长时间就很快再次导通开关，则电流还会上升(爬高)，如图 1-10 所示。

☐ 开关和二极管波形都为波浪型，二者交替流过电感电流，开关型功率变换器实际情况就如此。

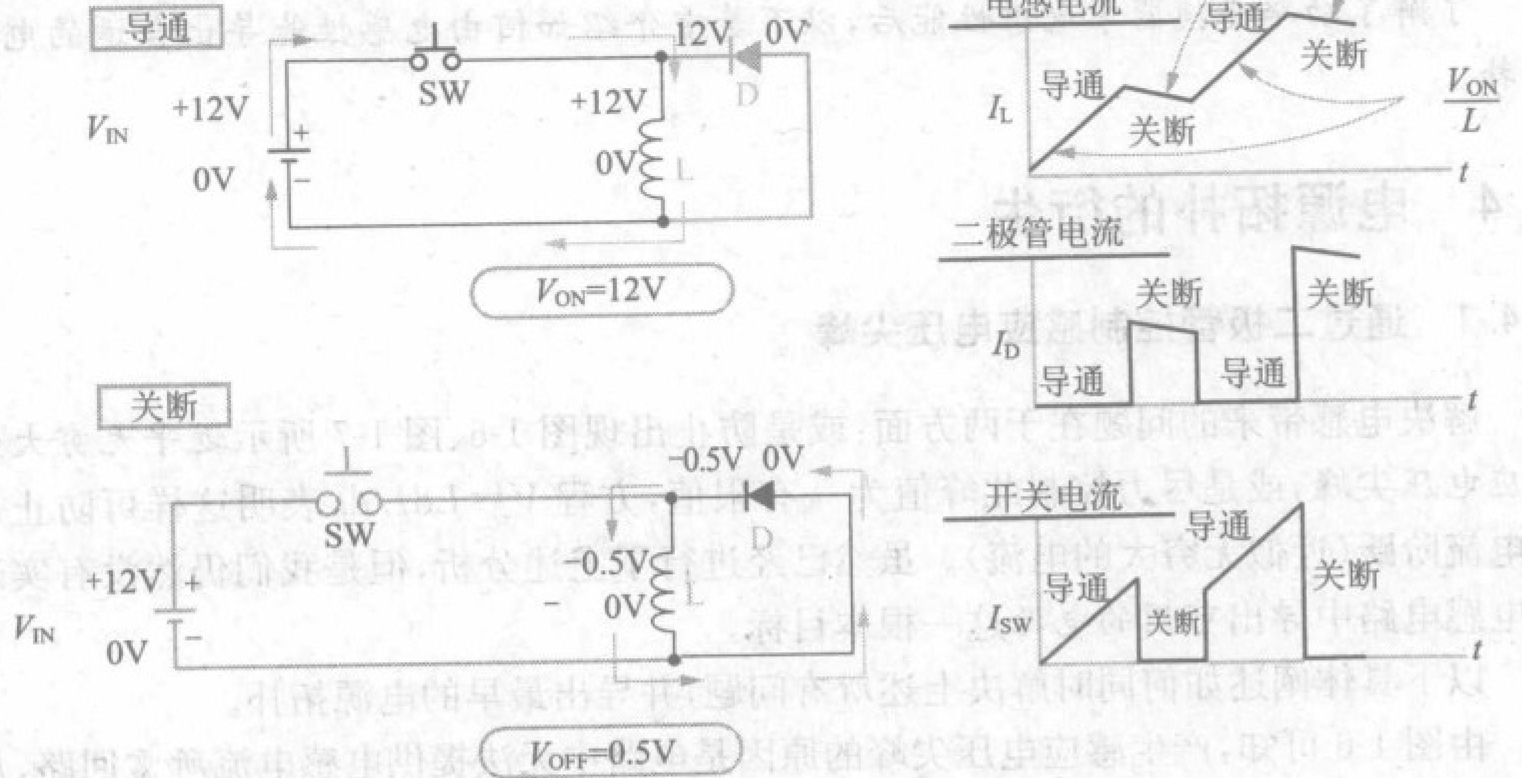


图 1-10　利用二极管为电感电流提供续流回路

总之，为电流增加了续流回路后，电感不再产生不可控的感应电压尖峰，但同时使电流渐升，同样无法得到所期望的合适输出。事实上，图 1-10 仅实现在开关关断阶段通过二极管将电感在导通阶段的储能消耗一部分。

1.4.2　达到稳定状态并输出有用能量

为防止电感电流不断上升，需要达到伏秒数平衡，前面提到可以等待足够长时间再导通开关，但这样仍无法得到有用输出。

为最终解决此问题，可从现实的"电压世界"寻找答案。要得到直流输出电压，为何不在图 1-10 电路中放置一电容？若将电容与二极管串联，如图 1-11 所示，则二极管（续流管）电流会给电容充电，电容电压最终达到稳定值 V_O。同时此电容会增加开关关断时期电感电压 V_{OFF}，从而增加电感电流下降速率，解决了图 1-10 电路的最基本问题。这使 V_{OFF} 与 V_{ON} 大小相当，从而实现伏秒数平衡 $V_{ON} \times V_{ON} = V_{OFF} \times V_{OFF}$。

图 1-11 电路中，开始阶段电流会递增，在数周期后自动地达到稳定状态。这是因为电容每个周期都被充电，电流下降段斜率不断增加，促使变换器实现基本平衡状态 $\Delta I_{ON} = \Delta I_{OFF} \equiv \Delta I$，变换器自身会保持此状态。

通过输出电容释放储存的能量可获得有用输出。图 1-11 中虚线箭头表示流过负载的直流通路。

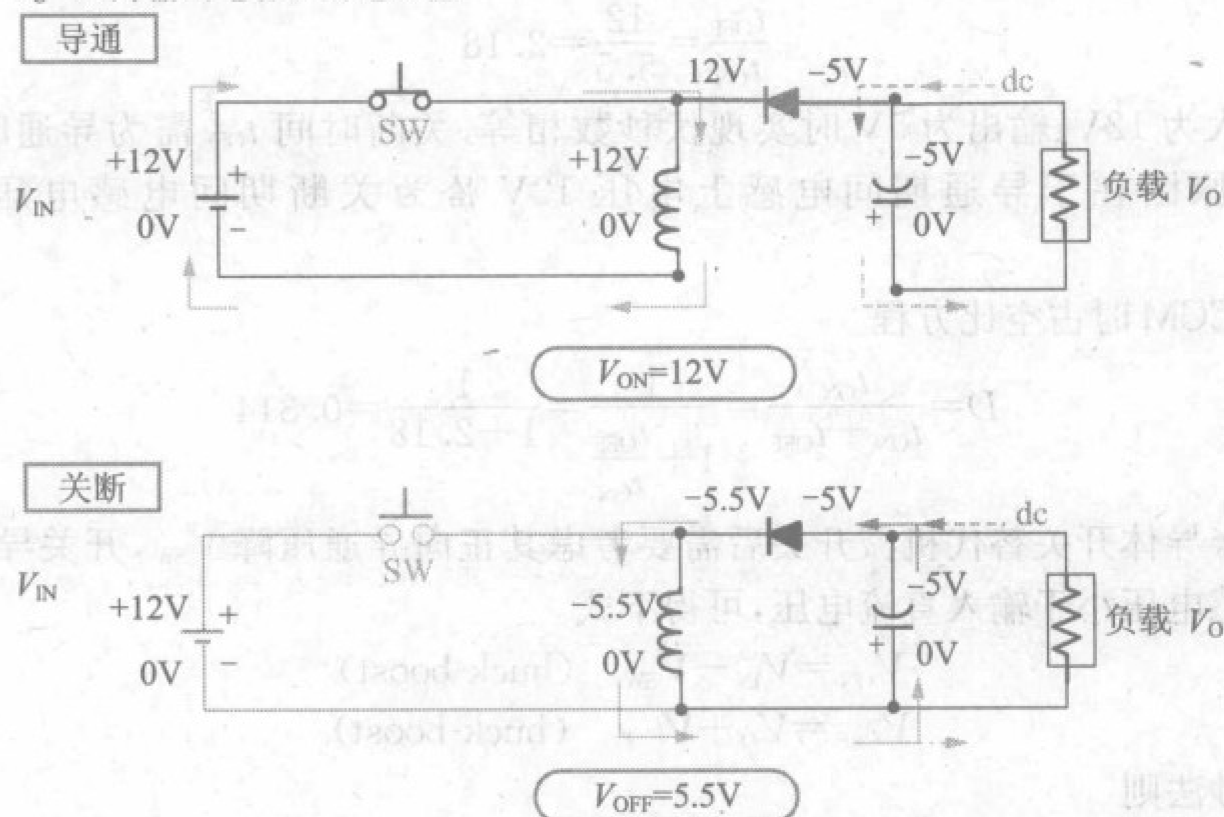


图 1-11 buck-boost 拓扑的演化

事实上,这是最早的开关变换器拓扑——buck-boost 拓扑。

注意:输出短路时图 1-11 与图 1-10 相同,为防止出现此故障,需要限流电路。

1.4.3 buck-boost 变换器

为更好理解图 1-11,以下进行逆向推导。假设变换器达到稳定状态,输出电容电压达到稳定值 5V,我们分析变换器达到稳定状态所需条件。

图 1-11 中电流上升斜率每个周期均为 V_{IN}/L,电流下降斜率为 V_D/L,V_D 为二极管压降。由电感方程可知 $\Delta I_{ON} > \Delta I_{OFF}$,电流开始递增。随着电容被充电,电流下降斜率及 ΔI_{OFF} 不断增加,最后达到稳定状态 $\Delta I_{OFF} = \Delta I_{ON}$。此时,伏秒数相等

$$V_{ON} \times t_{ON} = V_{OFF} \times t_{OFF}$$

代入数字得到

$$12\times t_{ON}=5.5\times t_{OFF}$$

保持开关导通和关断时间比为一定值，才能实现输出电压为5V，即

$$\frac{t_{OFF}}{t_{ON}}=\frac{12}{5.5}=2.18$$

在输入为12V、输出为5V时实现伏秒数相等，关断时间 t_{OFF} 需为导通时间 t_{ON} 的2.18倍。原因在于导通期间电感上电压12V恰为关断期间电感电压5.5V的2.18倍。

可得CCM时占空比方程

$$D=\frac{t_{ON}}{t_{ON}+t_{OFF}}=\frac{1}{1+\frac{t_{OFF}}{t_{ON}}}=\frac{1}{1+2.18}=0.314$$

使用半导体开关替代机械开关后需要考虑其正向导通压降 V_{SW}，开关导通期间此压降使电感电压小于输入直流电压，可得下式

$$V_{ON}=V_{IN}-V_{SW}\quad \text{(buck-boost)}$$

和

$$V_{OFF}=V_O+Vt_D\quad \text{(buck-boost)}$$

由伏秒法则

$$\frac{t_{OFF}}{t_{ON}}=\frac{V_{IN}-V_{SW}}{V_O+V_D}\quad \text{(buck-boost)}$$

可得占空比方程

$$D=\frac{V_O+V_D}{V_{IN}-V_{SW}+V_O+V_D}\quad \text{(buck-boost)}$$

若开关和二极管压降远小于输入输出电压，占空比方程可简化为

$$D\approx\frac{V_O}{V_{IN}+V_O}\quad \text{(buck-boost)}$$

输入、输出电压关系可表示为

$$V_O=V_{IN}\times\frac{D}{1-D}\quad \text{(buck-boost)}$$

还可以导出以下有用公式

$$\frac{t_{ON}}{t_{OFF}}=\frac{D}{1-D}\quad \text{(任意拓扑)}$$

$$t_{ON}=\frac{D}{f}\quad \text{(任意拓扑)}$$

$$t_{OFF}=\frac{1-D}{f}=\frac{D'}{f}\quad \text{(任意拓扑)}$$

CCM时二极管在开关周期的关断时间内导通，因此定义 $D'=1-D$ 为二极管占空比。

1.4.4 电路地参考点

需要明确DC-DC变换器的接地。输入直流电压源有两个端子，电流从一端流出、

从另一端流入。输出电压也有两个端子。实际变换器拓扑输入和输出有一公共端子，规定此端为 DC-DC 变换器的地。

同时规定电路中地的电压为 0V。

1.4.5 buck-boost 变换器的结构

图 1-12 电路中的地用黑色粗体表示。

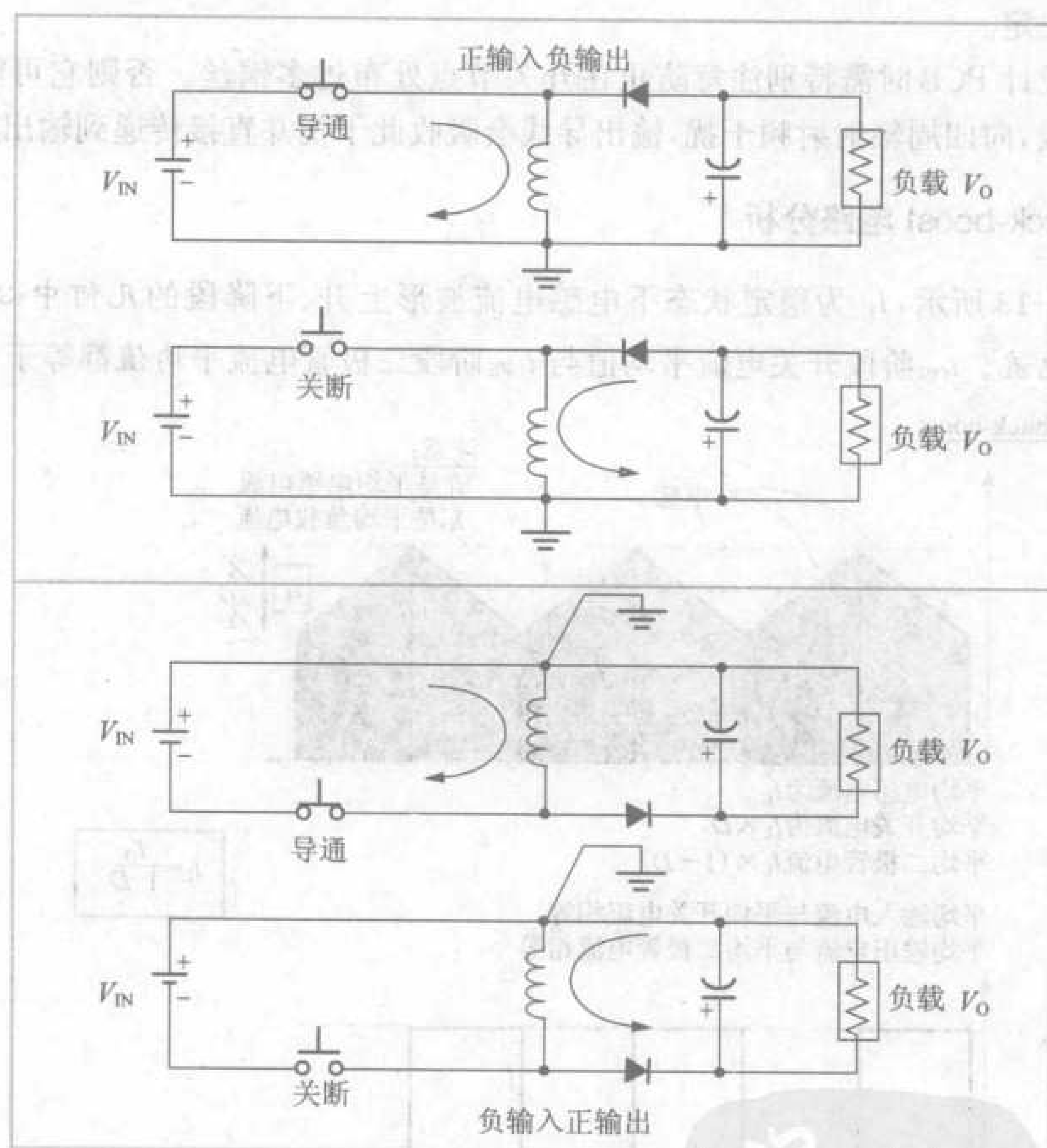


图 1-12 buck-boost 电路两种拓扑结构

图 1-11 所示 buck-boost 电路输入电压为正，输出电压为负。图 1-12 下方电路图表示了另一种情况，根据一般规则重新设置地，因此其输入为负而输出为正。

可见，上述任意结构中输出电压与输入电压极性都相反。因此，常将 buck-boost 变换器的两种不同拓扑结构都简称为倒相拓扑(我们需要记住允许两种不同的结构)。

1.4.6 开关节点

在开关器件与二极管之间设置的电感电流换流节点称为开关节点。电流从电感

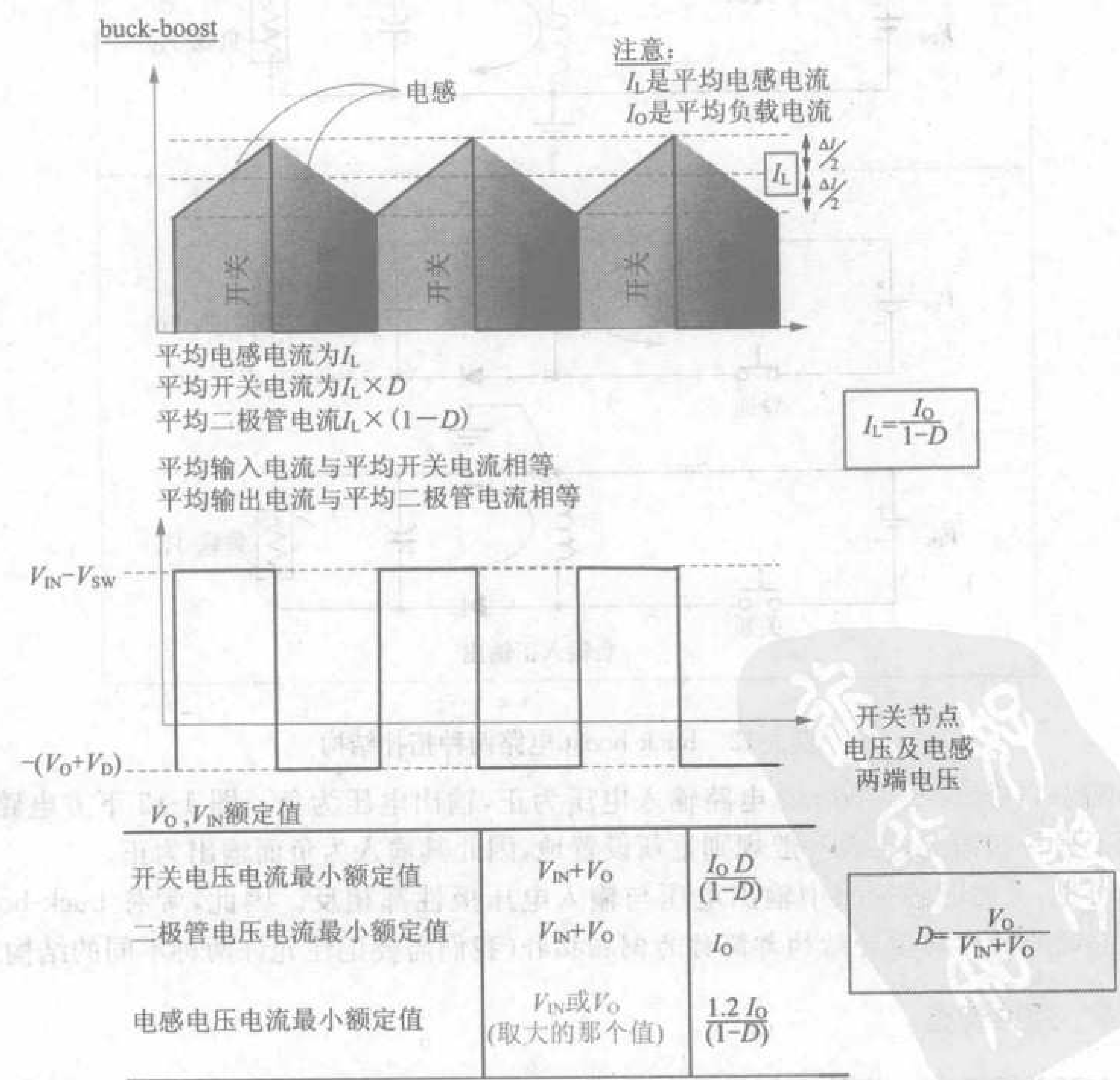
流入此节点，根据开关状态不同而流入开关或二极管。任何DC-DC变换器拓扑均有此节点，由二极管参与构成的此节点可防止前面讲述的巨大电压尖峰的产生。

节点电流在开关和二极管之间转换，因此二极管需周期性转换状态，即二极管需在开关导通时加反向电压而在其关断期间加正向电压。因此，节点电压来回振荡。将一示波器探头连接于此节点，探头地接于此电路拓扑的地，所得电压波形为方波。此波形与电感电压波形极为相似，不同之处在于此电压在正电压范围改变，改变幅度由电路拓扑决定。

实际设计PCB时需特别注意防止在开关节点处布过多铜丝。否则它可能成为一电磁场天线，向四周辐射射频干扰，输出导线会吸收此干扰并直接传递到输出。

1.4.7 buck-boost电路分析

如图1-13所示，I_L为稳定状态下电感电流波形上升、下降段的几何中心，定义为平均电感电流。t_{ON}阶段开关电流平均值与t_{OFF}阶段二极管电流平均值都等于I_L。



V_O, V_{IN}额定值		
开关电压电流最小额定值	$V_{IN}+V_O$	$\frac{I_O D}{(1-D)}$
二极管电压电流最小额定值	$V_{IN}+V_O$	I_O
电感电压电流最小额定值	V_{IN}或V_O (取大的那个值)	$\frac{1.2\,I_O}{(1-D)}$

图1-13　buck-boost电路分析

但整个周期开关电流和二极管电流平均值不同，分别为其代数平均值，计算如下

$$I_{SW_AVG}=I_L\times\frac{t_{ON}}{T}=I_L\times D \quad \text{(buck-boost)}$$

$$I_{D_AVG}=I_L\times\frac{t_{OFF}}{T}=I_L\times D'=I_L\times(1-D) \quad \text{(buck-boost)}$$

其中 $D'=1-D$，为二极管占空比。显而易见，此电路中平均输入电流与平均开关电流相等。下文还将说明平均二极管电流与负载电流相等，这是 buck-boost 电路与 buck 电路显著不同之处。

1.4.8 buck-boost 电路的性质

由图 1-11、图 1-12、图 1-13 可以得出以下结论：

- 例如，正输入负输出的 buck-boost 电路可将 12V 电压降为 −5V 或升压为 −15V。负输入正输出的 buck-boost 电路可将 −12V 电压变换为 5V 或 15V。输出电压可大于、小于或等于输入电压值。
- 开关导通时，直流源通过开关将能量传输给电感而不传输到输出端。
- 开关关断时，只有电感储存的能量通过二极管传给输出，直流输入源不参与传递能量。
- 以上两点说明 buck-boost 电路是唯一的纯“反激式”拓扑，即从输入传递到输出的所有能量必须先储存于电感中，其他电路都不具有此特性。
- 输入电容（直流源）输入的电流为脉动电流。因为此电流与稳定的直流源输入电流 I_{IN} 共同构成开关电流，而任何变换器中开关电流都为脉动电流（如图 1-9 所示）。
- 类似地，输出电容电流也为脉动电流，因为它与负载电流 I_{OUT} 共同构成二极管电流，任何变换器中二极管电流都为脉动电流（如图 1-9 所示）。
- 发热损耗与电流 RMS 值成比例，脉动电流 RMS 值很大，降低了 buck-boost 电路的效率。同时会在 PCB 上产生相当大的噪声和纹波，因此，buck-boost 电路需在输入和输出端安装滤波器。
- 输出电容在开关导通时被充电，在开关关断时给负载供电，其平均电流一直为零。事实上，电容稳定工作时流过的电流必须为零，否则与电感类似，它将持续充电或放电以达到稳定状态。

buck-boost 电路中输出平均电容电流为零，因此平均二极管电流必须等于负载电流，则有

$$I_{D_AVG}=I_O=I_L\times(1-D)$$

于是

$$I_L=\frac{I_O}{1-D} \quad \text{(buck-boost)}$$

上式表示平均电感电流与负载电流的关系，图 1-13 附表中列出流过电感电流额定

值至少为 $1.2\times I_O/(1-D)$，系数选择 1.2 是因为基本设计理论表明电感电流峰值约为其平均值的 1.2 倍，因此选择电感时要确保其额定电流值至少为 $1.2\times I_L$。

1.4.9　为什么只有三种基本拓扑

能为电感电流提供续流回路的电路有多种，但其中一些电路输入端和输出端无公共端点，不能为变换器和系统提供合适的参考地，从而无法获得应用。图 1-14 为这种“可实现功能但不实用”的 buck-boost 变换器的两个例子，与图 1-12 比较就可发现其存在的问题。若此变换器为“前端变换器”，可在变换器输出端单独建立系统的地，那变换器将可正常工作。

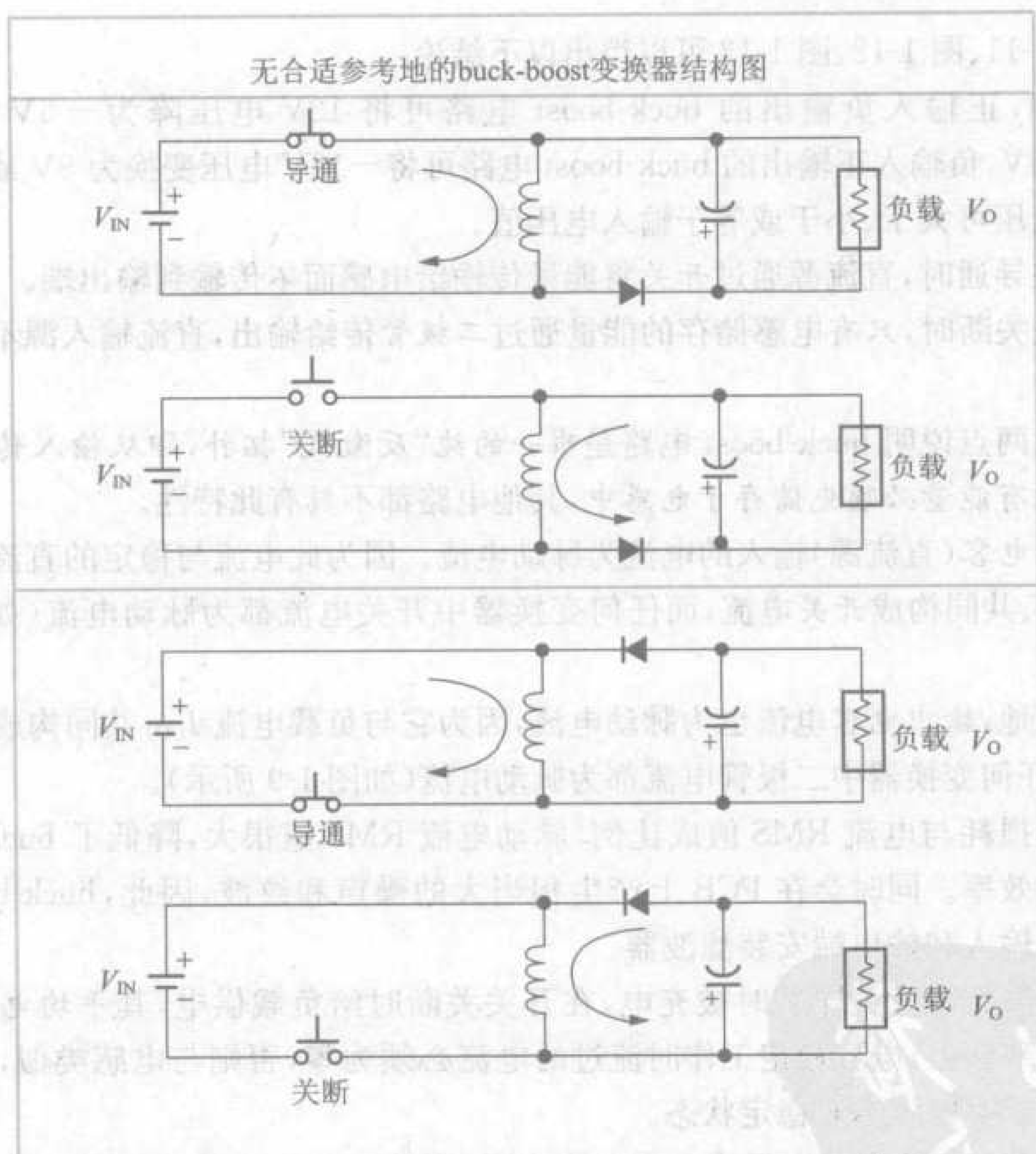


图 1-14　无合适参考地的 buck-boost 电路

其他几种电路与基本拓扑(如图 1-12 所示的两种电路结构)类似。基本拓扑有三种：buck、boost 和 buck-boost。为什么基本拓扑仅有三种？这取决于电感的连接方式。设置合适的参考地后，可以得到三个不同端子：输入端、输出端和地端，若电感一端与地相连，则得到 buck-boost 电路；若与输入端相连，则得到 boost 电路；若与输出端相连，则得到 buck 电路，详见图 1-15。

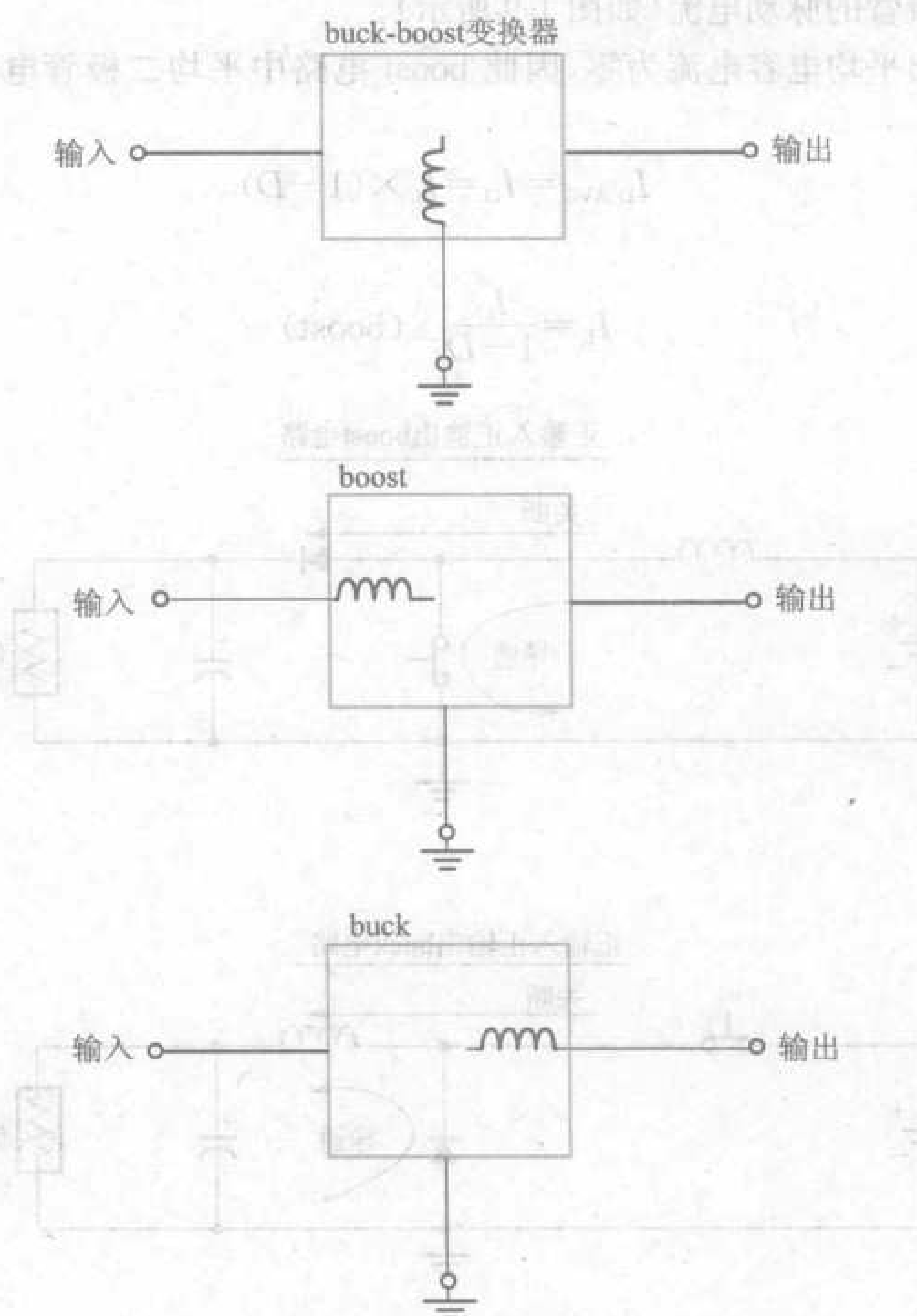


图 1-15 三种基本电路拓扑

1.4.10 boost 拓扑

图 1-16 为 boost 电路结构图，图中详细标出了电流方向和续流通路。图 1-17 对此电路作了相关分析并给出了关键波形，得出以下结论：

- 例如，正输入正输出 boost 电路可将 12V 输入变换为 50V 输出，负输入负输出 boost 电路可将 −12V 输入变换为 −50V 输出。即电路中输出大于输入，因此 boost 电路会提高输入的值而不改变输入极性。
- 开关导通时，能量通过开关从直流源输入电感而不传递到输出端。
- 开关关断时，电感储存的能量通过二极管传递给输出端，同时直流源也给负载提供能量。
- 由于输入电容与电感串联，从而可防止电流突变，输入电容电流为平滑曲线。
- 进入输出电容的电流为脉动电流，这是因为它与稳定的直流输出电流 I_{OUT} 共同

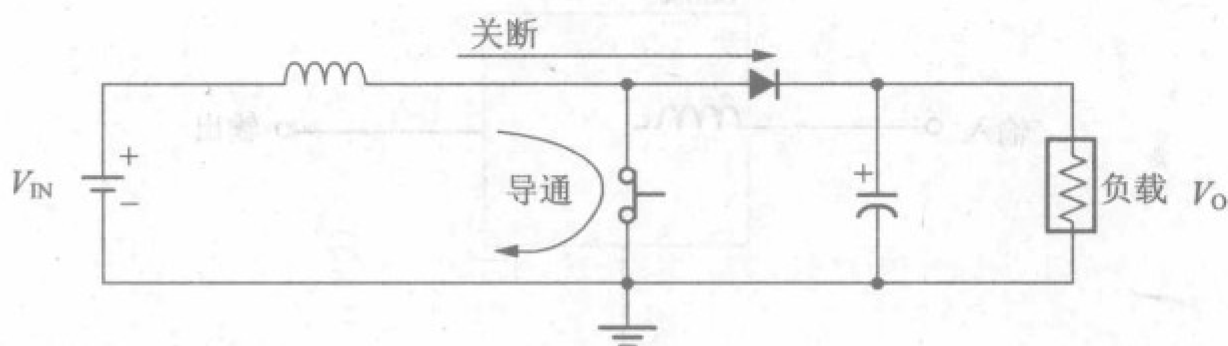
构成二极管的脉动电流(如图1-9所示)。

□ 由于输出平均电容电流为零,因此boost电路中平均二极管电流必须等于负载电流,即

$$I_{D_AVG}=I_O=I_L\times(1-D)$$

因此

$$I_L=\frac{I_O}{1-D}\quad\text{(boost)}$$



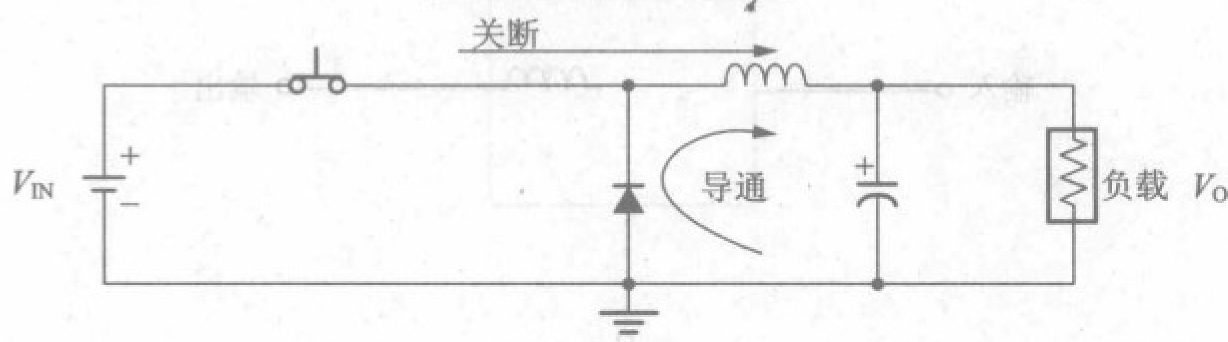


图1-16　正输入正输出boost和buck电路

此为平均电感电流与负载电流的关系。图1-17所附表格中要求电感电流额定值为$1.2\times I_O/(1-D)$,系数选择1.2是因为基本设计理论表明电感电流峰值约为其平均值的1.2倍,因此选择电感时要确保其额定值不小于$1.2\times I_L$。

用伏秒数相等原理分析boost拓扑,可得

$$V_{ON}=V_{IN}-V_{SW}\quad\text{(boost)}$$

$$V_{OFF}=V_O+V_D-V_{IN}\quad\text{(boost)}$$

因此,根据伏秒数定律,可得

$$\frac{t_{OFF}}{t_{ON}}=\frac{V_{IN}-V_{SW}}{V_O+V_D-V_{IN}}\quad\text{(boost)}$$

进行代数运算以消除t_{OFF},可得

$$\frac{t_{OFF}}{t_{ON}}+1=\frac{V_{IN}-V_{SW}}{V_O+V_D-V_{IN}}+1$$

$$\frac{t_{OFF}+t_{ON}}{t_{ON}}=\frac{V_{IN}-V_{SW}+V_O+V_D-V_{IN}}{V_O+V_D-V_{IN}}$$

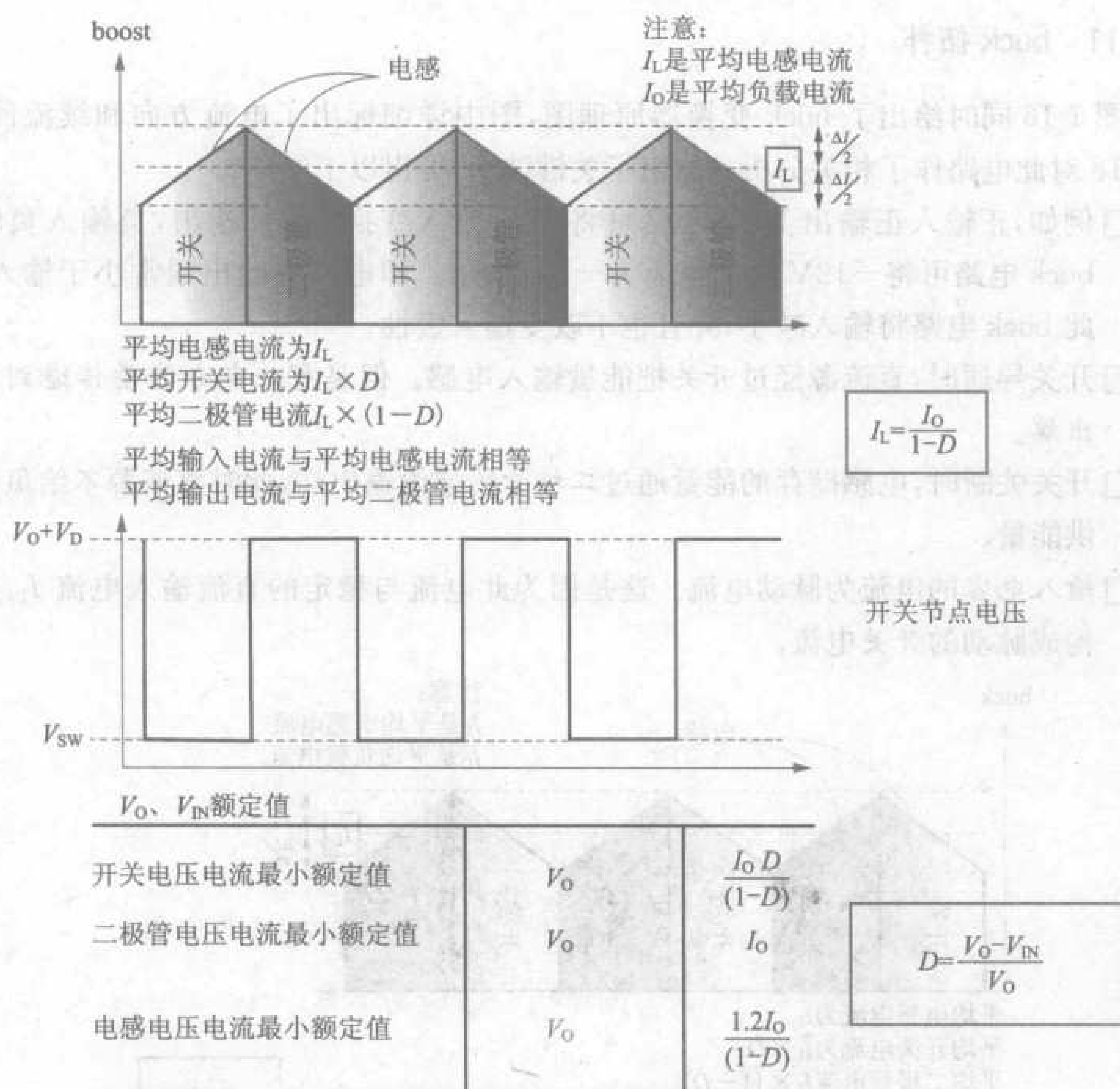


图 1-17 boost 电路的分析

变换器占空比 D 定义为

$$D=\frac{t_{ON}}{T} \quad (\text{任意拓扑})$$

可见，D 为前一等式的倒数，因此

$$D=\frac{V_O+V_D-V_{IN}}{V_O+V_D-V_{SW}} \quad (\text{boost})$$

此为 boost 变换器经典的直流电压传输方程。若开关和二极管的压降与输入、输出电压相比足够小，则可将上式简化为

$$D\approx\frac{V_O-V_{IN}}{V_O} \quad (\text{boost})$$

输入、输出电压关系可由下式表示

$$V_O=V_{IN}\times\frac{1}{1-D} \quad (\text{boost})$$

1.4.11 buck 拓扑

图 1-16 同时给出了 buck 变换器原理图，图中详细标出了电流方向和续流回路。图 1-18 对此电路作了相关分析并给出了关键波形，可得以下结论：

- □例如，正输入正输出 buck 电路可将 12V 输入变换为 5V 输出，负输入负输出 buck 电路可将－12V 输入变换为－5V 输出。即电路中输出通常小于输入，因此 buck 电路将输入减小，并且也不改变输入极性。
- □开关导通时，直流源经过开关把能量输入电感。但是有一部分能量传递到了输出端。
- □开关关断时，电感储存的能量通过二极管传递给输出端，此时直流源不给负载提供能量。
- □输入电容的电流为脉动电流。这是因为此电流与稳定的直流输入电流 I_{IN} 共同构成脉动的开关电流。

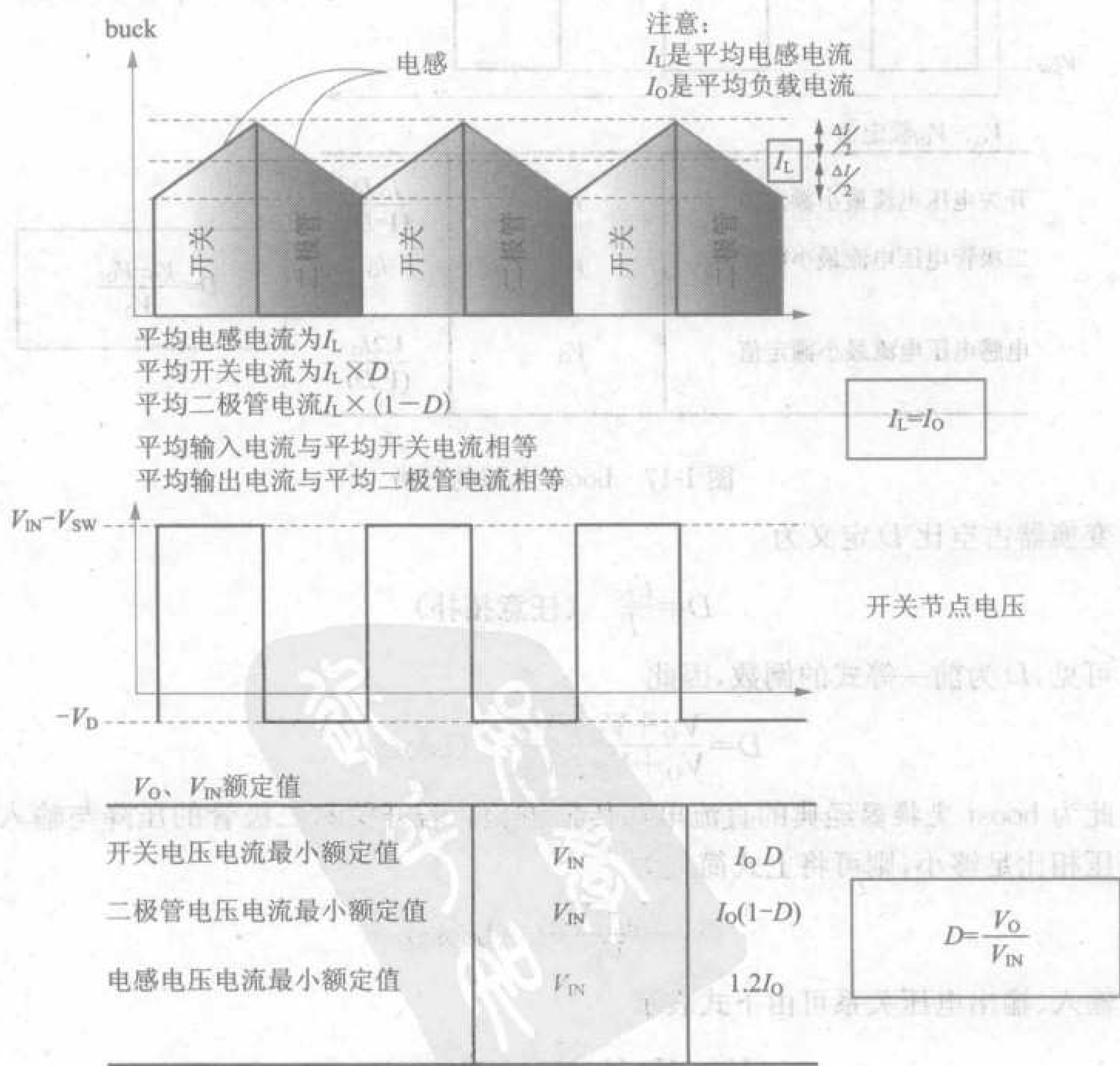


图 1-18 buck 电路的分析

❑输出电容与电感串联，从而可防止电流突变，因此进入输出电容的电流是平滑的。

❑由于输出电容平均电流为零，因此 buck 电路中电感平均电流必须等于负载电流，因此

$$I_L = I_O \quad (\text{buck})$$

此为电感平均电流与负载电流的关系。图 1-18 所附表格中要求电感电流额定值为 $1.2\times I_O$，系数选择 1.2 是因为基本设计理论表明电感电流峰值约为其平均值的 1.2 倍，因此选择电感时要确保其额定值不小于 $1.2\times I_L$。

用伏秒数相等原理分析 buck 变换器，可得

$$V_{ON} = V_{IN} - V_{SW} - V_O \quad (\text{buck})$$

$$V_{OFF} = V_O - (-V_D) = V_O + V_D \quad (\text{buck})$$

与 boost 变换器分析类似，应用伏秒数定律可得 buck 变换器的占空比方程

$$D = \frac{V_O + V_D}{V_{IN} + V_D - V_{SW}} \quad (\text{buck})$$

此为 buck 变换器经典的直流电压传输方程，若开关和二极管的压降与输入、输出电压相比足够小，可将上式简化为

$$D \approx \frac{V_O}{V_{IN}} \quad (\text{buck})$$

输入、输出电压关系可由下式表示

$$V_O = V_{IN} \times D \quad (\text{buck})$$

1.4.12 高级变换器设计

以上为认识和设计开关型功率变换器的简单介绍，下一章将会详细介绍并举例说明。读者可先浏览第 4 章，熟悉设计中的一些细微差别。附录 2 提供了完整的电源设计表供读者参考。

第 2 章

DC-DC 变换器设计与磁学基础

在读本章之前,建议读者先读第 1 章。

开关电源的磁性元件都是其拓扑的重要组成部分。开关电源的磁性元件设计/选择除了对变换器的整体性能和体积起决定性作用外,还影响到其他相关功率器件的选择及价格。因此,在设计变换器前一定要仔细研究其磁性元件,反之亦然。基于这个思想,本章将详尽介绍磁学的基本概念,同时介绍 DC-DC 变换器的基本设计步骤。

对于 DC-DC 变换器,只有一个磁性元件——电感需要考虑。在一些特定的功率变换器中,经常使用现成的标准电感。当然,标准电感的规格是有限的,不可能满足所有应用场合的需求。但是好的一方面是,有一个现成的电感并且知道它在一定条件下的性能,我们就能够计算出来它在特殊应用场合中的运行情况。所以我们可通过计算来验证初始的选择是不是合适。也许这个过程要重复多次,但只要按照这样做,基本上都能够找到适合应用要求的合规格的电感。

第 3 章将讨论离线式电源设计。这类变换器通常由输入电压为 90~270V 的交流电网供电。为保护用户免受高压伤害,这类变换器除使用电感之外(也有的不用电感),都不可避免的采用一个隔离变压器。从磁学角度看,虽然这些拓扑只是基本的 DC-DC 变换器的衍生物,但是它们与 DC-DC 变换器却是相当不同的。例如变压器的高频效应(主要是集肤效应和邻近效应)对它们的分析就很有挑战性。另外,随着离线变换器的应用推广,市场上流通的成品电感不能够满足各种应用场合的需求。所以,在这些应用中,通常需要自己设计磁性元件。如前所述,这是一个很复杂的工作,首先理解 DC-DC 变换器设计和学习成品电感选择,对我们更好地设计离线功率变换器很有帮助。因此,通过本章的学习我们能够掌握磁性元件的基本概念和制作磁性元件的基本技能。

从设计策略上固有的(常常是完全未阐明的)不同之处来看,离线变换器和 DC-DC 变换器有很明显的区别,比如我们就要学到的磁性元件的体积和变换器的电流限制的关系。它们的相似点(正如许多文献中所提出的)是,两种磁性元件都有很宽的输入电压范围,而不是只有单一的输入电压值。但是宽的输入电压范围又会带来一个问题:对于一个给定的应力参数,在规定的输入电压范围内,最恶劣的电压值是多少?因此,我们经常以最恶劣情况来选择功率器件,以保证它们能在应用中安全运行。另外,如果刚好有一些应力参数在选择器件时起决定性作用,为了可靠性,在选择这些应力参数时通常要留

一定的安全裕量。然而问题是即使在同样的输入电压下，不同的应力参数对应的恶劣条件也不同，所以我们在设计宽范围输入电压的变换器时必须小心应对。的确，设计具有一定功能的开关变换器是不难的，但是要把它设计得性能良好却不是一件容易的事。

在本章末，我们会详细介绍DC-DC变换器的设计步骤。但是对于宽输入电压范围应用场合，设计需要分下面两个步骤：

- 首先是常用电感设计。选择一个现成的标准电感并验证它是不是适合我们的需要。判断一个电感是否符合要求的标准是：从电感的角度来讲，在最恶劣的工作电压下它是否能够持续正常工作，当然这和我们选用的拓扑有关。
- 然后我们要考虑其他的功率器件。我们会指出各种情况下哪些应力参数是重要的，并指出当它们达到最大值时对应的输入电压，以及最终如何选择器件。

注意：虽然我们都是以 buck 电路的设计步骤为例，但注释文字清晰地说明，把该步骤或公式应用在 boost 和 buck-boost 电路设计时应该做的变化。

2.1 直流传递函数

开关管导通时，电感中的电流在电压 $V_{ON}=L\times\Delta I_{ON}/t_{ON}$ 作用下斜坡上升，在开关管导通的时间内，电流正增量为：$\Delta I_{ON}=V_{ON}\times t_{ON}/L$。开关管关断时，电感的电流在电压 $V_{OFF}=L\times\Delta I_{ON}/t_{OFF}$ 作用下斜坡下降，该段时间内电流的负增量为 $\Delta I_{OFF}=V_{OFF}\times t_{OFF}/L$。

电流的正增量 ΔI_{ON} 和电流的负增量 ΔI_{OFF} 必须相等，因此在一个开关周期结束时滤波电感中的电流值应精确等于开关周期开始时的电流值，否则，系统不能工作在稳定状态。根据这个原理，我们可得出三种拓扑输入一输出的传递函数，如表 2-1 所示。可看出，三种拓扑的传递函数之所以不同，是因为它们的 V_{ON} 和 V_{OFF} 的表达式不同。但是所有拓扑的原理和推导方法是相同的。

表 2-1 三种变换器传递函数的推导

	应用幅秒原则和 $D=t_{ON}/(t_{ON}+t_{OFF})$		
推导过程	$V_{ON}\times t_{ON}=V_{OFF}\times t_{OFF}$ $\frac{t_{ON}}{t_{OFF}}=\frac{V_{OFF}}{V_{ON}}$ $\frac{t_{ON}}{t_{ON}+t_{OFF}}=\frac{V_{OFF}}{V_{OFF}+V_{ON}}$ 因此， $D=\frac{V_{OFF}}{V_{ON}+V_{OFF}}$ （对所有拓扑，占空比都是相等的）		
	buck	boost	buck-boost
V_{ON}	$V_{IN}-V_O$	V_{IN}	V_{IN}
V_{OFF}	V_O	V_O-V_{IN}	V_O
DC 传递函数	$D=\frac{V_O}{V_{IN}}$	$D=\frac{V_O-V_{IN}}{V_O}$	$D=\frac{V_O}{V_{IN}+V_O}$

2.2　电感电流波形的直流分量和交流纹波

由式 $V=L\frac{\mathrm{d}I}{\mathrm{d}t}$ 可得 $\Delta I=V\Delta t/L$。由此可见电感电流的纹波值 ΔI 完全取决于伏秒数和电感量。伏秒数等于施于电感两端的电压乘于该电压作用的时间。要计算伏秒数，可使用 V_{ON} 乘以 t_{ON}（其中 $t_{ON}=D/f$）得到，也可使用 V_{OFF} 乘以 t_{OFF}［其中 $t_{OFF}=(1-D)/f$］得到，结果是一样的（参见第1章中关于 D 的定义）。但是应注意，对一给定的电感施加 2μs 的 10V 电压，和施加 1μs 的 20V 电压或者 4μs 的 5V 电压得到的纹波电流是一样的。所以，对于一个给定的电感，讨论它的伏秒数和讨论它的 ΔI 其实是等效的。

伏秒数由什么决定呢？它取决于输入/输出电压（占空比）和开关频率。因此，只有通过改变 L、f 或者 D 才可改变 ΔI，除此之外没有其他的方法可改变 ΔI。从表 2-2 可见，改变负载电流 I_O 不能够改变 ΔI。也就是说，实际上 I_O 对滤波电感电流的纹波没有影响。但它影响或者决定电感电流的哪一部分呢？后面的章节将讲到 I_O 和滤波电感电流的平均值成比例。

表 2-2　电感、频率、负载电流和占空比对 ΔI 和 I_{DC} 的影响

		变化情况：											
		L↑（上升）			I_O↑（上升）			D↑（上升）			f↑（上升）		
		buck	boost	buck-boost	buck	boost	buck-boost	buck	boost	buck-boost	buck	boost	buck-boost
响应：	ΔI=?	↓	↓	↓	×	×	×	↓	↑↓*	↓	↓	↓	↓
	I_{DC}=?	×	×	×	↑(=)	↑	↑	×	↑	↑	×	×	×

↑↓表明在整个范围内上升和下降。

*表明在 $D=0.5$ 时达到最大值。

×表明无变化。

↑(=)表明 I_{DC} 增加但等于 I_O。

除 ΔI 之外，电感电流的波形中还有另一分量——即平均电流 I_{DC}。它定义为纹波电流 ΔI 对称轴处的电流值，即 $\Delta I/2$ 在它的上边，$\Delta I/2$ 在它的下边，如图 2-1 所示。从几何角度讲，这是电流波形的斜坡波中值。有时将 I_{DC} 称为电感电流的均值。需要着重指出的是 I_{DC} 仅决定于传输能量——即维持相应的输入/输出电压和输出功率所需要的平均能量。这样，若变换器工作条件——输出功率和输入/输出电压不变，就不能通过其他的方法来改变 I_{DC}，因此 I_{DC} 是不易受到影响的。总之，为了帮助理解第三项，我们给出下面公式（后面会讲它们的推导过程）。

☐改变电感 L 不会影响到 I_{DC}。

☐改变频率 f 也不会影响到 I_{DC}。

□对于 boost 和 buck-boost 变换器，改变占空比 D 会影响 I_{DC}。

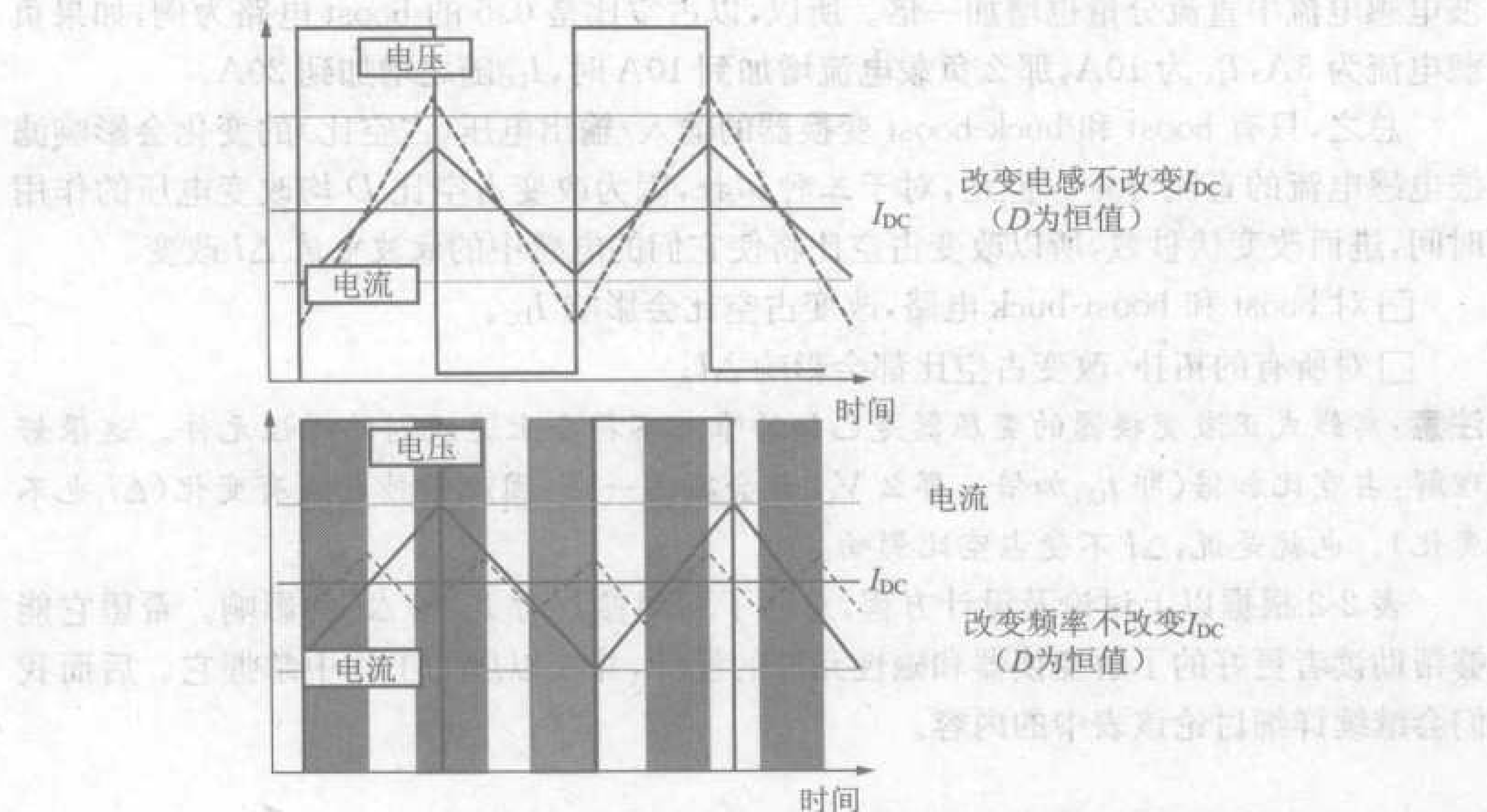


图 2-1 如果 D 和 I_O 固定不变，则 I_{DC} 也固定不变

$$I_{DC}=I_O \quad \text{(buck)}$$

$$I_{DC}=\frac{I_O}{1-D} \quad \text{(boost 和 buck-boost)}$$

上面两式不同的原因是，对 buck 变换器，其输出和滤波电感串联（输出电容对直流电流 I_{DC} 的求解没有影响），因此滤波电感的平均电流必须等于负载电流。然而，对 boost 和 buck-boost 变换器，输出与二极管串联，所以二极管的平均电流等于负载电流。

因此，对 boost 和 buck-boost 变换器，若保持负载电流不变，仅改变输入/输出电压比（会改变占空比）就能改变 I_{DC}。但是，改变 buck 电路滤波电感平均电流 I_{DC} 的唯一方法就是改变负载电流。

在 buck 电路中，I_{DC} 和 I_O 相等。但是，在 boost 和 buck-boost 电路中，I_{DC} 还取决于占空比。这就导致这两种拓扑的磁性元件设计与 buck 电路有很大不同。例如，占空比为 0.5 的 boost 和 buck-boost 变换器，使平均电流是负载电流的两倍。因此，在负载电流为 5A 的电路中使用 5A 的滤波电感可能发生事故。

可确定，在 boost 和 buck-boost 变换器中 I_{DC} 总是大于 I_O。如果使占空比降低接近于 0（即输出和输入电压之间有很小的差值）就可使直流电流降低甚至接近负载电流。但是，若占空比增加到接近于 1 时，滤波电感电流就会急剧地增加，清楚认识这一点是很重要的。

同样可确定，对这三种变换器，滤波电感电流的直流分量和负载电流均成正比。

所以，无论电感电流的初始值是多大，如果负载电流增加一倍(其他条件不变)，那么滤波电感电流中直流分量也增加一倍。所以，以占空比是 0.5 的 boost 电路为例，如果负载电流为 5A，I_{DC}为 10A，那么负载电流增加到 10A 时，I_{DC}随之增加到 20A。

总之，只有 boost 和 buck-boost 变换器的输入/输出电压(占空比)的变化会影响滤波电感电流的直流分量。但是，对于三种拓扑，因为改变占空比 D 均改变电压的作用时间，进而改变伏秒数，所以改变占空比将使它们的电感中的纹波电流 ΔI 改变。

□ 对 boost 和 boost-buck 电路，改变占空比会影响 I_{DC}。

□ 对所有的拓扑，改变占空比都会影响 ΔI。

注意：*离线式正激变换器的变压器是已知的唯一不符合上述规则的磁性元件。这很好理解：占空比加倍(即 t_{ON}加倍)，那么 V_{ON}就会减少一半，因此伏秒数没有变化(ΔI 也不变化)。也就是说，ΔI 不受占空比影响。*

表 2-2 根据以上讨论及设计方程，总结了不同参数对 I_{DC}和 ΔI 的影响。希望它能够帮助读者更好的了解变换器和磁性元件的设计，并在以后的工作中掌握它。后面我们会继续详细讨论该表中的内容。

2.3　交流电流、直流电流和峰值电流的确定

图 2-2 中所示为滤波电感电流的交流电流、直流电流、峰峰值电流和峰值电流的确定。例如，电流波形的交流电流为

$$I_{AC}=\frac{\Delta I}{2}$$

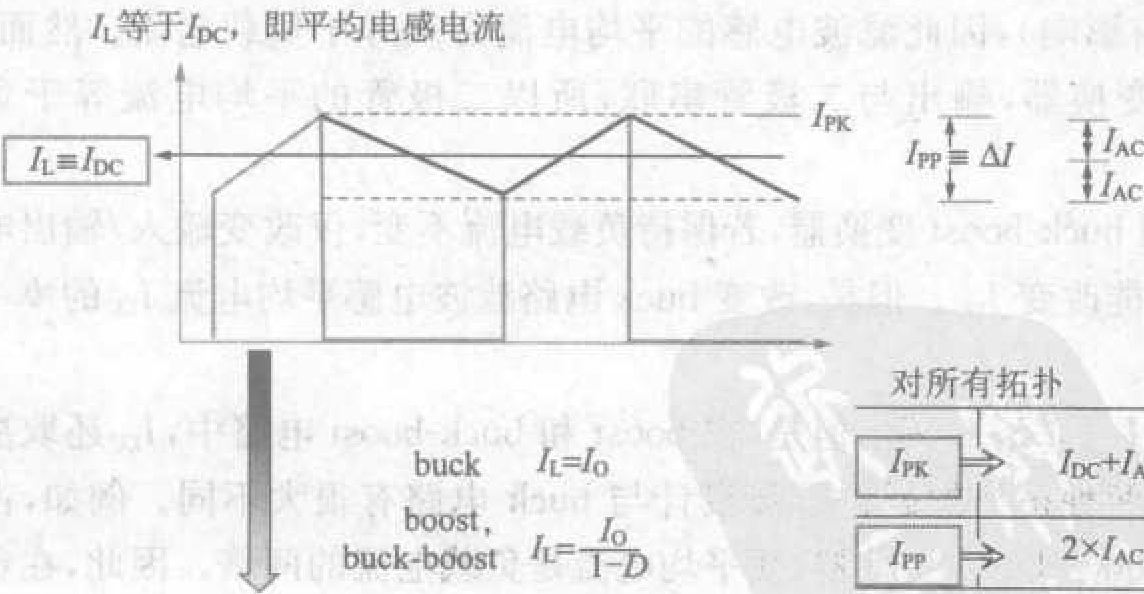


图 2-2　交流、直流、峰值、峰峰值电流和电流纹波率的确定

从表 2-2 还可知 $I_L \equiv I_{DC}$。因此，在后面的讨论中，有时用电感电流的直流分量 I_{DC} 表示，有时用电感电流的平均值 I_L 表示，实际上二者是一致的。但我们要注意 I_L 的下标 L 代表电感，而非负载。通常用 I_O 表示负载电流。当然我们注意到在 buck 电路中 $I_L = I_O$，但是这只是一个特例。

图 2-2 还确定了另一个关键参数，记作 r 或称电流纹波率。它把 I_{DC}、ΔI 这两个相互独立的参量联系起来。后面章节有关于它的详细论述。通常，不论是何种拓扑，也不论变换器的开关频率及其应用条件如何，r 取 0.3～0.5 之间的值是比较合适的。这也是一个通用的设计规则。r 的选择很重要，它影响功率器件的电流应力和所有功率器件的损耗，从而影响它们的选择。所以，**设计变换器时首先要确定 r**。

线圈的铜耗很大程度上由滤波电感的直流电流决定（$P = I^2R$）。但是，电感的最终温度还受另外一个因素的影响，即受磁心损耗的影响，它是磁心材料的损耗。磁心损耗仅仅由电感的交流电流 ΔI 决定，而与其直流电流 I_{DC} 无关。

峰值电流也应该引起我们的注意。在所有的变换器中，电感峰值电流、开关峰值电流、二极管峰值电流都是相同的。因此，一般我们只简单地把它们统称为峰值电流 I_{PK}，表示为：

$$I_{PK} = I_{DC} + I_{AC}$$

事实上，峰值电流是电感电流的最重要的电流量，因为它不仅是热量积累和温度上升的一个根源，还是能够瞬时破坏开关的潜在因素。后面章节会提到，电感的瞬时电流和磁心中的磁场强度成比例。所以，当电感电流达到最大值时，磁场强度也达到了最大值。我们还知道如果磁场强度超过一定的安全值（这个值是由磁心材料决定的，而与它的几何尺寸、线圈匝数和气隙长度无关），电感就会饱和（电感量开始下降）。一旦饱和，电感的限流能力（这也是开关电源中首先要考虑电感的一个主要原因）随之下降，会有很大的电流通过开关管。所以，电感量下降可能是致命的。在实际的应用中，我们不能让电感有瞬时的饱和。也正是这个原因，我们甚至需要仔细地（甚至是实时地）监视峰值电流。显然，峰值电感电流是电感电流波形中最容易使磁心饱和的电流值。

注意：有时磁心的轻微饱和是可接受的，尤其是上电时出现短暂饱和的情况，这将在后面的论述中谈到。

2.4 认识交流电流、直流电流和峰值电流

我们已经知道由伏秒原则可推导出交流部分的表达式（$I_{AC} = \Delta I/2$）。由电磁感应定律 $V = L\dfrac{dI}{dt}$ 可得

$$2 \times I_{AC} = \Delta I = \frac{\text{伏秒数}}{\text{电感量}}$$

所以，电流纹波（$I_{PP} \equiv \Delta I$）可直观地看作是单位电感量上的伏秒数。如果作用的伏秒数增加一倍，那么电流纹波（和交流部分）也增加一倍。如果电感增加一倍，那么纹

波(和交流部分)减少一半。

让我们再考虑一下直流部分。因为稳定工作时电容的平均电流是零,所以在计算直流电流时所有的电容都不用考虑。因此,对于 buck 电路,因为在开关管导通和关断时都有能量通过电感传递到输出端,因此电感的平均电流必须一直和负载电流相等。即

$$I_L = I_O \quad (\text{buck})$$

另一方面,在 boost 和 buck-boost 电路中,能量仅在开关管关断时通过二极管传递到输出端。因此,二极管的平均电流必须和负载电流相等。在二极管导通时,二极管的平均电流等于电感的平均电流 I_L(如图 2-3 中下图所示)。我们要计算二极管在整个开关周期内的平均电流,就需要用 I_L 乘以它的占空比$(1-D)$。所以,二极管的平均电流 I_D 为

$$I_D = I_L \times (1-D) = I_O$$

由此可得

$$I_L = \frac{I_O}{1-D} \quad (\text{boost 和 buck-boost})$$

再次说明:对于所有的拓扑,宽的占空比对应着低输入电压,同样窄的占空比对应着高输入电压。所以,增加 D 就相当于降低输入电压。在一个 boost 或 buck-boost 电路中,如果输入输出电压比很大,那么电感的直流部分也很大。

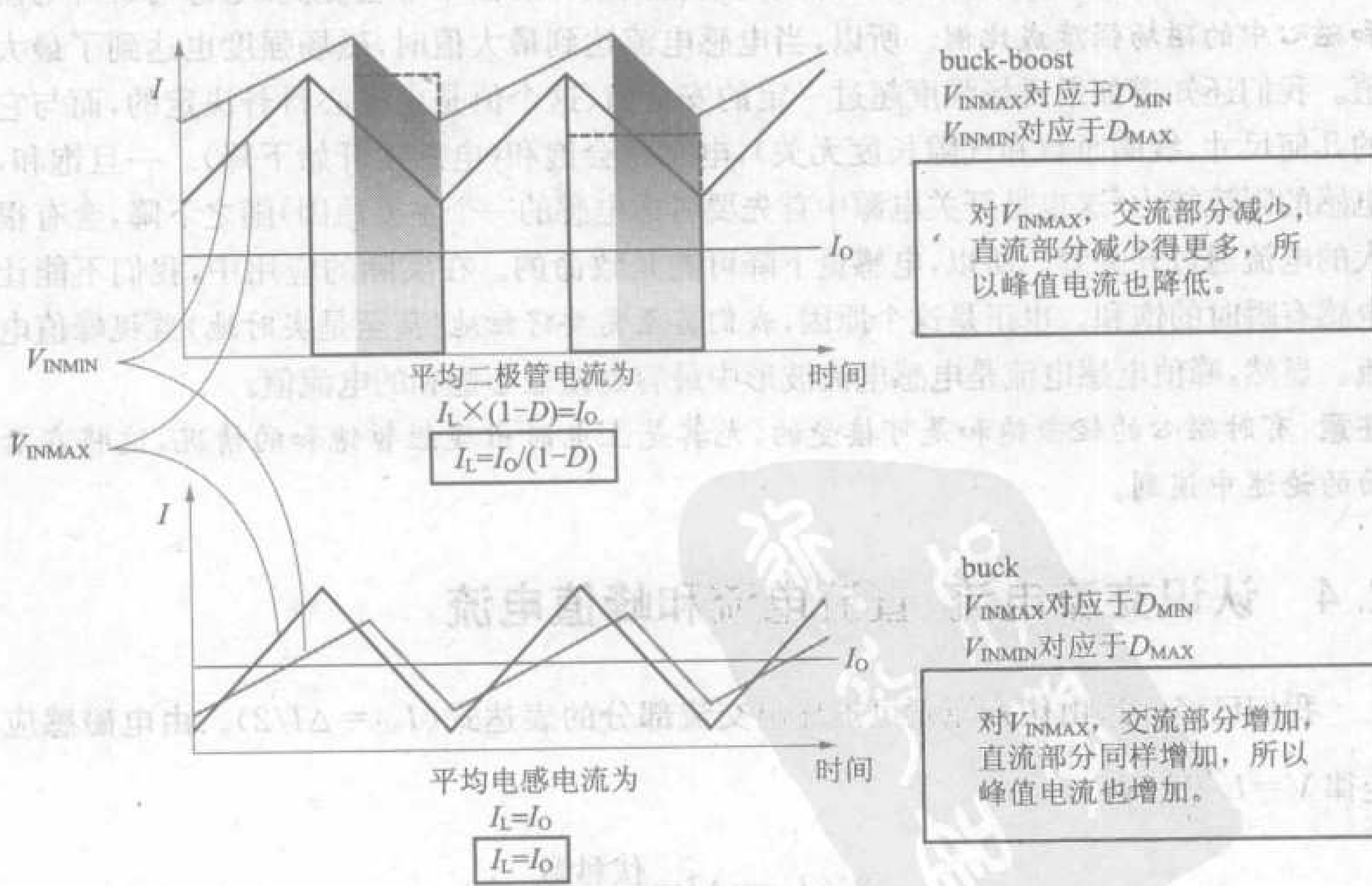


图 2-3　电感电流的直流部分和交流部分随输入电压的变化情况

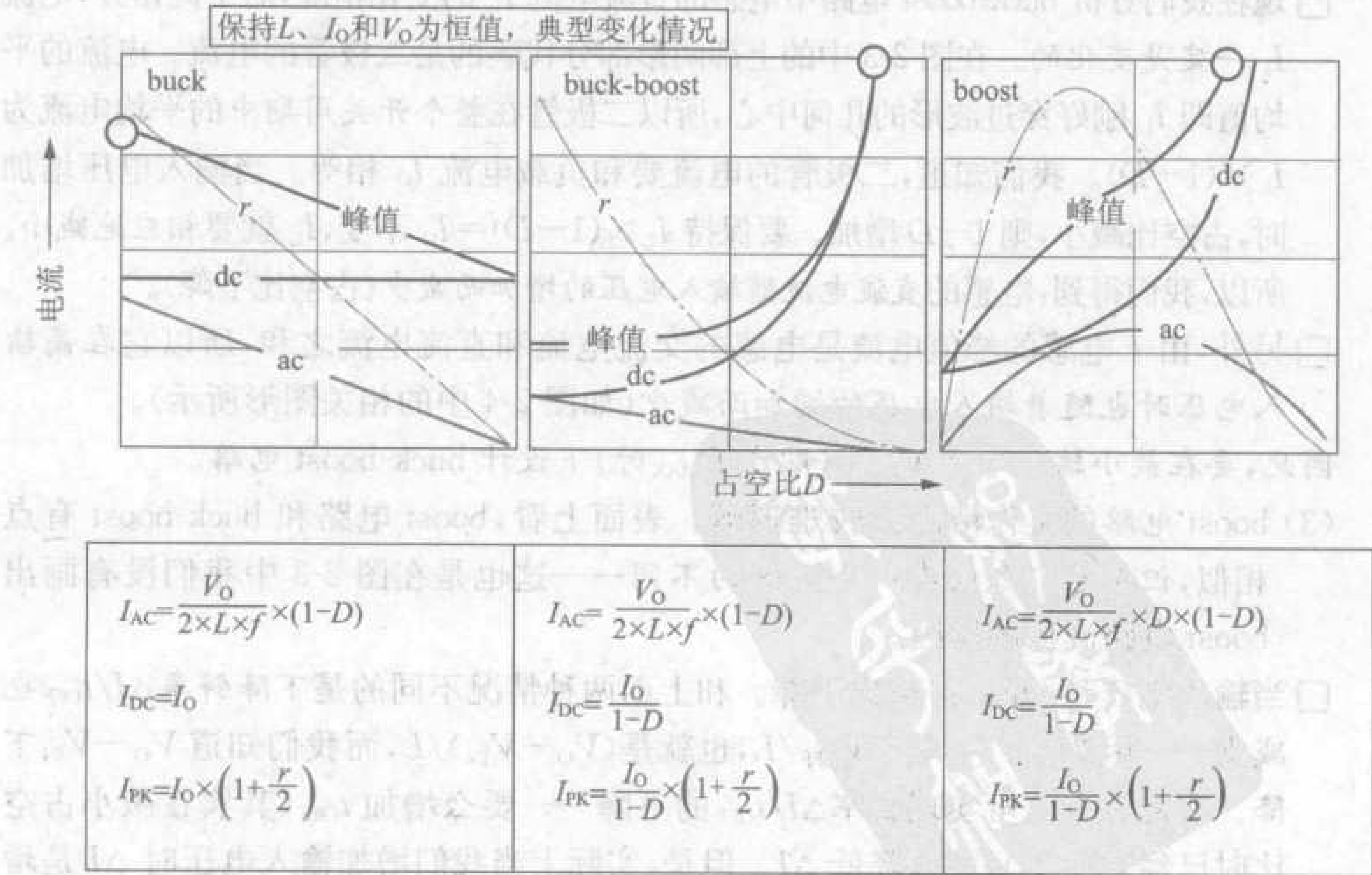
最后,只要知道电感电流的直流和交流分量,可用下式计算峰值电流:

$$I_{PK}=I_{AC}+I_{DC}\equiv\frac{\Delta I}{2}+I_L$$

2.5 最“恶劣”输入电压的确定

到目前的分析中，我们总是假设固定的输入电压。事实上，在大多数情况下输入电压有一个范围，例如从 V_{INMIN} 到 V_{INMAX}。我们还要知道当我们改变输入电压时电感的交流、直流和峰值电流是怎么变化的。最重要的是我们需要知道在这个范围内输入电压为多大时峰值电流最大。根据上一节讲过的观点，峰值电流对于保证电感不饱和是很重要的。所以，我们需要定义使峰值电流达到最大的输入电压为最恶劣输入电压，在设计电感时就要以这个电压来设计。实际上这是我们马上就要介绍的普通电感设计步骤中最基本的一步。

我们将要介绍各种拓扑分别在何种情况下峰值电流达到最大值，以及为什么在这种情况下达到最大值。图 2-3 画了三种变换器电感电流的各个部分以更好地理解当输入变化时各种电流的变化情况。在这里我们选择 buck 和 buck-boost 两种电路，介绍了在不同的输入电压下这两种电路的电感电流波形。最后，在图 2-4 中画出了交流、直流和峰值电流的图形。这些图是根据图下面的公式得出来的。解释这些图时，我们一定要切记，对于所有的拓扑，宽的占空比 D 就相当于低输入电压。后面的分析中我们还会解释表 2-2 中总结的 ΔI 和 I_{DC} 相对于 D 的变化情况。



buck	buck-boost	boost
$I_{AC}=\frac{V_O}{2\times L\times f}\times(1-D)$	$I_{AC}=\frac{V_O}{2\times L\times f}\times(1-D)$	$I_{AC}=\frac{V_O}{2\times L\times f}\times D\times(1-D)$
$I_{DC}=I_O$	$I_{DC}=\frac{I_O}{1-D}$	$I_{DC}=\frac{I_O}{1-D}$
$I_{PK}=I_O\times\left(1+\frac{r}{2}\right)$	$I_{PK}=\frac{I_O}{1-D}\times\left(1+\frac{r}{2}\right)$	$I_{PK}=\frac{I_O}{1-D}\times\left(1+\frac{r}{2}\right)$

图 2-4 交流电流、直流电流和峰值电流随占空比的变化情况

(1) 对于 buck 电路，工作情况分析如下：

□ 当输入增加时，在负反馈的作用下占空比降低。但是下降斜率$\Delta I/t_{OFF}$是不变的，因为$\Delta I/t_{OFF}$等于V_{OFF}/L，即V_O/L，而我们假定V_O是恒定的。但是现在t_{OFF}增加了，而$\Delta I/t_{OFF}$没有变化，所以唯一地可能是ΔI也相应地增加了。所以，我们可推断 buck 电路中滤波电感的交流电流随着输入电压的增加而增加(虽然在此过程中占空比下降)。

□ 另一方面，滤波电感电流I_L的中心一定等于I_O，所以我们可推断电感的直流电流不变。

□ 最后，由于峰值电流是直流电流和交流电流的和，并且直流电流不随输入电压的变化而变化，而交流电流随着输入电流的增加而增加。所以，峰值电流也随着输入电压的增加而增加(参看图 2-4 中相应的图)。

因此，要在最大输入电压V_{INMAX}(即在D_{MIN}时)下来设计 buck 电路。

(2) 对于 buck-boost 电路，工作情况分析如下：

□ 当输入电压增加时，占空比降低。但是下降斜率$\Delta I/t_{OFF}$是不变的，这是因为$\Delta I/t_{OFF}$等于V_{OFF}/L，即V_O/L，而且我们假定V_O是恒定的(和 buck 电路的情形一致)。由于t_{OFF}增加，所以ΔI必须上升以保持$\Delta I/t_{OFF}$不变。所以，电感的交流电流($\Delta I/2$)随着输入电压的增加而增加(占空比下降)。因此从这个观点来说，buck 和 buck-boost 的分析是一样的，这是因为在这两种拓扑中都有$V_{OFF}=V_O$。

□ 现在我们分析 buck-boost 电路中电感的直流电流I_L的变化情况，对于此拓扑，电流I_L一定是变化的。在图 2-3 中的上部阴影部分代表的是二极管的电流。电流的平均值即I_L刚好穿过波形的几何中心，所以二极管在整个开关周期中的平均电流为$I_L\times(1-D)$。我们知道，二极管的电流要和负载电流I_O相等。当输入电压增加时，占空比减小，则$1-D$增加。要保持$I_L\times(1-D)=I_O$不变，I_L就要相应地减小。所以，我们得到：电感的直流电流随输入电压的增加而减少(占空比下降)。

□ 另外，由于电感的峰值电流是电感的交流电流和直流电流之和，所以它在高输入电压时也随着输入电压的增加而减少(如图 2-4 中的相关图形所示)。

因此，要在最小输入电压V_{INMIN}(即在D_{MAX}时)下设计 buck-boost 电路。

(3) boost 电路的工作情况比较难理解。表面上看，boost 电路和 buck-boost 有点相似，但是它们之间有一个显著的不同——这也是在图 2-3 中我们没有画出 boost 电路波形的原因。

□ 当输入电压增加时，占空比下降。和上面两种情况不同的是下降斜率$\Delta I/t_{OFF}$也减少——因为$\Delta I/t_{OFF}$等于V_{OFF}/L，也就是$(V_O-V_{IN})/L$，而我们知道V_O-V_{IN}下降。有两种方法可实现斜率$\Delta I/t_{OFF}$的下降——要么增加t_{OFF}(其实在减小占空比时已经发生了)，要么降低ΔI。但是，实际上当我们增加输入电压时ΔI是增加的而不是减小的。如果t_{OFF}的增量大于ΔI的增量，那么就可满足降低$\Delta I/t_{OFF}$的要求。在实际应用中，这也是 boost 电路中常常发生的。经过详细的

数学推理可得出：在占空比 D 小于 0.5 时，ΔI 随 D 的增加而增加；在占空比 D 大于 0.5 时，ΔI 随 D 的增加而减少（如表 2-2 和图 2-4 所示）。

□ 因此，由以上的分析可知，交流电流随输入电压变化而变化的情况是不确定的，峰值电流随输入电压的变化情况最终只由直流电流的变化情况来决定。而我们又知道，boost 电路直流电流的变化情况和 buck-boost 电路直流电流的变化情况是一致的，即随着输入电压的增大而减少。

□ 我们可得出的结论是，boost 电路的峰值电流在高输入电压时随输入电压的增加而减少（如图 2-4 所示）。

因此，要在最小输入电压 V_{INMIN}（在 D_{MAX} 时）下设计 boost 电路。

2.6　电流纹波率 r

图 2-2 已引入开关电源最基本也是影响最广的设计参数——电流纹波率 r，它是电感电流的交流分量与其相应的直流分量的比值，即

$$r=\frac{\Delta I}{I_L}=2\times\frac{I_{AC}}{I_{DC}}$$

如图 2-2 中所定义的，式中 $\Delta I=2\times I_{AC}$。一旦设计者确定了 r（对应最大负载电流值和最恶劣输入电压值），则几乎所有参数（如输入输出滤波电容的电流、开关管的有效值电流等）均已确定。因此，r 的选择影响器件选择和变换器成本，应该特别清楚这一点并认真选择 r 值。

注意，r 值是在 CCM（连续导通模式）下定义的。它的有效范围为 0～2。当 r 为 0 时，ΔI 必然为 0，电感方程表明此时电感量无穷大。显然，实际应用中不可能出现 r 等于零的情况。若 $r=2$，则变换器工作于连续模式和断续模式间的临界状态（临界导电模式或 BCM）。如图 2-5 所示，对于临界导电模式有 $I_{AC}=I_{DC}$。读者也可参见第 1 章，那里详细地解释了 CCM、DCM 和 BCM 的概念。

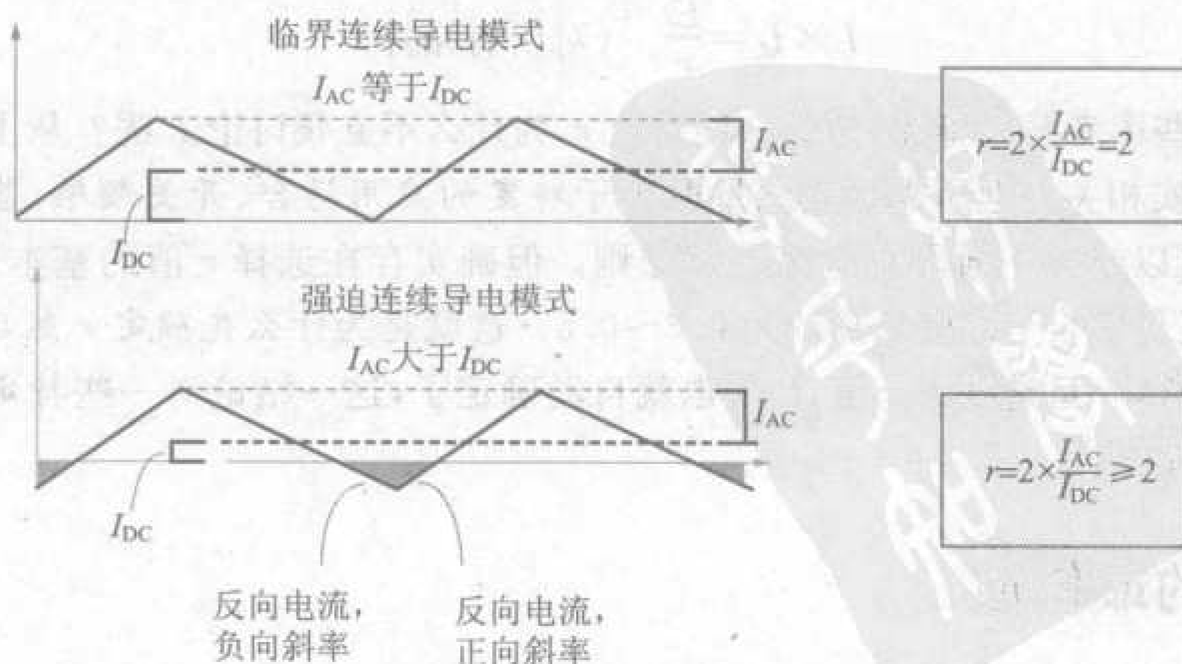


图 2-5　BCM 和强迫 CCM 的工作模态

注意：r 的有效范围为 0～2，但也有一些例外情况，如在强迫 CCM 模式，这将在后面详细讨论。

2.7　r 与电感量的关系

已知电流纹波为单位电感的伏秒数。可写为

$$\Delta I = Et/L_{\mu H}\quad（对所有拓扑）$$

这里 Et 称为开关管导通期间和关断期间施加于电感的伏微秒数，稳态下两者必须相等，$L_{\mu H}$ 表示以 μH 为单位的电感。定义伏微秒数 Et 的原因仅是其比伏秒数方便运用，因为现代功率变换涉及的是很短的瞬间。

可得出电流纹波率的表达式

$$r = \frac{\Delta I}{I_L} = \frac{Et}{L_{\mu H} I_L}\quad（对所有拓扑）$$

注意：以下任何方程中有 L 和 Et 同时存在均略去 L 下标 μH，但仍应理解 L 的单位为 μH。

最后，给出 r 与 L 间一重要关系式

$$r = \frac{Et}{(L \times I_L)} = \frac{V_{ON} \times D}{(L \times I_L) \times f} = \frac{V_{OFF} \times (1-D)}{(L \times I_L) \times f}\quad（对所有拓扑）$$

也要注意，上面含 V_{OFF} 的方程仅对 CCM 模式成立，因为只有在 CCM 中 t_{OFF}（施加 V_{OFF} 的时间）才等于 $(1-D)/f$。

经处理，可得由 r 表示 L 的公式

$$L = \frac{V_{ON} \times D}{r \times I_L \times f}\quad（对所有拓扑）$$

后面章节用下面容易记的公式来表达 L 与 r 之间的这种关系，简称为"$L \times I_L$"公式（法则），即

$$L \times I_L = \frac{Et}{r}\quad（对所有拓扑）$$

也许有些读者感到奇怪，为什么要讨论 r，为什么不直接讨论 L 呢？从上面方程可见 L 与 r 确实相关。但所需的电感量取决于特定的应用场合、开关频率，甚至拓扑类型。所以，难以给出一通用的电感选择原则。但确实存在选择 r 值的基本通用法则。如前所述，任何场合 r 值应选择约为 0.3～0.5。这就是为什么先确定 r 然后再计算 L 的原因。这样，一旦选择了 r 值，L 值也就自动确定了，这一结论对一些特定的应用条件和开关频率成立。

2.8　r 的最佳值

研究表明，就变换器各参数应力及其体积，r 选为约 0.4 是最合适的。下面解释为

什么如此，并在稍后分析不符合此规律的特例。

一般认为，电感体积与其能量处理能力成正比(气隙对电感体积的影响将在后面讨论)。人们容易理解，比如要处理更高的能量就需要更大的磁心。选择电感磁心的能量处理能力至少要等于其需存储能量即 $1/2\times L\times I_{PK}^2$，否则，电感就会饱和。

图 2-6 所示为 $E=1/2\times L\times I_{PK}^2$ 与 r 的函数曲线。可见在 $r=0.4$ 附近有一拐点。这表示选择的 r 值较 0.4 低得越多，则所需电感体积越大。另一方面，若增大 r，则电感的体积并不减少许多。实际上，r 值超过 0.4 之后，通过增加 r 来减少电感体积的效果已不显著。

图 2-6 也绘出关于 buck 变换器电容有效值电流的曲线。由图可见，随着 r 增加到 0.4 以上，电容电流显著增加。这将使电容(及其相关器件)内部发热严重。从而不得不使用具有更低 ESR 和/或更小壳一空气热阻的电解电容(它们价格高且体积更大)。

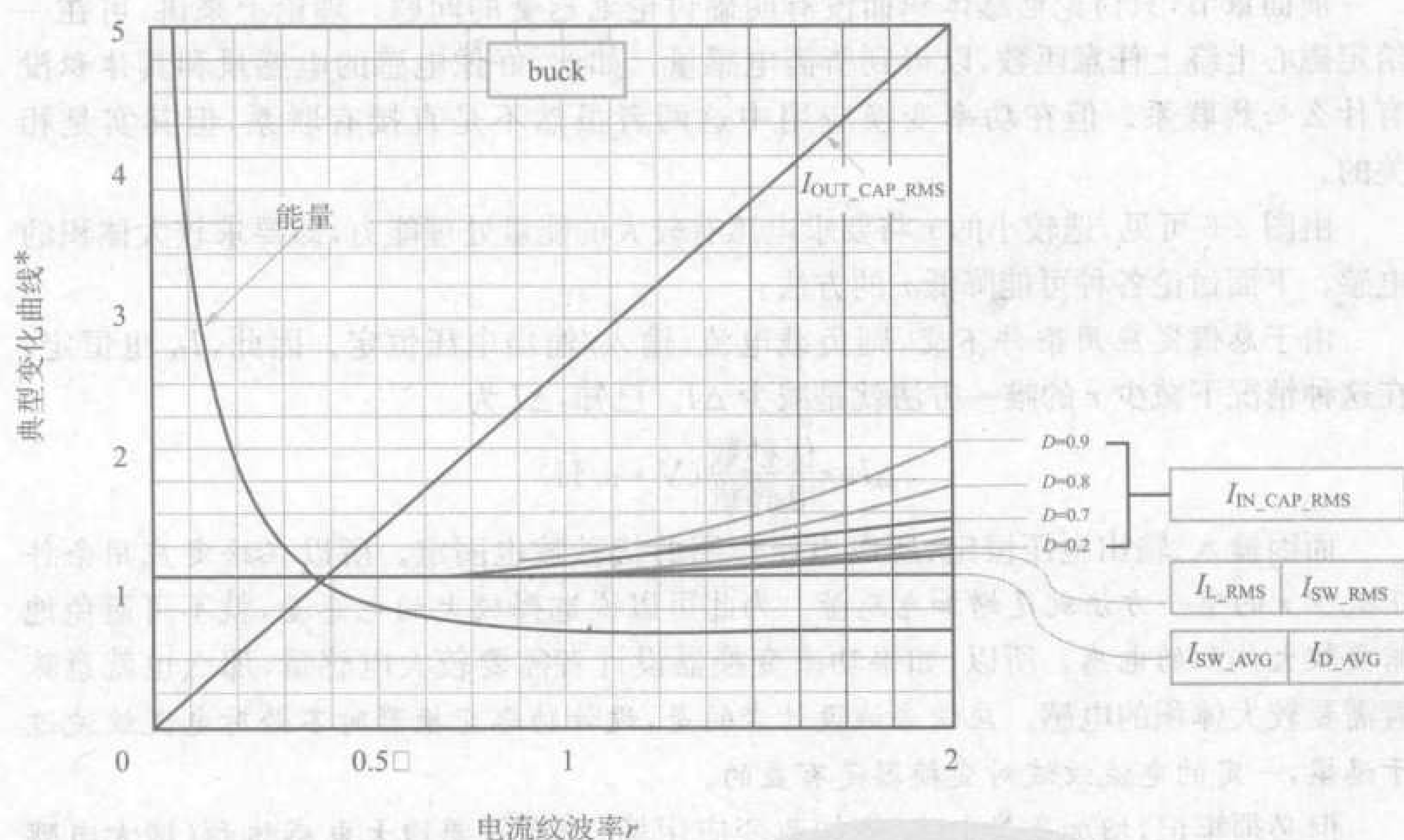


图 2-6 改变电流纹波率时对其他器件的影响

注意：流过电子器件的有效值电流直接影响其热损耗，可由方程 $P=I_{RMS}^2\times R$ 求出，其中 P 为损耗，R 指该器件呈现的串联电阻(对电感为其直流电阻 DCR、对电容为其等效串联 ESR)。但是由图可见开关管、二极管和电感的电流有效值较少受电流波形的形状影响。这些器件的热损耗基本不受 r 的影响，而主要由平均电流值决定。相反，电容电流的有效值随 r 的增大明显增加。它与电流波形形状密切相关，受 r 影响很大。原因很简单——所有工作在稳态的电容其平均电流都等于 0。由于电容的隔直作用，电

容电流主要以斜坡波形部分为主构成。由于改变 r 将改变波形的斜坡部分，从而显著影响电容电流。

注意，图 2-6 虽然以 buck 电路为例，但其实对所有拓扑均成立。虽然其他拓扑电容电流曲线不一定与 buck 变换器的完全一致，但基本上类似，所以以上结论对其他拓扑也适用。

因此，一般来说，对所有拓扑、所有应用和所有开关频率，取电流纹波率为大约 0.4 均是合理的选择。

下面，也会谈到某些不能使 $r=0.4$ 的情况和理由。

2.9 电感量与电感体积的关系

前面章节，只讨论电感体积而没有明确讨论电感量的问题。理论上来讲，可在一给定磁心上绕上任意匝数，以得到所需电感量。如此，好像电感的电感量和其体积没有什么必然联系。但在功率变换应用中这两者虽然不是直接有联系，但其实是相关的。

由图 2-6 可见，选较小的 r 将要求电感有较大的能量处理能力，即要求较大体积的电感。下面讨论各种可能降低 r 的方法。

由于总假定应用条件不变，则负载电流、输入/输出电压恒定。因此，I_{DC} 也恒定。在这种情况下减少 r 的唯一方法就是减少 ΔI。已知，ΔI 为

$$\Delta I=\frac{\text{伏秒数}}{\text{电感量}}(\text{V}\cdot\text{s/H})$$

而因输入、输出电压恒定，所以电压作用的伏秒数也固定。所以在给定应用条件下减少 r 的唯一方法就是增加电感量。为此可以说选择较大的电感量，就不可避免地需要较大体积的电感。所以，如果功率变换器设计者需要较大电感量，那么也就意味着需要较大体积的电感。应该告诫设计者的是，设计功率变换器时不必对电流纹波过于恐惧，一定的电流纹波对变换器是有益的。

但必须牢记，增加负载电流（例如改变应用场合）就需要增大电感体积（增大电感能量处理能力）。但同时又需要减少电感量，这是因为随电感直流分量 I_{DC} 增加，为维持 r 为一个最佳值，就需要相应比例地增大 ΔI。所以，实际上 L 需减少而非增大。

所以，“大电感量对应着大体积电感”这个一般的结论只是在特定应用条件下才成立。

2.10 频率对电感量和电感体积的影响

以下讨论适用于所有拓扑。

如果保持其他所有条件（包括 D）不变而仅使频率增加一倍，则由于 t_{ON} 和 t_{OFF} 减少一半，伏秒数也相应减少一半。因此 ΔI（单位电感量的伏秒数）也减少一半。由于 I_{DC}

没有变，所以 $r=\Delta I/I_{DC}$ 也减少一半。如果开始时设定 $r=0.4$，那么现在 $r=0.2$。

若仍要使变换器的纹波系数保持在最佳值 0.4，则需要使因频率加倍而减少一半的 ΔI 也增加一倍。实现的方法是使电感量减少一半。

□因此，可得到的一般的结论为：*电感量与频率成反比*。

由于已使 r 恢复为 0.4，电感峰值电流仍然比其直流电流高均 20%。由于直流分量和电流纹波率 r 均没有变，所以峰值电流也不变。电感能量处理能力（与电感的体积相关）为 $1/2\times L\times I_{PK}^2$，式中，$L$ 减少一半，I_{PK} 不变，所需要电感体积也减少一半。

□因此，可总结为*电感的体积与变换器的频率成反比*。

□还应指出，*由于峰值电流不变，所需电感额定电流与频率无关*。

2.11 负载电流对电感量和电感体积的影响

对于所有拓扑来说，若保持输入电压、输出电压和 D 不变，而只将*负载电流增大一倍*，则由于 ΔI 没有变化，r 减少为原来一半。为使 r 恢复为最佳值 0.4，则需要使 ΔI 也相应增加一倍。但已知 ΔI 是单位电感量的伏秒数，此时看，伏秒数不变。所以，使 ΔI 增加一倍的唯一方法是*使电感量减少一半*。

□所以，可得到一般结论为：*电感量与负载电流成反比*。

下面看负载电流对电感体积的影响。由于负载电流增加一倍，并且保持 r 为 0.4 不变，则峰值电流 $I_{DC}\times(1+r/2)$ 也增大一倍。但是电感量减少一半，所以电感的能量处理能力（电感的体积）$1/2\times L\times I_{PK}^2$ 将增大一倍。

□所以，可得到一般结论为：*电感的体积与负载电流成正比*。

2.12 供应商标定成品电感额定电流的方式及成品电感选择

电感的能量处理能力 $1/2\times L\times I^2$——是选择电感的一个方法。但是大多数的供应商并不直接提供这个数据，而是提供一个或者多个额定电流值。如果能够正确理解这些额定电流的含义，也可通过它们选择合适的电感。

供应商通常给出的额定电流有：最大直流电流 I_{DC}，最大有效值电流 I_{RMS} 和饱和电流 I_{SAT}。通常前两个数值相同，因为对典型的电感电流波形其有效值与直流值相等（前面已经指出电感电流的 RMS 值基本与电流波形无关）。由此，电感的额定 DC/RMS 值基本定义为在规定温升（典型值为 40℃～55℃，依供应商不同）下电感允许通过的直流电流。最后一个额定值，即饱和电流 I_{SAT}，是*电感饱和*之前对应的最大电流。一般认为该电流对应的电感储能已接近其储能最大值。

我们还可发现许多供应商（即使不是绝大多数）选择线径时是使 I_{DC} 和 I_{SAT} 实际上相等。这样，他们就可只规定一个额定电流值，例如：额定电流为 5A 的电感。一般来说，供应商首先确定电感的 I_{SAT}，然后选择能满足规定温升的合适线径。

认定 $I_{DC}=I_{SAT}$ 的原因是，假定电感的直流额定值为3A，饱和电流 I_{SAT} 为5A。那么5A的额定值就是多余的，因为用户不会把这种电感用于超过3A的场合。所以，这多余的额定值 I_{SAT} 实际上说明选择了过大的磁心尺寸。当然，若发现某一电感有不同的 I_{DC} 和 I_{SAT}，也可能是供应商试图（并没成功）只使用选定磁心而（通过增加导线线径）来扩大电感容量。但问题是磁心几何尺寸不能满足要求——磁心窗口面积可能不足以绕制更粗的铜线。

一般而言，通常只有一个电流额定值的电感为最佳且性价比也最高。

然而，我们也会发现有很少的成品电感标识的 I_{SAT} 比 I_{DC} 还要小。这样的电感如何应用？任何场合均不能使工作电流超过 I_{SAT}。若说这样标识的电感有优点的话，只是其实际工作温升不会超过规定的最大温升。难道用于汽车电子装置？一般而言，实际应用中电感电流额定值只考虑额定值中最低的一个，其余则通常被忽略。

也有一些对取 $I_{DC}\approx I_{SAT}$ 不同的意见和观点。例如，在瞬时和临时情况，瞬时电流可能会超过一般稳定工作电流很多。如假设在3A的应用场合选用一个内部固定电流限制 I_{CLIM} 为5A的开关管。那么在启动（或线电压/负载阶跃变化）时，随着控制电路把输出电压提升到规定值，电流很可能会在接连几个周期内达到5A的限制值。下面我们就深入讨论这种情况，特别是这样是否会影响启动。现在假定工作条件如上，那么可选用额定直流电流为3A、饱和电流 I_{SAT} 为5A的电感（假定该电感既可用也便宜）。当然，也可选5A标准电感（用在3A的场合），这样在任何情况下都能避免电感饱和（以及饱和造成开关管损坏的可能性）。但是，若这样做，从铜/温升角度讲，电感有点过设计了——导线线径过粗。但是必须牢记大磁心会影响价格，而多一些铜线对价格影响极小！

2.13　在给定应用中我们需要考虑哪些电感电流额定值

在启动变换器或者变换器的线电压/负载突然变化时，电流将不再是系统正常运行时的稳定值（例如，传输负载额定电流的最大值时）。例如，如果输出突然短路，控制回路为了调节输出可能会即刻使占空比达到其允许的最大值（该值由控制器设定）。这时变换器不再工作在稳定状态，由于导通伏秒数增加，电流也逐渐增加，并有可能会达到设定的电流限制值。

但是，电感可能会先饱和。比如说，如果我们把限制电流为5A的buck型开关IC用在最大电流为3A的场合，我们可能选择电感的额定值一般就在3A左右。但是，当输出短路时，电流会即刻达到电流限制值（5A的buck型开关IC的电流的最大值可能是5.3A）。

所以，问题是——我们选择电感时，是选择瞬态发生故障时的电流限制值还是为变换器在正常操作下稳态工作时的最大电流为额定电流呢？事实上，这个问题并不像它看起来那么难，这个问题把工程上离线变换器的设计步骤同DC-DC变换器的设计

步骤区别开来。要回答这个问题，有许多的因素要考虑，有时是单独考虑一项，有时候是要多项一起考虑。这里我们就把这些因素一一列举出来。

幸运的是，在大多数低压应用场合，一定程度的磁心饱和并不会造成任何问题。这是因为：在上面的例子中，如果开关管的额定电流值是5A，IC内部的电流限制回路动作十分快速，足以防止电流超过5A，那么即使当其达到5A时电感开始饱和也不会造成任何后果——毕竟只要开关管不损坏就不会出现问题！因为电流不会超过5A，所以开关管就不会损坏。所以，清楚地了解了不稳定工作时电感会有些许饱和，可选性价比更高的3A电感。当然我们不希望开关变换器经常工作在电感饱和的状态（在额定最大负载时）——仅在确保不损坏开关管的条件下，在故障或瞬态时允许这种情况发生。

但是，上面的分析还需要回答另一个关键问题，即怎样确保"足够快"，也就是哪些因素影响迅速关断开关管以避免电感饱和引起的后果？这也许是电感体积和价格的最终决定因素，所以很好地理解响应时间问题十分重要。

(1) 所有的电流限制回路都需要一定时间响应。当该过流信号流过IC的比较器、运算放大器、电平转移电路、驱动电路等到达IC引脚驱动开关时有固定（内部）"传播延迟"。

(2) 如果用IC控制器（不是集成开关IC，即内部集成开关管），那么开关管和驱动（一般集成在IC内）有一定的物理距离。这时，PCB布线的寄生电感[一般每英寸(1in=0.0254m)20nH]将抑制电流的突然变化，所以在IC输出的关断信号到达开关管栅极/基极之前产生额外的延迟。

(3) 理论上讲，即使电流限制回路能立刻响应过流情况，并且可忽略线路寄生电感，开关管仍然需要一定时间完成关断。这段时间内，如果电感饱和，将不能保护或限制电流尖峰在输入DC电压作用下通过晶体管——可能超过电流限制极限。

与MOSFET管这些更现代的器件相比，双极结型晶体管(bjt)的延迟速度更慢。大功率MOSFET管（例如大电流和大电压器件）也会产生延迟，因为它们有很大的栅极寄生电阻和寄生电感以及极间寄生电容（在开关管改变状态前，它们需要充放电）。若把若干个MOSFET并联，例如在大电流场合，问题将更严重。

(4) 许多控制器和IC内部设有"消隐时间"——在此期间它们不监视电流波形。其基本目的是避免导通转换时的噪声引起电流限制回路误触发。但是这个延迟对开关管可能是致命的，尤其当电感饱和时，因为在消隐时间内电流限制回路根本不知道是否处于过流状态。而且，在电流模式控制IC中，PWM比较器的锯齿波一般来自于（噪声很多的）开关管电流。所以，消隐时间设置的更长——低压场合典型值约100ns，离线场合达到300ns。

(5) 集成高频开关管（即MOSFET或bjt同控制器和驱动器集成在一起）通常可得到很好保护，而且可靠性很高，因为线路电感很小。并且消隐时间也可设的更精确，因为不存在不同开关管的性能变化很大的问题。因此，除非输入电压很高（一般高于

40～60V)并且电感体积也很小，否则集成开关不会由于电感瞬时饱和而损坏。

(6) 如果输入电压很高，那么饱和电感电流上升率变的很陡峭。这可由方程 $V=L\times dI/dt$得到。这里，若 $L\to 0$，由于 V 固定，dI/dt 就急剧增加(如图 2-7 所示)。所以即便很小的延迟也可能是致命的，因为在很短时间内 ΔI 变得很大。因此电流会超过电流限制极限值很多，从而损坏开关管。这就是为什么，尤其在离线场合，习惯于选择足够大的磁心以避免其在电流限制极限值处饱和。这样也使电流限制回路在电流完全超出控制范围之前有足够的时间动作。

但是注意，铜导线仍然要同连续电流(由最大负载电流决定)成比例。

实际上，在离线场合，常设置变压器的饱和电流 I_{SAT} 大于其 I_{DC} 的额定值。而在低压 DC-DC 变换器设计中通常不这样做。

(7) 一般来讲，在低压应用场合(一般 V_{IN} 小于 40V)仅由最大工作负载电流选择电感。因此，实际上忽略了电流限制。这是 DC-DC 变换器工程设计方法，虽然大多数时候不能解释清楚这样做的合理性。但很幸运，这样做很有效。

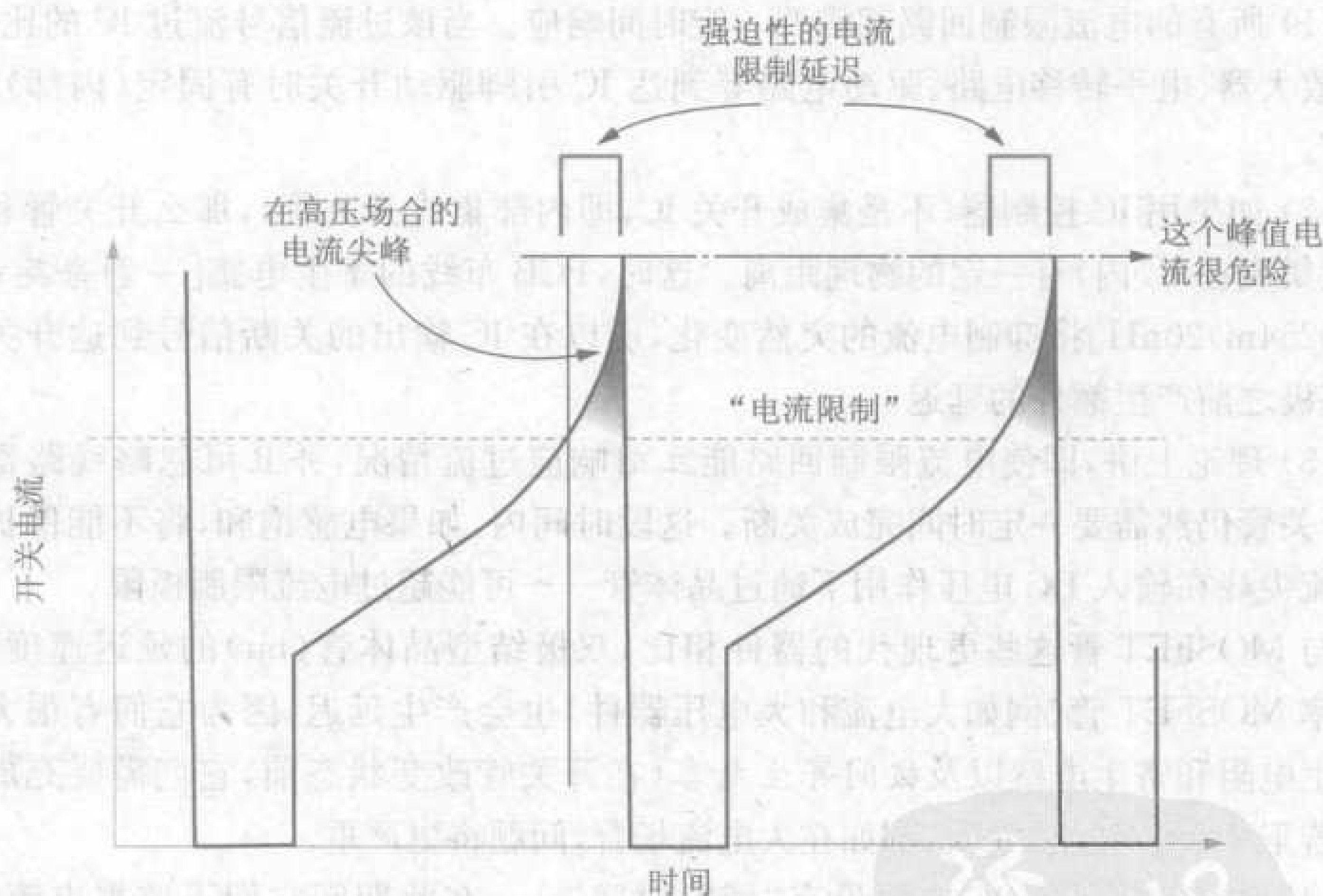


图 2-7　当电感饱和时，高电压和固有的响应延迟会使开关过应力

2.14　电流限制的范围和容限

所有的规格，包括电流限制，或者由用户设定或者固定在 IC 内部，都有一定的容限——这包括允许的变化范围和温度范围。器件资料的电气表格内用 MIN 和 MAX 表示这些变化范围。在实际变换器设计时，好的设计者会试着在这些范围上花费精力。

首先总结一下设计开关变换器时选择电感的步骤。然后考虑关于范围/容限的实

际结论。

标准步骤是先由电流纹波率($r=0.4$)来确定电感量——因为对整个变换器而言该值最佳。但是涉及开关IC,尤其是内部设有电流限制的IC时,会出现另一可能的限制——如果正常工作电流的峰值接近于装置的电流限制(即工作电流很接近于开关IC的最大电流容限),那么就必须保证电感量足够大以避免计算出的工作峰值电流在任何情况下都不超过电流限制。否则在电流限制极限处反馈系统开始动作,所以不能保证需要的最大输出功率。

例如,若有一个5A的buck型开关IC,工作电流是5A,电流纹波率$r=0.4$,那么正常工作电流的峰值是$5\times(1+0.4/2)=5\times1.2=6$A。所以理想情况下,我们希望装置的电流限制至少为6A。遗憾的是,若选用这种集成开关管,很多裕量会无法利用——制造者总是希望其装置的建议额定值接近于最大应力极限值。所以,如果用4A的IC代替5A的IC就刚好。但是,在目前的情况下制造商很少关心装置的最佳额定值,但这关乎相关器件和整个设计策略。所以,5A的开关IC被标明(设定)其电流限制仅为5.3A。但分析时会发现只允许电流在4.7~5.3A之间变化。负载为5A时最大允许ΔI仅为0.6A。电流纹波率r最大是$0.6/5=0.12$(工作电流为5A时)。可看出该值远小于最佳值0.4。毫无疑问这么小的r会增加电感(和变换器)的体积。

现在开始讨论电流限制范围。实际上I_{CLIM}有两个限制——I_{CLIM_MIN}和I_{CLIM_MAX}(即电流限制的最大值和最小值)。问题是设计电感要考虑这两个限制中的哪一个?

□为保证输出功率,仅需要考虑电流限制的最小值。在大多数低压DC-DC变换场合,最小值限制是唯一需要考虑的极限值——可完全忽略最大值(当然包括TYP值)。保证输出功率的基本标准是,保证计算出的正常工作时的峰值电流一直小于电流限制的最小值。当然,若工作电流和器件的电流限制相差很大,则这时不会遇到麻烦,而只需注意使r大约等于0.4即可。

□但是同所有的器件一样,电感也有典型的容限,通常大约是±10%。所以,如果工作电流非常接近于装置电流限制,且r实际上由电流限制的最小值确定(而不是其最佳值或期望值),那么最终选择的电感量至少要比计算出的值大10%。这样就可无条件地保证输出功率——在所有电流限制与电感量可能变化范围内。

□注意,理想情况在应用场合的峰值电流与电流限制的最小值之间留至少20%的裕量。为对负载突变有快速响应,这是很有必要的。所以,一般若我们不知何故降低了变换器的响应速度(例如,在最大电流限制和/或最大占空比上没留足够裕量),则电感不能使电流快速上升以满足能量突升的要求。因此,在输出恢复为正常值前,它会持续几个周期急剧下降。

但遗憾的是,若用有固定电流限制的(集成)开关管,会发现"最佳裕量"也许是我们所不能承受的奢侈——因为大多数情况下,对电流限制最小值的设置仅比装置标明的额定值稍大一点。所以,实际上20%的裕量都没有用到。而且,这要求很大的(不切

实际的)电感量。这样达不到预期目标——电感量越大电流上升花费的时间越长,从而降低了响应速度——这刚好和我们希望的相反。因此,尤其当遇到集成开关IC时一般可忽略大约20%的裕量。

从电流限制最大值方面来考虑,当我们认为电感饱和很重要时(比如高电压应用场合),必须关注电流限制最大值以决定电感的体积——电流限制最大值是由过载时的峰值电流、电感能量储存能力与饱和可能性等决定的最恶劣情况。

因此,一般在大电压DC-DC(或离线)场合,在选择电感量时(同样当工作电流非常接近于电流限制时)需要考虑电流限制的最小值,但是电流限制的最大值常用来决定电感的体积。

总之,(低压)DC-DC变换器IC制造商实际上不需要为降低电流限制的范围和容限做太多努力(假设电流限制的最小值设置的足够高而不至于低于IC标明的能量处理能力)。对低压DC-DC变换场合,可忽略电流限制——电感电流额定值(体积)是根据正常(稳定)工作时逐周期电感峰值电流(即最恶劣输入电压时的最大负载电流)来选择。

另一方面,离线开关管IC的制造商必须保持固定的电流限制容限。从它们的角度来说,特定装置处理能量的最大值实际上仅由电流限制最小值决定,而变压器体积却完全取决于其最大值。所以这种情况下,对于相同的最大功率处理能力,宽松的电流限制范围实际上要求用较大的器件(变压器)。

注意:一些离线集成开关管制造商(例如美国PI公司)常吹嘘它们的器件有精确的电流限制——因此暗示若用它们的产品可得到最好的功率/体积比(即变换器功率密度)。但是要记住大多数场合其系列产品的固定电流限制是不连续的。这是一个问题!例如,也许我们需要用电流限制为2A、3A、4A等的器件。的确,当工作于该特定IC最大额定输出功率时能得到更高的功率密度。但是当工作于两个电流限制之间的功率水平时,并不能得到最佳的解决方案。例如在峰值电流是2.2A的工作环境,必须选用电流限制是3A的器件,设计电感时应避免其在3A时饱和。所以,这个电流限制很不精确。最好的解决方案是采用一个可根据应用场合精确地设置电流限制的器件(集成开关管或控制器加MOSFET的方法)。

谨记这些细微的考虑,设计者就能够选定适合其应用场合的电感额定电流值。显然,没有固定和快速的准则。这需要在实际应用中判断,也许需要进一步的平台试验来验证选择的电感是否合适。

以下实例会使这些一般方法和设计步骤变得更清晰。

2.15　实际例子(1)

以boost变换器为例,若输入电压12～15V,输出电压24V,最大负载电流2A,开关管频率分别为(a)100kHz、(b)200kHz和(c)1MHz,那么在每种情况下,它最合适的

电感量分别是多少？各种情况的峰值电流分别是多大？能量处理要求是什么？

首先需要考虑的是，对于此拓扑(包括 buck-boost 变换器)，输入电压最小时是其最恶劣的情况，因为这时占空比最大，并且平均电流 $I_L=I_O/(1-D)$ 最大。所以在实际设计中，完全不用考虑 V_{INMAX}——这只是完全不相干的限制。

由表 2-1 可知，占空比为

$$D=\frac{V_O-V_{IN}}{V_O}=\frac{24-12}{24}=0.5$$

因此

$$I_L=\frac{I_O}{1-D}=\frac{2}{1-0.5}=4A$$

假设电流纹波率为 0.4，则

$$I_{PK}=I_L\left(1+\frac{r}{2}\right)=4\times\left(1+\frac{0.4}{2}\right)=4.8A$$

□ 我们知道，当 r=0.4 时电流的峰值比平均值大 20%，所以，实际上峰值电流不受开关频率的影响。电感应该有处理峰值电流而不饱和的能力。所以在这个例子中，仅选额定值为 4.8A(或更大)的电感即可，而不用考虑频率。事实上，在 2.10 节中已经学过，需要的电感的额定电流不依赖于频率(因为峰值电流没有改变)。但是，体积随频率变化而变化，因为体积是 $1/2\times L\times I_{PK}^2$，电感量 L 随频率变化而变化。

选定 r 之后，可用下面公式计算出相应的电感量。由表 2-1 知，对于 boost 电路有 $V_{ON}=V_{OFF}$。因此 $f=100$kHz 时

$$L=\frac{V_{ON}\times D}{r\times I_L\times f}=\frac{12\times 0.5}{0.4\times 4\times 100\times 10^3}=37.5\mu H$$

当 $f=200$kHz 时，得到的结果是该值一半，即 18.75μH。当 $f=1$MHz 时，得到的电感量是 3.75μH。由此可知频率越高电感量越小。

前面讲过，对于给定应用场合，电感量越小电感的体积也越小。因此，可推导出提高开关频率也可减少电感的体积。一般而言，这也是提高开关频率的原因。

电感能量处理能力可用 $E=1/2\times L\times I_{PK}^2$ 计算出来。

目前，总是认为 $r=0.4$ 是最合适的值。现在讨论为什么有时这并不是一个好的选择。

2.15.1 设置 r 时需考虑电流限制

正如前面已经指出的，电流限制可能太低而使 r 不能达到其最佳值。现在将讨论电流限制范围的影响。

例如，表 2-3 列出开关管 LM2679 电流限制范围。为能无条件地保证输出功率(或负载电流)稳定，需要保证实际应用中峰值电流不要达到表中电流限制值，哪怕是最小值。所以，事实上可忽略表 2-3 中除最小值外的所有值。

表 2-3　LM2679 的电流限制规格

	条　件		典型值	最小值	最大值	单位
电流限制 I_{CLIM}	$R_{CLIM}=5.6\text{k}\Omega$	内部温度	6.3	5.5	7.6	A
		工作温度范围		5.3	8.1	

如果想在 r 为 0.4 时从变换器中得到 5A 的输出，峰值电流为 $1.2\times5=6\text{A}$。正如开始提到的，若用 LM2679，则除非用更低的 r（增加电感量），否则将不能得到想要的输出。r 的最大值为

$$I_{PK}=I_O\times\left(1+\frac{r}{2}\right)\leqslant I_{CLIM_MIN}$$

因此，若 $I_O=5\text{A}$，$I_{CLIM_MIN}=5.3\text{A}$，则

$$r\leqslant2\left(\frac{I_{CLIM_MIN}}{I_O}-1\right)=2\left(\frac{5.3}{5}-1\right)=0.12$$

由图 2-6 可知，这时电感的能量处理能力（电感体积）是 $r=0.4$ 时的 3 倍。

实际上，这个表并没有包含元件全部信息。其实该元件的电流限制是可调的。所以，可通过调节电气表格内的电流限制调整电阻取得更合适的电流限制值，进而得到最佳的 r 值（在最大额定负载处）。但是，在表中并没有清晰地描述出这些。

必须牢记表中最大值和最小值限制仅仅是供应商能保证的范围值（当然不是典型值）。事实上，数据表中提供的其他信息和典型性能曲线只是为设计者提供大体的设计指导。慎重的设计者从来不会对供应商作事后批评——调节电流限制电阻是否确实能改变电感的体积。所以，按此思路，如果在负载电流为5A 的应用场合用 LM2679，那么需要的电感体积就是最佳电感的 3 倍。若电流限制能调的更高，供应商会在电气表格的条件栏内列出更合适的调整电阻值及相应的电流限制值。

而且，5A 的 buck 控制器是指它能够传输 5A 的负载电流。当然正如上面提到，应该把电流限制设置为额定负载电流值。但是，我们也很清楚，当讨论 boost 和 buck-boost 开关管 IC 时，例如 5A 的器件，则它不能为我们提供 5A 的负载电流。这是因为这些拓扑的电感电流的直流分量是 $I_O/(1-D)$，而不是 I_O。所以，这时 5A 的额定值只是装置的电流限制。一个非 buck 控制 IC 能够提供的负载电流由应用场合决定——尤其是 D_{MAX}（V_{IN_MIN}时的占空比）。例如，若负载电流为 5A，正常工作时占空比的最大值为 0.5，则电感平均电流为 $I_O/(1-D)=10\text{A}$。若 r 为 0.4，电流的峰值就比这个值还要大 20%，即 $1.2\times10=12\text{A}$。所以，为了使设计最佳，需要用最小电流限制是 12A 或者更大的设备。为保证输出功率稳定，至少也要使电感电流限制大于 10A。

2.15.2　确定 r 需考虑的连续导电模式

正如上面提到，当变换器工作状态变化时会进入断续工作模式（DCM）。由图 2-5 可看出，刚进入 DCM 模式时，电流纹波率为 2。但是问题是——如果把电流纹波率设置为 r'（例如在最大负载电流处设置电流纹波率），那么若慢慢降低负载电流，则负载

电流为何值时变换器进入 DCM 模式?

通过数学推导显示,在负载电流为最大负载电流的$r'/2$倍时,变换器进入 DCM 模式。例如,若在负载电流为 3A 时设 r'为 0.4,则变换器会在$(0.4/2)\times3=0.6$A 时进入 DCM 模式。

但是设计者都知道,如果变换器进入 DCM 模式,那么变换器内部很多东西会突然变化。例如占空比就会在负载电流减少时迅速地变窄。另外,在 DCM 下变换器的响应速度(输入电压和负载电流扰动时变换器迅速调整的能力)也会变慢。噪声和电磁干扰(EMI)分布也会突然变化,等等。当然,DCM 工作模式也有很多优点,但是由于上述原因设计者总是希望能够避免进入 DCM 工作模式。

当负载电流值最小时,变换器要保持工作在 CCM 模式,迫使 r'有一最大值。例如,若负载电流的为 $I_{O_MIN}=0.5$A,为了保持变换器在 0.5A 时仍然工作在 CCM 模式,就应该把电流纹波率(3A 时的 r')设置得更低。由以上分析知,这种情况下我们得到

$$I_O\times\frac{r'}{2}=I_{O_MIN}$$

所以

$$r'=\frac{2\times I_{O_MIN}}{I_{O_MAX}}$$

这时得到

$$r'=\frac{2\times0.5}{3}=0.333$$

所以,为了保证在 I_{O_MIN}时变换器仍然工作在 CCM,必须设置最大负载电流时的电流纹波率小于 0.333。

注意,一般来讲,有三种方法来使变换器进入临界连续(BCM)或者断续模式(DCM):(1)降低负载,(2)选择小电感,(3)增加输入电压。

我们知道,降低负载电流会成比例地降低 I_{DC},所以当负载电流低于一定值早晚总会出现 $r\geqslant2$ 的情况。类似地,降低 L 会增加 ΔI,由此可知电流纹波率$\Delta I/I_O$(即 r)会相应地增加甚至超过 2(即 DCM 模式)。

然而,至于上面提到的第三种方法,仅增加输入电压并不能一定使变换器进入 DCM 模式。只有在输入电压变化的同时负载电流低于开始时的一定值(该值取决于 L),变换器才有可能进入 DCM 或者 BCM 模式。

在这点上,分别研究三种拓扑是很有益的。注意,r 的一般表达式为

$$r=\frac{V_{ON}\times D}{I_L\times L\times f}\quad\text{(所有拓扑,所有模式)}$$

根据 CCM 模式下(包括 BCM)伏秒守恒原则,还能得到:

$$r=\frac{V_{OFF}\times(1-D)}{I_L\times L\times f}\quad\text{(所有拓扑,仅在 CCM 或 BCM 模式下成立)}$$

(1) 由图 2-4 中 r 的定义可知,buck 和 buck-boost 中当 D 趋向于 0(即输入电压最大)时电流纹波比 r 达到最大值。对于这两种拓扑,r 的公式为

$$r=\frac{V_O}{I_O\times L\times f}(1-D) \quad (\text{buck})$$

$$r=\frac{V_O}{I_O\times L\times f}(1-D)^2 \quad (\text{buck-boost})$$

所以,令 $r=2$ 和 $D=2$(即输入电压最大的 BCM 模式),可得到电流限制值为:

$$I_O=\frac{1}{2}\times\frac{V_O}{L\times f} \quad (\text{buck 与 buck-boost})$$

因此,对于这两种拓扑,如果 I_O 比上面的限制值大,那么无论输入电压多大,都可保持变换器工作在 CCM 模式。

(2) 下面研究 boost 变换器,情况不是这么明显。由图 2-4 可知,当 $D=0.33$(即输入电压是输出电压的 2/3)时 r 达到最大值。所以,boost 变换器不是在 $D=0$ 或 $D=1$,而是在 $D=0.33$ 时最可能进入 DCM。这里给出下面公式:

$$r=\frac{V_O}{I_O\times L\times f}D\times(1-D)^2 \quad (\text{boost})$$

所以,令公式中 $D=0.33$ 和 $r=2$,可得到电流限制值如下

$$I_O=\frac{2}{27}\times\frac{V_O}{Lf} \quad (\text{boost})$$

因此,对于 boost 变换器,如果 I_O 比这个值大,那么无论如何增加输入电压都可保持变换器工作在 CCM 模式下。

注意,变换器在输入电压为输出电压的 0.67 倍时最有可能进入 DCM 模式。换句话说,如果这时变换器也不是工作在 DCM 模式,那么可确定在整个电压范围内变换器都是工作在 CCM 模式下。

2.15.3 当用低 ESR 电容时应将 r 设置得大于 0.4

目前,随着电容技术的发展,出现新一代低 ESR 电容——例如片式多层陶瓷电容(MLC 或 MLCC)、聚合电容等。由于 ESR 很低,这些电容电流有效值很高。因此,在所有应用场合,这些电容的体积不再由其纹波电流处理能力决定。另外,在以前设计过程中我们需要考虑电容的寿命,而这些电容没有寿命的问题。由于这些新型电容的介电系数很高,所以,它们体积变小。所以,现在增加 r 并不一定会增加电容(或变换器体积)占的空间。另一方面,增加 r 也可以明显地减少电感体积。

总之,随着电容技术发展,也许 r 从目前的合适值 0.4 增加到 0.6~1 之间能使变换器性能更优异。图 2-6 告诉我们,如果这样做,电感的体积能再减少 30%~50%。倘若这样做比使用便宜的大电容更划算,那当然是值得考虑的。

2.15.4 设置 r 时应避免装置不平衡

令人惊讶的是,有时在确定 r 的范围时装置的不平衡也会起一定作用。例如,图 2-8中介绍了集成大电压反激式控制 IC“Topswitch®”的电流限制图。在该图中叠加了

典型开关电流波形，以使其更明显。

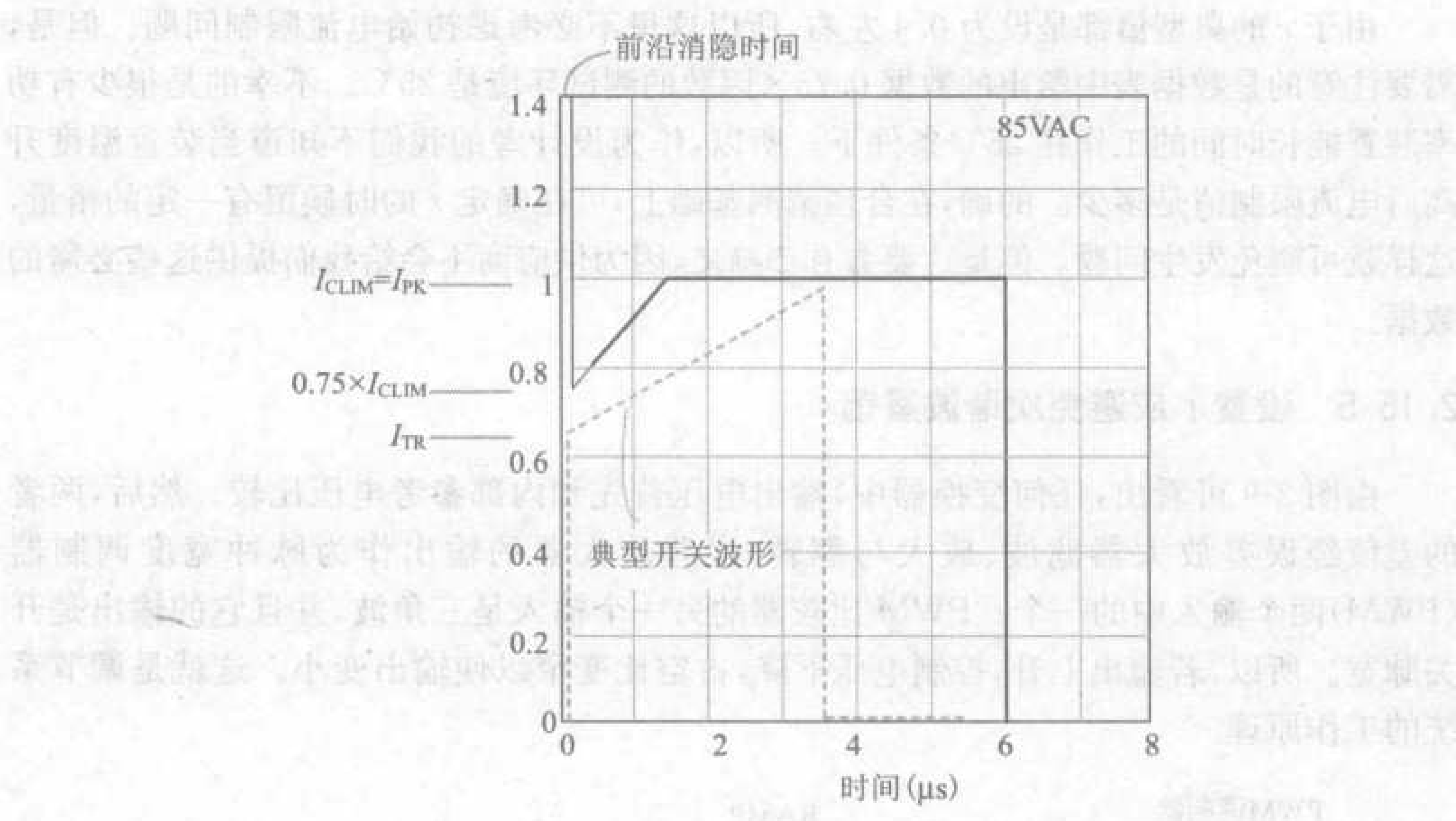


图 2-8 Topswitch® 的初始电流限制

令人惊讶的是，这个装置在导通 1.5μs 后电流限制才起作用，而这并不是设计者期望的。装置初始电流限制发生在内部电流限制比较器出现前沿消隐时。正如提到的，在消隐时间内，IC 根本不进行电流保护，以避免开关管导通瞬间的噪声干扰使电流限制误触发。但是，问题是一旦电流限制回路再次监控开关电流，电流限制极限值需要一定时间稳定下来，这时在期望电流限制值的 75% 处就会使电流保护回路动作。

由开关管(电感)电流波形可知，当开关管导通时，电流总是比平均电流小 $\Delta I/2$，换句话说，该谷值电流 I_{TR} 和 r 的关系为

$$I_{TR}=I_L\times\left(1-\frac{r}{2}\right)$$

为了避免该谷值达到装置的初始电流限制值，需要保证谷值低于 $0.75\times I_{CLIM}$。所以

$$I_{TR}=I_L\times\left(1-\frac{r}{2}\right)\leqslant 0.75\times I_{CLIM}$$

现在，假定以下分析中电源负载最大。因此，峰值电流设置的和电流限制 I_{CLIM} 相等。

$$I_{PK}=I_L\times\left(1+\frac{r}{2}\right)=I_{CLIM}$$

因此，综合上述两个方程，可得到 r 的范围

$$\left(1-\frac{r}{2}\right)\leqslant 0.75\times\left(1+\frac{r}{2}\right)$$

或者

$$r \geqslant 0.286$$

由于 r 的典型值都是设为0.4左右，所以这里不必考虑初始电流限制问题。但是，需要注意的是数据表中给出的数据0.75×因数的测试环境是25℃。不幸的是很少有功率装置能长时间的工作在25℃条件下。所以，作为设计者的我们不知道当装置温度升高后电流限制值是多少。的确，在合理猜测基础上，可在确定 r 的时候留有一定的裕量，这样就可避免发生问题。但是这要靠自己确定，因为供应商不会给我们提供这些必需的数据。

2.15.5　设置 *r* 应避免次谐波震荡

由图2-9可看出，任何变换器中，输出电压首先和内部参考电压比较。然后，两者的差值经误差放大器滤波、放大与翻转，误差放大器的输出作为脉冲宽度调制器(PWM)两个输入中的一个。PWM比较器的另一个输入是三角波，并且它的输出是开关脉宽。所以，若输出上升，控制电压下降，占空比变窄以使输出变小。这就是调节系统的工作原理。

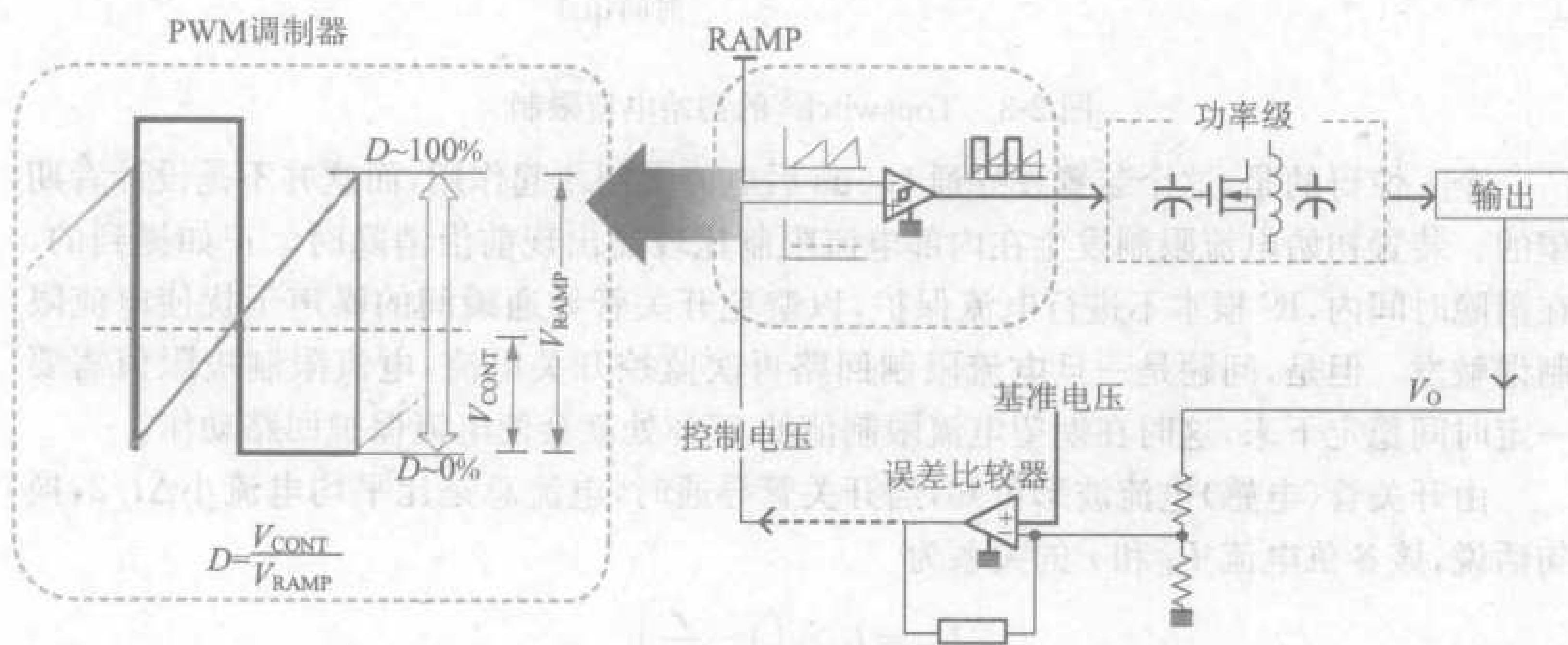


图2-9　功率变换器脉宽调制器的工作过程

在电压控制模式中，作用于PWM比较器的锯齿波由内部时钟产生。但是，在电流控制模式中，斜波来自于电感电流或者开关电流。后者会出现很奇怪的现象，即当电感电流波形有一点波动可能在下一个周期产生很严重的问题(如图2-10中的上图所示)。

最后，变换器的开关波形会陷入一个周期脉宽较宽，而另一个周期脉宽较窄的混乱情况。这使变换器工作模式很不合理或不合意，特别是会使输出电压纹波很高，并且环路响应严重变差。

有两种方法可使这个干扰逐渐降低并最终消失。事实上，这两种方法都是在电流控制模式中加入短暂的电压控制模式。即

(1) 或者在采样电压斜率上叠加一个小的固定的电压斜率；

(2) 或者在控制电压斜率上减去同样的固定的电压斜率(误差放大器的输出端)。

由图 2-11 可知，两种方法等效。事实上，这一点也不足为奇，因为锯齿波和控制电压都连到比较器的输入脚。所以，如果用信号 $A+B$ 和信号 C 相比较，也就相当于用信号 A 和信号 $C-B$ 相比较。当 $A+B=C$ 时，两种情况下的输入端信号都相等。

这项技术叫做斜率补偿，它是公认的解决电流模式中宽、窄脉冲交替出现(次斜波震荡)的最好方法(如图 2-10 中下图所示)。

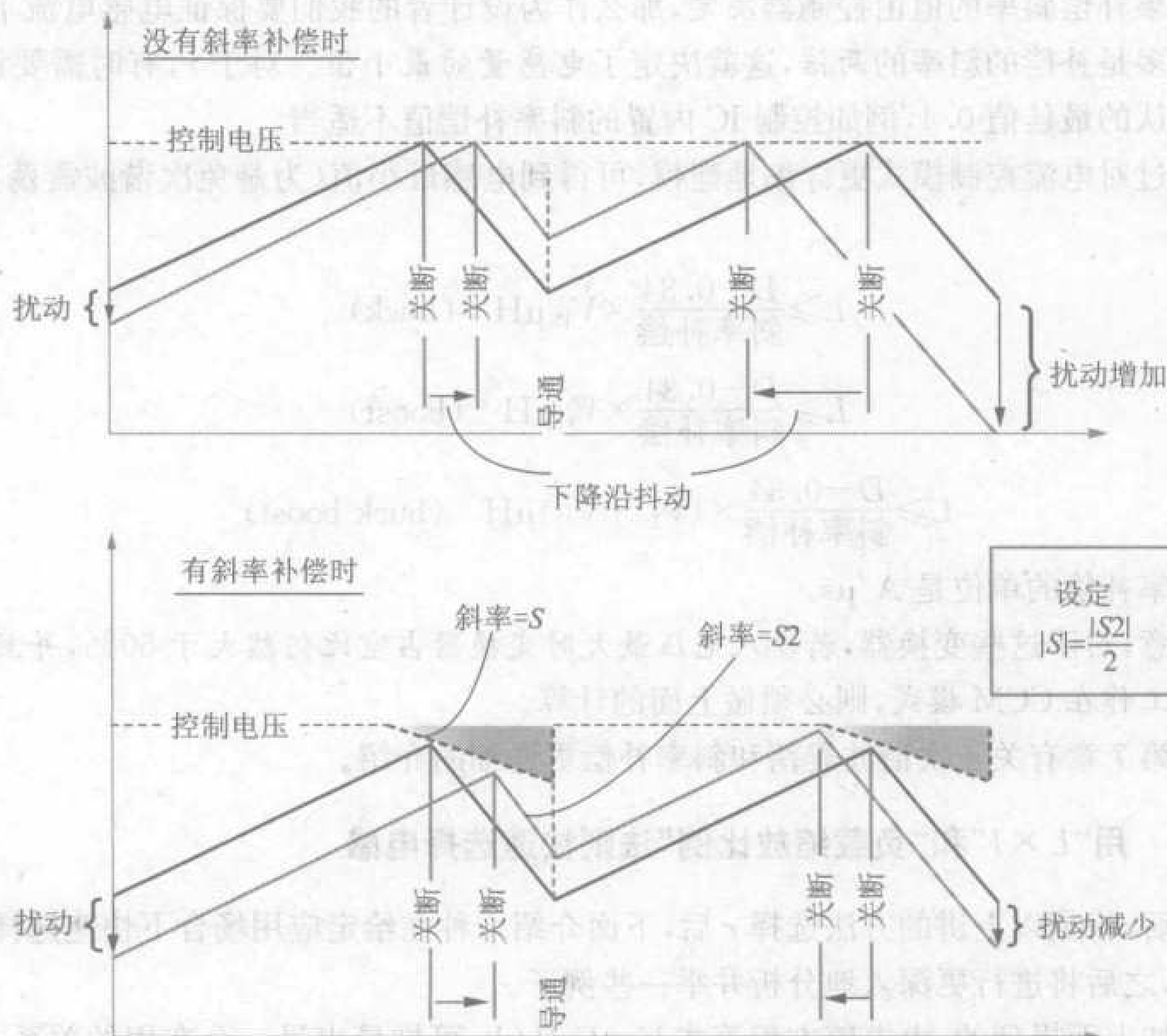


图 2-10 电流控制模式会出现次谐波震荡，避免的方法是斜率补偿

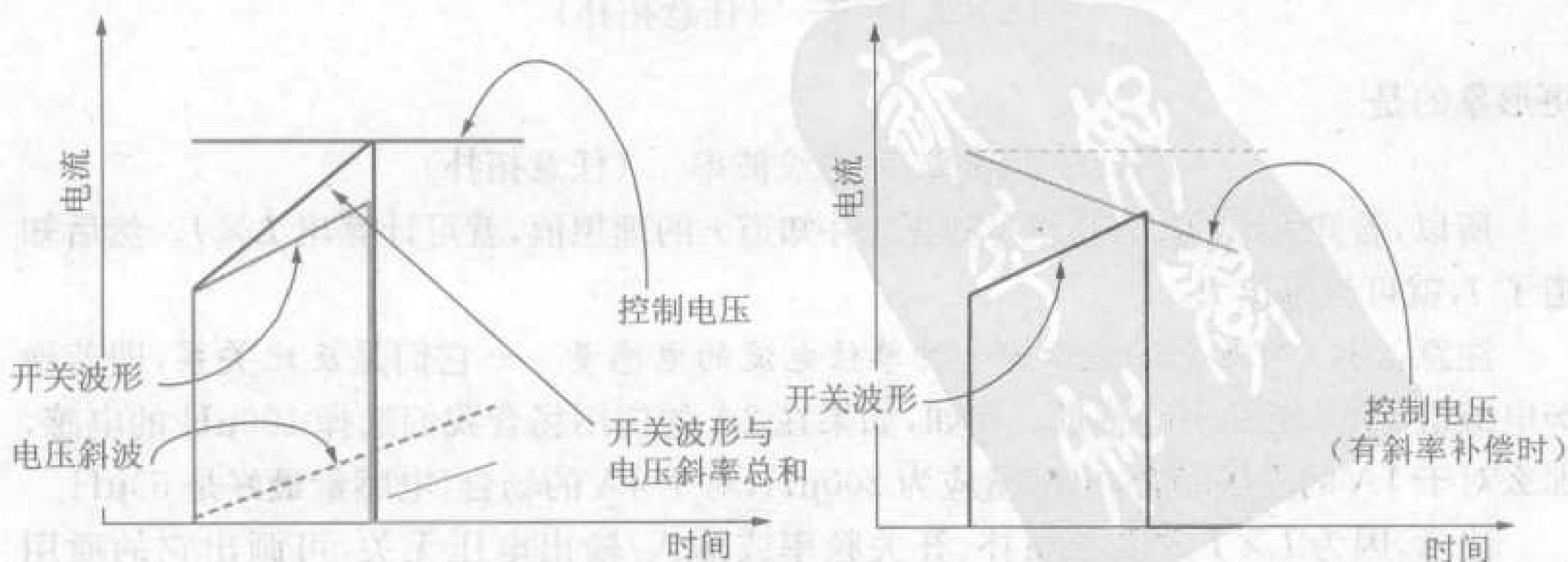


图 2-11 在电流控制模式中，在采样信号上叠加一固定斜坡与修改控制电压效果一样

由图可知，为了避免次谐波震荡，需要保证斜率补偿的斜率等于电感电流下降斜率的一半，或者更多。注意到，原则上，次谐波震荡仅在D大于50%时发生，如图2-11所示。所以，斜率补偿可或者在整个占空比范围内起作用，或者仅在$D \geqslant 0.5$时起作用。注意到次谐波震荡只在CCM模式下发生。所以，为了避免发生次谐波震荡也可使变换器工作于DCM模式。

如果补偿斜率的值由控制器决定，那么作为设计者的我们要保证电感电流下降的斜率至多是补偿的斜率的两倍，这就决定了电感量的最小值。对于r，有时需要设置r小于公认的最佳值0.4，例如控制IC内置的斜率补偿值不适当。

通过对电流控制模式更详细地建模，可得到电感最小值(为避免次谐波震荡)关系式如下

$$L \geqslant \frac{D-0.34}{\text{斜率补偿}} \times V_{IN} \mu H \quad \text{(buck)}$$

$$L \geqslant \frac{D-0.34}{\text{斜率补偿}} \times V_{O} \mu H \quad \text{(boost)}$$

$$L \geqslant \frac{D-0.34}{\text{斜率补偿}} \times (V_{IN}+V_{O}) \mu H \quad \text{(buck-boost)}$$

式中斜率补偿的单位是A/μs。

注意，对于这些变换器，若输入电压最大时变换器占空比仍然大于50%，并且变换器同时工作在CCM模式，则必须做上面的计算。

在第7章有关于次谐波震荡和斜率补偿更详细的介绍。

2.15.6　用“$L \times I$”和“负载缩放比例”法则快速选择电感

最后，根据以上讲的方法选择r后，下面介绍一种在给定应用场合下快速选择电感的方法，之后将进行更深入地分析并举一些例子。

正如上面提到的，由电感方程等式$V=L\,dI/dt$，可推导出另一个有用的关系式，称其为“$L \times I$”方程

$$(L \times I_L) = \frac{Et}{r} \quad \text{(任意拓扑)}$$

更形象的是

$$L \times I = \text{伏秒数/电流纹波率} \quad \text{(任意拓扑)}$$

所以，若知道伏秒数(由应用场合)，并知道r的理想值，就可计算出$L \times I$。然后知道了I，就可计算出L。

注意，$L \times I$可形象地表示为一种单位电流的电感量——它们是反比关系，即若增加电流值，就必须减少电感量。例如，如果在2A的应用场合我们选择100μH的电感，那么对于1A的应用场合，电感量应为200μH，对于4A的场合，电感量最好是50μH。

注意，因为$L \times I$方程与拓扑、开关频率或输入/输出电压无关，可画出它的通用图，如图2-12所示。对所有拓扑形式，这都有助于快速选择电感。现在举例说明在各

种变换器中应用$L \times I$图选择电感的方法。

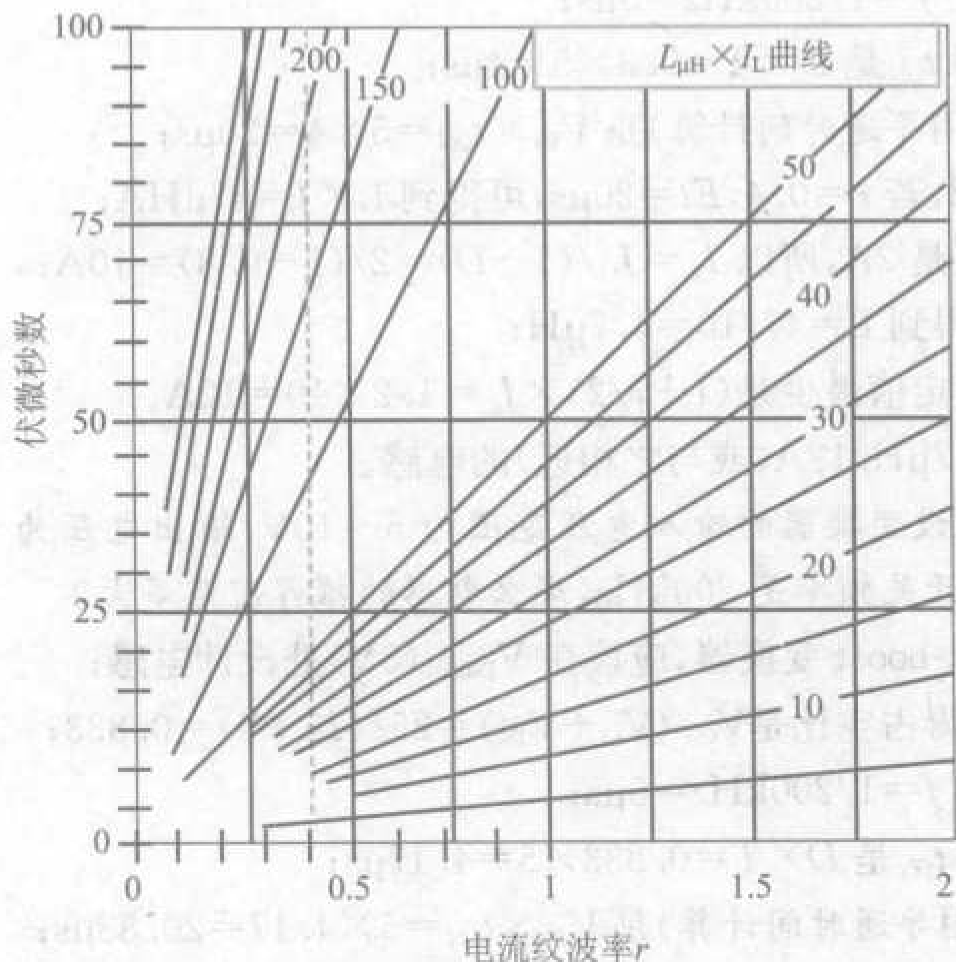


图 2-12 快速选择电感时用的$L \times I$曲线

2.16 实际例子(2、3和4)

buck:假设变换器的输入电压范围为15~20V,输出电压为5V,最大输出电流为5A。如果开关频率是200kHz,那么电感的推荐值是多大?

(1) 对于buck变换器,应该在V_{INMAX}(20V)处设计电感;

(2) 由表2-1得占空比是$V_O/V_{IN}=5/20=0.25$;

(3) 周期是$1/f=1/200\text{kHz}=5\mu s$;

(4) 关断时间t_{OFF}是$(1-D)\times T=(1-0.25)\times 5=3.75\mu s$;

(5) 伏秒数(用关断时间计算)是$V_O \times t_{OFF}=5\times 3.75=18.75\mu s$;

(6) 由图2-12,若$r=0.4$,$Et=18.75\mu s$,可得到$L\times I=45\mu HA$;

(7) 负载电流是5A,所以$I_L=I_O=5A$;

(8) 因此,可得到$L=45/5=9\mu H$;

(9) 电感的额定值最少是$(1+r/2)\times I_L=1.2\times 5=6A$。

总之,需要9μH/6A(或与之相近)的电感。

boost:假设变换器的输入范围为5~10V,输出为25V,最大输出电流为2A。如果开关频率是200kHz,那么电感的推荐值是多大?

(1) 对于boost变换器,应该在V_{INMIN}(5V)处设计电感;

(2) 由表2-1得占空比是$(V_O-V_{IN})/V_O=(25-5)/25=0.8$；

(3) 周期是$1/f=1/200\text{kHz}=5\mu s$；

(4) 导通时间t_{ON}是$D\times T=0.8\times 5=4\mu s$；

(5) 伏秒数(用导通时间计算)是$V_{IN}\times t_{ON}=5\times 4=20\mu s$；

(6) 由图2-12，若$r=0.4$，$Et=20\mu s$，可得到$L\times I=47\mu HA$；

(7) 负载电流是2A，所以$I_L=I_O/(1-D)=2/(1-0.8)=10A$；

(8) 因此，可得到$L=47/10=4.7\mu H$；

(9) 电感的额定值最少是$(1+r/2)\times I_L=1.2\times 10=12A$。

总之，需要4.7μH/12A(或与之相近)的电感。

buck-boost：假设变换器的输入电压范围为5～10V，输出电压为－25V，最大输出电流为2A。如果开关频率是200kHz，那么电感的推荐值是多大？

(1) 对于buck-boost变换器，应该在V_{INMIN}(5V)处设计电感；

(2) 由表2-1得占空比是$V_O/(V_O+V_{IN})=25/(25+5)=0.833$；

(3) 周期是$1/f=1/200\text{kHz}=5\mu s$；

(4) 导通时间t_{ON}是$D\times T=0.833\times 5=4.17\mu s$；

(5) 伏秒数(用导通时间计算)是$V_{IN}\times t_{ON}=5\times 4.17=20.83\mu s$；

(6) 由图2-12，若$r=0.4$，$Et=20.83\mu s$，可得到$L\times I=52\mu HA$；

(7) 负载电流是2A，所以$I_L=I_O/(1-D)=2/(1-0.833)=12A$；

(8) 因此，可得到$L=52/12=4.3\mu H$；

(9) 电感的额定值最少是$(1+r/2)\times I_L=1.2\times 12=14.4A$。

总之，需要4.3μH/14.4A(或与之相近)的电感。

2.16.1　强迫连续模式(FCCM)中的电流纹波率

最后，在讲述磁学部分之前，简单讨论一下强迫连续模式(FCCM)的设计问题。

之前讲过，r是在CCM模式中定义的，所以它不能超过2(因为这是CCM和DCM的分界线)。但是事实上在同步整流(用低导通压降的MOS管代替二极管)中，变换器根本不会进入DCM模式(除非控制IC就是为了使变换器工作在DCM模式来设计的)。所以，减少负载时，变换器仍然保持为CCM模式。这是因为当DCM发生时，电感电流至少要在开关周期的某段时间内被迫保持为零。为此，需要用一个反向偏压二极管以防止电感电流通过其他的通路流动。在同步整流器中，即使二极管存在反向偏压，仍然允许MOSFET管反并联二极管导通，所以变换器不会进入DCM模式。

为了区别普通CCM与同步整流中的这种用CCM代替DCM的工作模式，把它叫做强迫连续模式(FCCM)。主开关管一般称为高侧MOSFET管，而并联有二极管的MOSFET管称为低侧MOSFET管。此外，在FCCM模式中，r允许超过2(如图2-5所示)。

可这样理解，当负载电流减少到电感电流波形出现低于0，即一部分电流为负值

(电感电流暂时流出负载)时发生 FCCM 模式。但是注意到,只要输出端有负载电流输出,那么电感电流波形的平均值 I_{DC} 仍然是正,即流入负载的电流平均值。更进一步讲,因为 I_{DC} 总是和负载电流成正比,所以变换器可在电感电流直流分量减少到零时仍然保持为 CCM 模式。因为电感电流纹波值 ΔI 仅决定于输入、输出电压,而假设它们不变,所以纹波率 $r=\Delta I/I_L$ 不仅超过 2,而且实际上已经超过很多。

即不管 r 是否超过,可把所有 CCM 下计算输入/输出电容和开关管的有效值、直流值、交流值和峰值电流的公式应用于工作在 FCCM 模式下的变换器(虽然这可能会有一些额外损耗,如电流流过高侧 MOSFET 管的体二极管时的损耗)。换句话说,CCM 模式下的公式在 FCCM 模式下仍然适用。但是,有时也会出现计算问题,因为若 r 是无穷大(负载电流为 0),那么分母就为 0,这是不应出现的。这给我们的第一个印象是 CCM 模式下的公式不再适用于 FCCM 模式。但是我们可假设最小负载电流(不论多小)是几毫安来避免遇到这种情况。或者也可把 $r=\Delta I/I_{DC}$ 代回到这些方程中,这样就可消去 I_{DC}(分母中不再出现 I_{DC})。另一种方法,CCM 模式的方程(参见附录 2)也可应用于 FCCM。

2.16.2　基本磁学定义

在理解了伏秒数、电流成分、最恶劣电压与如何快速选择产品电感之后,现在开始讲磁性元件,从磁心内部的磁场角度研究其工作原理。然后,用这些信息来确认选择的产品电感是否合适。最后会找出变换器最恶劣应力参数。

首先,注意实际有多个不同的磁学单位制。这会使很多人感到迷惑,因为即使最基本的方程采用不同单位制看起来也不同。因此一个聪明的方法是只使用一种单位制,如果需要转化成另一种单位制,只在最后计算数值结果时转换(不是列等式时)。更进一步说,除非另行规定,读者完全可假定是用米·千克·秒这个单位制,即 MKS 制,也称为 SI 制(即国际标准制单位)。

下面是基本定义。

- □H 场:也称为磁场强度、场强、磁化力、叠加场等。它的单位是 A/m。
- □B 场:也称为磁通密度或磁感应。B 的单位是特斯拉(T)或韦伯每平方米(Wb/m^2)
- □磁通量:这是一个表面上 B 的总量。即

$$\phi=\int_S B\mathrm{d}S\ \mathrm{Wb}$$

如果该表面上 B 是常数,可得到更常用的形式 $\phi=BA$,这里 A 就是表面面积。

注意:由于磁力线不是开始或终止于任何点,而是连续的,一个封闭表面上 B 的总和是 0。

- □所有时候 B 和 H 之间相关,均满足 $B=\mu H$,这里的 μ 是材料的磁导率。注意,后面将用 μ 表示相对磁导率,即材料磁导率相对于空气磁导率比值。所以在 MKS 单位制中,用公式 $B=\mu_c H$ 更合适,这里 μ_c 是磁心(磁性材料)磁导率。由

定义得：$\mu_e=\mu\mu_0$。

□空气磁导率，用μ_0表示，在MKS单位制中等于$4\pi\times10^{-7}$ H/m。在CGS单位制中等于1。所以在CGS单位制中$\mu_e=\mu$，这里μ也就自动等于材料得相对磁导率（虽然单位不同）。

□法拉第定律（也称楞次定律）：电感电压V与线圈匝数（N）成正比与磁通量变化率。所以

$$V=N\frac{d\phi}{dt}=NA\frac{dB}{dt}$$

□线圈的电感量：通过线圈的磁通量相对于通过它的电流的比值。即

$$L=\frac{N\phi}{I}\text{H}$$

□因为磁通量与匝数N成正比，所以电感L与匝数N的平方成正比。这个比例常数叫做电感常数，用A_L表示。它的单位是nH/匝数^2（虽然有时也用nH/1000匝^2，但其实都是一样的）。所以

$$L=A_L\times N^2\times10^{-9}\text{H}$$

□若H是一闭合回路，可得该闭合回路包围的电流总量

$$\oint Hdl=I\text{A}$$

方程中带闭合圆环的积分符号表示闭合回路。也称其为安培环路定律。

□结合楞次定律和电感等式$V=L\,dI/dt$，可得到

$$V=N\frac{d\phi}{dt}=NA\frac{dB}{dt}=L\frac{dI}{dt}$$

□由此可得到功率变换器中两个关键的方程

$$\Delta B=\frac{L\Delta I}{NA}\quad\text{（非独立电压方程）}$$

$$\Delta B=\frac{V\Delta t}{NA}\quad\text{（独立电压方程）}$$

第一个方程也可写为

$$B=\frac{LI}{NA}\quad\text{（非独立电压方程）}$$

第二个公式可写为更适合功率变换器的形式

$$B_{AC}=\frac{V_{ON}D}{2\times NAf}\quad\text{（独立电压方程）}$$

对于功率变换器中用的电感，如果电流减少到零，那么磁心中的磁场也减少为零。因此，通常假设它们是线性关系，即B和I是互相成正比关系（当然除了磁心饱和的情况），如图2-13所示。电感的独立电压方程可用图中任一方程表示——换句话说，可将电流与磁场两者的峰值、平均值、交流值、直流值等用该比例关系表示。这个比例常数等于

$$\frac{L}{NA} \quad (B\text{和}I\text{的比例常数})$$

这里 N 表示线圈匝数，A 表示磁心实际几何面积（通常指中心柱或磁心资料给出的有效面积 A_e）。

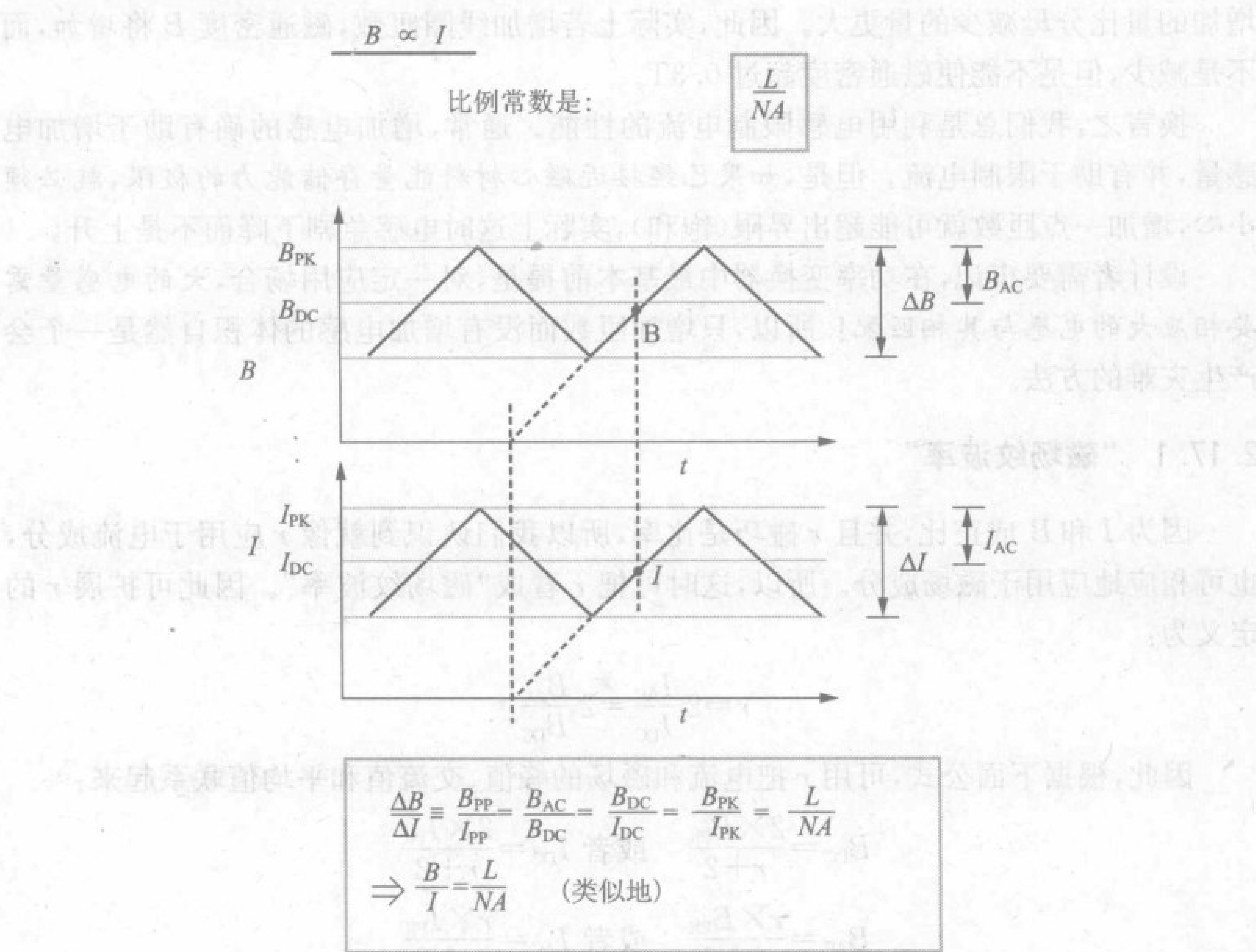


图 2-13 通常可认为 B 和 I 相互成比例

2.17 实际例子(5)——不增加线圈匝数

注意，可用电压独立方程快速检查选择的磁心是否会饱和。假定按习惯设计电感，需要 40 匝线圈和磁心为 $A=2\text{cm}^2$。测得电感量为 200μH，我们的应用场合中峰值电流为 10A。那么峰值磁通密度可由下式求得

$$B_{PK} = \frac{L}{NA} I_{PK} = \frac{200\times10^{-6}}{40\times\frac{2}{10^4}} = 0.25\text{T}$$

注意由于上式用 MKS 单位制，所以已经把磁心面积单位转为 m^2。

对铁氧体，工作磁通密度为 0.25T 是可接受的，因为一般铁氧体磁心的饱和磁通密度为 0.3T 左右。

基于 B 和 I 的线性关系，可推导出应用中峰值电流不能超过(0.3/0.25)×10＝12A，因为在0.3T处，磁心开始饱和。

但是注意，线圈匝数不能再增加了(12A处)。由上面 B_{PK} 方程，首先会想到增加线圈匝数能降低磁通密度 B。但是，电感则按 N^2 增加(由上面 A_L 的方程知)，所以分子增加的量比分母减少的量更大。因此，实际上若增加线圈匝数，磁通密度 B 将增加，而不是减少，但是不能使磁通密度超过0.3T。

换言之，我们总是利用电感限制电流的性能。通常，增加电感的确有助于增加电感量，并有助于限制电流。但是，如果已经接近磁心材料能量存储能力的极限，就必须小心，增加一点匝数就可能超出界限(饱和)，实际上这时电感急剧下降而不是上升。

设计者需要牢记，在功率变换器中最基本前提是，对一定应用场合，大的电感量需要相应大的电感与其相匹配！所以，只增加匝数而没有增加电感的体积自然是一个会产生灾难的方法。

2.17.1 "磁场纹波率"

因为 I 和 B 成正比，并且 r 碰巧是比率，所以我们认识到就像 r 应用于电流成分，也可相应地应用于磁场成分。所以，这时可把 r 看成"磁场纹波率"。因此可扩展 r 的定义为：

$$r=2\frac{I_{AC}}{I_{DC}}=2\frac{B_{AC}}{B_{DC}}$$

因此，根据下面公式，可用 r 把电流和磁场的峰值、交流值和平均值联系起来：

$$B_{DC}=\frac{2\times B_{PK}}{r+2} \quad 或者\ I_{DC}=\frac{2\times I_{PK}}{r+2}$$

$$B_{AC}=\frac{r\times B_{PK}}{r+2} \quad 或者\ I_{AC}=\frac{r\times I_{PK}}{r+2}$$

也可用下面公式把峰值和波动联系起来：

$$B_{PK}=\frac{r+2}{2\times r}\times\Delta B\ 或者\ I_{PK}=\frac{r+2}{2\times r}\times\Delta I$$

我们将在下面的例子中用到后面的公式。

2.17.2 与伏秒数相关的受控电压方程(MKS单位制)

当讨论电流纹波 ΔI 时，我们把它和伏秒数联系起来。现在我们可把其同样用于磁场强度

$$\Delta B=\frac{L\times\Delta I}{N\times A}=\frac{Et}{N\times A}\mathrm{T}$$

所以对于电流，我们应用场合中的伏秒数也决定了磁场强度波动，虽然不是其直流值。

2.17.3 CGS 单位制

我们更趋向于采用 MKS 单位制，但是有时也必须面对另一种情况，即一些供货商(尤其是北美的)仍然用 CGS(厘米·克·秒)单位制。当看这些技术资料时，我们需要采用表 2-4 来对照两种单位制。

表 2-4 两种磁单位值及它们间的转换关系

	CGS 单位制	MKS 单位制	对应关系
磁通	Line(或麦克斯韦)	韦伯	$1\text{Wb}=10^6$ Line
磁通密度(B)	高斯	特斯拉(或 Wb/m^2)	$1\text{T}=10^4$ Gs
磁势	吉伯	A·匝	1Gilbert=0.796A·匝
磁场强度(H)	奥斯特	A·匝/m	1Oe =1000/4π =79.577A·匝/m
磁导率	高斯/奥斯特	韦伯/m·A·匝	$\mu_{MKS}=\mu_{CGS}\times(4\pi\times10^{-7})$

特别地，应该记住，大多数铁氧体饱和磁通密度 B_{SAT} 为 0.3T，而用 CGS 单位制表示是 3000 高斯(Gs)。也要注意在 MKS 制中材料的磁导率除以 $4\pi\times10^{-7}$ 就可得到 CGS 单位制中材料的磁导率。原因是 CGS 单位制中空气磁导率等于 1，而 MKS 单位制中等于 $4\pi\times10^{-7}$。

2.17.4 与伏秒数相关的受控电压方程(CGS 单位制)

两种单位制的关系也有助于写出 CGS 单位制中的受控电压方程。

所以，把 A 的单位用cm^2 代替 m^2 就可得到方程

$$\Delta B=\frac{100\times Et}{N\times A}\text{Gs}\quad(A\text{ 的单位是cm}^2)$$

2.17.5 磁心损耗

磁心损耗决定于不同因素——磁通密度摆幅 ΔB，开关频率和温度(虽然大多数情况设计者都是忽视最后一个因素)。但是注意，当磁性材料的供应商表述某个 B 的磁心损耗时，他们说的是$\Delta B/2$，即 B_{AC}。碰巧，这是一般工程惯例，但是却会使功率电源设计者迷惑。实际上，更让人迷惑的是供应商表述 B 时用的单位是高斯还是特斯拉。另外，磁心消耗也可能被表述为 mW 或 W。

首先看磁心损耗的一般形式。

磁心损耗=单位体积的磁心损耗×体积，这里单位体积的磁心损耗为

$$\text{常数 } t_1\times B^{\text{常数}t_2}\times f^{\text{常数}t_3}$$

表 2-5 列出常用的三种主要单位制单位体积磁心损耗表达式，并给出它们之间的转换关系。注意这里用 V_e(有效体积)——可简单地认为它是磁心实际的物理体积，或

从磁心资料中查询。

表 2-5　各种单位制中描述磁心损耗的方法(与它们间的转换关系)

	常数	B 的指数	f 的指数	B	f	V_e	单位
体系 A	Cc	Cb	Cf	T	Hz	cm^3	W/cm^3
	$=\frac{C\times10^4\times p}{10^3}$	=p	=d				
体系 B	C	p	d	Gs	Hz	cm^3	mW/cm^3
	$=\frac{Cc\times10^3}{10^{4\times Cb}}$	=Cb	=Cf				
体系 C	Kp	n	m	Gs	Hz	cm^3	W/cm^3
	$=\frac{C}{10^3}$	=p	=d				

表 2-6 提供了除其他操作限制外这些单位制磁心损耗方程中常数值。但是建议读者从各自的供应商那里确认它们。

表 2-6　常用磁性材料的典型磁心损耗系数

磁性材料(生产厂家)	Grade	C	$p(B^p)$	$d(f^d)$	μ	$\approx B_{SAT}$ (Gs)	$\approx f_{MAX}$ (MHz)
铁粉心(Micrometals 公司)	8	4.3E−10	2.41	1.13	35	12500	100
	18	6.4E−10	2.27	1.18	55	10300	10
	26	7E−10	2.03	1.36	75	13800	0.5
	52	9.1E−10	2.11	1.26	75	14000	1
铁氧体(Magnetics Inc 公司)	F	1.8E−14	2.57	1.62	3000	3000	1.3
	K	2.2E−18	3.1	2	1500	3000	2
	P	2.9E−17	2.7	2.06	2500	3000	1.2
	R	1.1E−16	2.63	1.98	2300	3000	1.5
铁氧体(Ferroxcube 公司)	3C81	6.8E−14	2.5	1.6	2700	3600	0.2
	3F3	1.3E−16	2.5	2	2000	3700	0.5
	3F4	1.4E−14	2.7	1.5	900	3500	2
铁氧体(TDK 公司)	PC40	4.5E−14	2.5	1.55	2300	3900	1
铁氧体(Fair-Rite 公司)	PC50	1.2E−17	3.1	1.9	1400	3800	2
	77	1.7E−12	2.3	1.5	2000	3700	1

注意：(a)E-(b)就是 $(a)\times10^{-(b)}$。

2.18 实际例子(6)——特定场合中产品电感的特性

下面将介绍**普通电感设计步骤**。首先考虑宽输入电压范围的情况。设计电感首先考虑**产生峰值电流**的**最恶劣输入电压**。基本目的是保证避免电感正常工作时饱和。所以,对于 buck 变换器,我们考虑 V_{INMAX},因为这时峰值电流达到其最大值。对于 boost 和 buck-boost,需要考虑 V_{INMIN},而不是 V_{INMAX},因为这是峰值电流最大时的最恶劣输入电压。

设计步骤将按例子一步步讲解。虽然是以 buck 变换器为例讲设计步骤,但将精确地指示把这些步骤和方程应用于 boost 和 buck-boost 变换器时需要做的改变。例如,下面介绍的方程的右边,标明该方程适用于哪种变换器。

buck 变换器:输入电压 18～24V,输出电压 12V,最大负载电流 1A。期望电流纹波率为 0.3(最大负载电流处)。假设 $V_{SW}=1.5V$,$V_D=0.5V$,并且 $f=150kHz$。选择一个产品电感并验证这些应用。

正如前面提到的,下面"普通电感设计"的所有步骤都是在一定电压 V_{IN} 下计算的——对于 buck 变换器是最大输入电压,而对于 boost 或 buck-boost 变换器是最小输入电压。

2.18.1 估计必要条件

对于 buck 变换器,占空比(包括开关管和二极管的正向压降)为

$$D=\frac{V_O+V_D}{V_{IN}-V_{SW}+V_D}\quad \text{(buck)}$$

所以

$$D=\frac{12+0.5}{24-1.5+0.5}=0.543$$

$\left(\text{对于 boost 变换器用方程 } D=\frac{V_O-V_{IN}+V_D}{V_O-V_{SW}+V_D}\text{,对 buck-boost 变换器用方程 } D=\frac{V_O+V_D}{V_{IN}+V_O-V_{SW}+V_D}\right)$。

因此,开关管导通时间为

$$t_{ON}=\frac{D}{f}\Rightarrow\frac{0.543}{150000}\Rightarrow 3.62\mu s\quad \text{(所有拓扑)}$$

$$t_{ON}=3.62\mu s$$

开关管导通期间,电感上的电压是:

$$V_{ON}=V_{IN}-V_{SW}-V_O=24-1.5-12=10.5V\quad \text{(buck)}$$

(对 boost 和 buck-boost 变换器用方程 $V_{ON}=V_{IN}-V_{SW}$)。

所以,可得到伏秒数是

$$Et=V_{ON}\times t_{ON}=10.5\times 3.62=38.0V\mu s\quad \text{(所有拓扑)}$$

用 $L\times I$ 方程得

$$(L\times I_L)=\frac{Et}{r}\quad (所有拓扑)$$

可得到

$$(L\times I_L)=\frac{38}{0.3}=127\mu H\cdot A$$

但是电感平均电流是

$$I_L=I_O\quad (buck)$$

$\left(对 boost 和 buck\text{-}boost 变换器用方程 I_L=\frac{I_O}{1-D}\right)$。

因此

$$L=\frac{(L\times I_L)}{I_L}=\frac{(L\times I_O)}{I_O}=\frac{127}{1}=127\mu H\quad (所有拓扑)$$

若 $r=0.3$，则峰值电流比平均电流 I_L 大15%。即

$$I_{PK}=\left(1+\frac{r}{2}\right)\times I_L=1.15\times 1=1.15A\quad (所有拓扑)$$

现在选择美国普思(Pulse Engineering)公司的一个电感产品——PO150。它的电感量是137μH，这很接近于需要的127μH，并且它的额定连续直流电流值是0.99A，很接近于需要的1A。表2-7为该电感的数据表。注意，供应商提到的其他的条件并不适合该应用要求(但这在预料之中，没有成品电感能精确地适合给定的应用要求)。然而，可通过分析来确定或否定我们的选择。

表2-7　所选电感的规格(PO105)

I_{DC}(A)	L_{DC}(μH)	Et(Vμs)	DCR(mΩ)	Et_{100}(Vμs)
0.99	137	59.4	387	10.12

□ 50℃温升时电感的损耗为380mW

□ 磁心损耗的公式为 $6.11\times 10^{-18}\times B^{2.7}\times f^{2.04}$ mW，这里 f 的单位是Hz，B 的单位是G

□ Et_{100} 是 B 为100G时的伏微秒数

□ 这里 B 是磁通密度摆幅 B_{AC}，即 $\Delta B/2$

□ 额定工作频率为250kHz

2.18.2　电流纹波率

用方程

$$(L\times I_L)=\frac{Et}{r}\quad (所有拓扑)$$

所以

$$r=\frac{Et}{L\times I_L}\quad (所有拓扑)$$

电感已经由供应商设计好，所以可得到 r 为

$$r=\frac{59.4}{137\times 0.99}=0.438$$

在我们的应用场合中 r 为

$$r=\frac{38}{137\times 1}=0.277$$

这个值很接近于(并小于)我们要求的 0.3，是可接受的。

2.18.3 峰值电流

这里电感设计的峰值电流是

$$I_{PK}=\left(1+\frac{r}{2}\right)\times I_L=\left(1+\frac{0.438}{2}\right)\times 0.99=1.21\text{A} \quad (\text{所有拓扑})$$

例子中峰值电流是

$$I_{PK}=\left(1+\frac{r}{2}\right)\times I_L=\left(1+\frac{0.277}{2}\right)\times 1=1.14\text{A} \quad (\text{所有拓扑})$$

应用场合中的峰值电流小于电感设计的峰值电流，认为这种选择是安全的。因此，完全可认为应用中的磁通密度 B 的峰值也在电感设计的范围内。但是遵守下面的步骤做是很有益的。

注意，到目前为止，因为对电感伏秒数就是全部，所以并没有考虑频率对电感的影响。对电感而言，若不同的应用场合有同样的直流电流与伏秒数，则电感工作情况必然完全相同。即不必考虑电感用在哪种拓扑，或者占空比多大。甚至也不必直接考虑频率(磁心损耗是个例外，因为它不仅取决于伏秒数即电流纹波，也取决于频率)。但是，也可发现无论如何磁心损耗总是小于线圈损耗。所以，对所有实际目标，如果电感额定伏秒数(电流纹波)和直流电流的额定值与应用场合的伏秒数和直流电流一致，那么就可选到合适的电感。但是，即使额定伏秒数和直流电流与应用场合不同，而只要峰值磁通密度接近或低于额定值，从避免饱和的角度讲就可使用。这是好的开始，我们需要继续做确认分析——电感的温升等应低于我们特定的应用场合。

2.18.4 磁通密度

供应商提供了另一信息(如表 2-7 所示)

$$Et_{100}=10.12\text{V}\mu\text{s} \quad (\text{所有拓扑})$$

这意味着产生 100G 的 B_{AC} 需要的伏秒数是 10.12。因为 $B_{AC}=\Delta B/2$，所以相应的 ΔB 是 200G(对每个 10.12Vμs)。

我们曾介绍如下的 ΔB 与 Et 的关系

$$\Delta B=\frac{100\times Et}{N\times A}\text{Gs} \quad (\text{所有拓扑})$$

因为 ΔB 和 Et 成正比例关系(对一给定电感)，我们可推导出电感设计的磁通密度的波动值是

$$\Delta B=\frac{Et}{Et_{100}}\times 200=\frac{59.4}{10.12}\times 200=1174\text{Gs}\quad（所有拓扑）$$

并且磁通密度的峰值是

$$B_{PK}=\frac{r+2}{2\times r}\times \Delta B=\frac{0.438+2}{2\times 0.438}\times 1174=3267\text{Gs}\quad（所有拓扑）$$

在应用场合中磁通密度的波动值是

$$\Delta B=\frac{Et}{Et_{100}}\times 200=\frac{38}{10.12}\times 200=751\text{Gs}\quad（所有拓扑）$$

磁通密度的峰值是

$$B_{PK}=\frac{r+2}{2\times r}\times \Delta B=\frac{0.277+2}{2\times 0.277}\times 751=3087\text{Gs}\quad（所有拓扑）$$

可看出，正如期望的，应用中的磁通密度的峰值在电感设计范围内，所以不必担心磁心饱和。这是在做下面分析之前电感必须满足的基本条件。

注意，B 与 I 之间的比例关系是

$$\frac{L}{NA}=\frac{B_{PK}}{I_{PK}}=\frac{3087}{1.14}=2708\text{Gs/A}\quad（所有拓扑）$$

注意：打开电感，计算出其匝数，并估计或测量磁心中柱的典型面积，就可检验匝数。

2.18.5　线圈损耗

由图2-14中方程，可计算出电感电流波形的有效值。电感设计的有效值的平方是

$$I_{RMS}{}^2=\frac{\Delta I^2}{12}+I_{DC}{}^2=I_{DC}{}^2\left(1+\frac{r^2}{12}\right)=0.99^2\left(1+\frac{0.438^2}{12}\right)=0.996\text{A}^2\quad（所有拓扑）$$

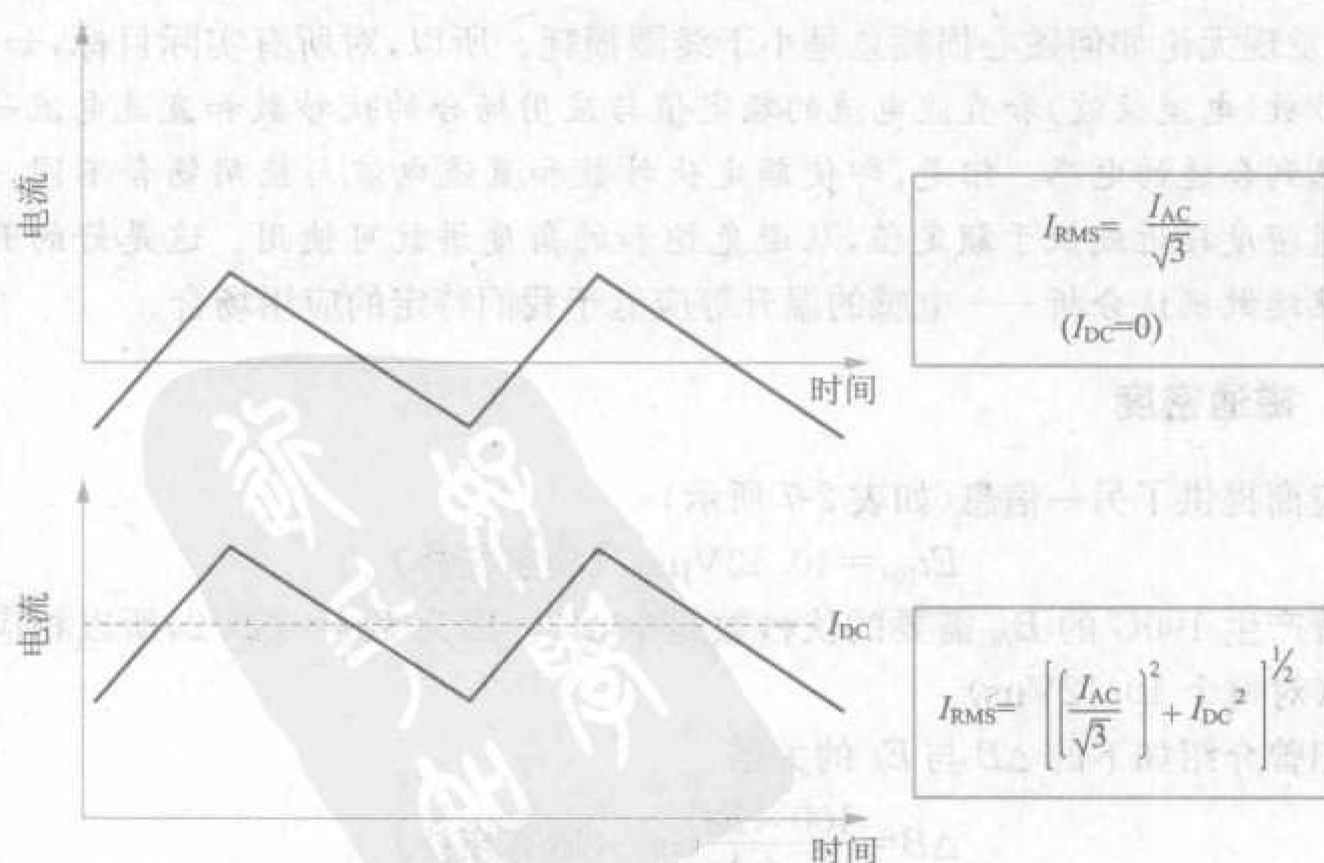


图2-14　电感电流波形的有效值

并且线圈损耗是

$$P_{CU}=I_{RMS}{}^2\times DCR=0.996\times 387=385\text{mW}\quad(\text{所有拓扑})$$

然而，我们应用场合中

$$I_{RMS}{}^2=I_L{}^2\left(1+\frac{r^2}{12}\right)=1^2\left(1+\frac{0.277^2}{12}\right)=1.006\text{A}^2\quad(\text{所有拓扑})$$

并且线圈损耗是

$$P_{CU}=I_{RMS}{}^2\times DCR=1.006\times 387=389\text{mW}\quad(\text{所有拓扑})$$

2.18.6　磁心损耗

注意，供应商也提供了磁心体积和下面的电感磁心损耗公式

$$P_{CORE}=6.11\times 10^{-18}\times B^{2.7}\times f^{2.04}\text{mW}\quad(\text{所有拓扑})$$

这里 f 的单位是 Hz，B 的单位是 G。注意这里"B"是$\Delta B/2$。

所以，初始设计的电感磁心损耗是

$$P_{CORE}=6.11\times 10^{-18}\times\left(\frac{1174}{2}\right)^{2.7}\times(250\times 10^3)^{2.04}=18.8\text{mW}$$

然而，应用中

$$P_{CORE}=6.11\times 10^{-18}\times\left(\frac{751}{2}\right)^{2.7}\times(150\times 10^3)^{2.04}=2\text{mW}$$

通常我们会发现在大多数铁氧体产品电感设计的磁心损耗仅是电感总损耗(线圈加磁心损耗)的 5%～10%。但是若电感用铁粉心磁心，则该值会增加到 20%～30%。

注意：铁粉磁心比铁氧体磁心更不易饱和，这使它们有能力防止反常电流导致开关瞬间损坏。另外，由于使铁粉粘合的有机微粒会慢慢减低，所以铁粉磁心有一定使用寿命。供应商应该给出它的参考值，以避免变换器过早达到其寿命。

2.18.7　温升

供应商已指出电感温度升高 50℃时的损耗是 380mW。实际上，这告诉我们磁心的热阻是

$$R_{th}=\frac{\Delta T}{W}=\frac{50}{0.38}=131.6℃/\text{W}\quad(\text{所有拓扑})$$

电感设计的热损耗是

$$P=P_{CORE}+P_{CU}=385+18.8=403.8\text{mW}\quad(\text{所有拓扑})$$

温度会升高

$$\Delta T=R_{th}\times P=131.6\times 0.404=53℃\quad(\text{所有拓扑})$$

在我们的应用中

$$P=P_{CONRE}+P_{CU}=389+2=391\text{mW}$$

温升是

$$\Delta T=R_{th}\times P=131.6\times 0.391=51℃$$

假设实际应用中能接受这个温升(这由我们的最大工作温度决定),就可确定选用的电感。也假设应用中的电感没有饱和,而且电流纹波率也可接受。

这就是普通电感的设计步骤。

2.19 计算其他最恶劣应力

已经确认选择的电感满足要求,下面可看宽输入电压范围对选用的变换器其他关键参数和应力的影响。这也有助于选择其他功率器件。

2.19.1 最恶劣磁心损耗

上面所谓"普通电感设计步骤"中,对 buck 变换器是在 V_{INMAX},对 boost 和 buck-boost 变换器是在 V_{INMIN} 下进行的。原因是在这个电压下电感电流达到其峰值,所以要保证在这点设计磁性元件。但是功率电源中这点并不是对其他应力也是最恶劣的点,现在就要对此理解清楚。

首先看电感。设计电感的点也是温升最恶劣的点,但这是因为电感电流的一部分——I_{DC} 占支配地位。若想知道磁心损耗的最大值是多少,由图 2-4 可知,虽然直流分量上升,但是交流分量(磁心损耗由其决定)却下降(对 boost 变换器其曲线分布很奇怪)。

由图 2-4 知,对 buck 和 buck-boost 变换器而言,I_{AC} 随输入电压增加而增加,而对于 buck 变换器,上面讲的普通电感设计步骤都是在 V_{INMAX} 下进行的,也正是在这点磁心损耗最大。正如上面例子在 V_{INMAX} 下计算的磁心损耗的确是损耗最严重的情况。

然而,buck-boost 变换器是在 V_{INMIN} 下设计普通电感磁心损耗。但是磁心损耗在 V_{INMAX} 时最大。同样,对 boost 变换器,也是在 V_{INMIN} 下设计普通电感。但磁心损耗却是在 $D=0.5$ 时达到最大(参见图 2-4 中 boost 变换器的 I_{AC} 波形)。由 boost 变换器占空比公式知,$D=0.5$ 时输入电压等于输出电压的一半。

注意:若对 boost 变换器的给定输入电压范围内不包含 $D=0.5$ 的点,则我们需要判断哪个输入电压处对应的占空比最接近于 0.5。我们也要在这点计算最大磁心损耗。

一般,磁心损耗只占总损耗的一小部分,并不值得过分关注,所以这里不做精确的数学计算。但了解以下其他损耗的最恶劣情况后,处理这个问题的一般步骤就很清楚了。

首先要学会注释(或标注)已讲过的术语,以便在后面讨论中有清楚的概念。必须清楚的是:

- □ 对 buck 变换器:一般在 V_{INMAX}(即 D_{MIN})下设计普通电感。所以,若 r 已经设置在 0.3~0.4 间(一般选定电感后要重新计算),但这时 r 实际上是 r_{DMIN}。同样,计算的伏秒数 Et 实际上是 Et_{DMIN}。
- □ 对于 boost 和 buck-boost 变换器:一般在 V_{INMIN}(即 D_{MAX})下设计普通电感。所以,若 r 已经设置在 0.3~0.4 间(一般选定电感后要重新计算),但这时 r 实际

上是 r_{DMAX}。同样，我们计算的伏秒数 Et 实际上是 Et_{DMAX}。

设计者必须时刻清楚这些区别，否则会对下面的讨论感到迷惑。

2.19.2 二极管最恶劣损耗

二极管平均电流是

$$I_D = I_L \times (1-D) \quad \text{(所有拓扑)}$$

或等价为

$$I_D = I_O \times (1-D) \quad \text{(buck)}$$

$$I_D = I_O \quad \text{(boost 和 buck-boost)}$$

由此可得二极管的损耗是

$$P_D = V_D \times I_D = V_D \times I_O \times (1-D) \quad \text{(buck)}$$

$$P_D' = V_D \times I_D = V_D \times I_O \quad \text{(boost 和 buck-boost)}$$

对 buck 变换器，若输入电压上升，则占空比下降，由于电感平均电流 I_L 仍然固定在 I_O 处，所以二极管平均电流上升。因此，buck 变换器中二极管的平均电流在 V_{INMAX} 处达到最大。所以可用普通电感设计步骤(在 V_{INMAX})中计算出的数值。

对 boost 和 buck-boost 变换器，若输入电压上升，则占空比下降，电感平均电流也下降，所以 I_D 保持为 I_O(我们应该认识到 boost 和 buck-boost 变换器的输出电流必须通过二极管，所以 I_D 必须时刻和 I_O 相等)。因此，这些变换器中二极管的平均电流不受输入电压影响，所以可用普通电感设计步骤(在 V_{INMIN})中计算出的数值。

最后，对上面讲的 buck 变换器，计算结果如下

$$P_D = V_D \times I_O \times (1-D_{MIN}) = 0.5 \times 1 \times (1-0.543) = 0.23\text{W} \quad \text{(buck)}$$

注意，普通二极管选择步骤如下。

选择二极管的窍门是使所选定二极管的额定电流至少等于下面给出的最恶劣平均电流的两倍(这样可降低损耗，因为二极管正向压降随其额定电流上升而降低)。

- ☐ 对 buck 变换器，最大二极管电流是 $I_O \times (1-D_{MIN})$。
- ☐ 对 boost 变换器，最大二极管电流是 I_O。
- ☐ 对 buck-boost 变换器，最大二极管电流是 I_O。

选择二极管的额定电压至少比下面给的最恶劣二极管电压大 20%。

- ☐ 对 buck 变换器，最大二极管电压是 V_{INMAX}。
- ☐ 对 boost 变换器，最大二极管电压是 V_O。
- ☐ 对 buck-boost 变换器，最大二极管电压是 $V_O + V_{INMAX}$。

2.19.3 开关管最恶劣损耗

对所有拓扑，平均输入电流(即开关管电流)必须随输入电压降低而增加，以满足要求的基本功率——即 $P_{IN} = I_{IN} \times V_{IN} = P_O/\eta$($\eta$ 指效率，假设固定)。因此，对所有拓扑，开关管有效值电流在 V_{INMIN}(即 D_{DAX})处最大。

对 boost 和 buck-boost 变换器，总是在 D_{DAX} 处设计普通电感。所以，可直接用这时得到的数值来计算开关管有效值电流

$$I_{RMS_SW}=I_{L_DMAX}\times\sqrt{D_{MAX}\times\left(1+\frac{r_{DMAX}{}^{2}}{12}\right)}\quad(\text{所有拓扑})$$

这里 I_{L_DMAX} 和 r_{DMAX} 是在 D_{MAX}（即 V_{INMIN}）处的平均电感电流和电流纹波率。可用下式计算 D_{MAX}

$$D_{MAX}=\frac{V_{O}-V_{INMIN}+V_{D}}{V_{O}-V_{SW}+V_{D}}\quad(\text{boost})$$

$$D_{MAX}=\frac{V_{O}+V_{D}}{V_{INMIN}+V_{O}-V_{SW}+V_{D}}\quad(\text{buck-boost})$$

并且

$$I_{L_DMAX}=\frac{I_{O}}{1-D_{MAX}}\quad(\text{boost 和 buck-boost})$$

对 buck 变换器，是在 D_{MIN} 处设计普通电感。所以不能直接用这时得到的数值来计算开关管电流有效值（用先前给出的公式）。设计者需要计算 r_{DMAX}，但是目前只知道 r_{DMIN}。继续以下的步骤

$$r_{DMAX}=\frac{Et_{DMAX}}{L\times I_{L}}\quad(\text{所有拓扑})$$

换句话说，如果知道 V_{INMIN} 处的伏秒数，那么就可得选定电感相应的电流纹波率 r_{DMIN}。首先计算 D_{MAX}

$$D_{MAX}=\frac{V_{O}+V_{D}}{V_{INMIN}-V_{SW}+V_{D}}=\frac{12+0.5}{18-1.5+0.5}=0.735\quad(\text{buck})$$

因此开关管导通时间是

$$t_{ON_DMAX}=\frac{D_{MAX}}{f}\Rightarrow\frac{0.735\times10^{6}}{150\ 000}=4.9\mu\text{s}\quad(\text{所有拓扑})$$

当开关管导通时施于电感上的电压是

$$V_{ON_DMAX}=V_{INMIN}-V_{SW}-V_{O}=18-1.5-12=4.5\text{V}\quad(\text{buck})$$

所以，伏秒数是

$$Et_{DMAX}=V_{ON_DMAX}\times t_{ON_DMAX}=4.5\times4.9=22\text{V}\mu\text{s}\quad(\text{所有拓扑})$$

因此

$$r_{DMAX}=\frac{Et_{DMAX}}{L\times I_{O}}=\frac{22}{137\times1}=0.16\quad(\text{buck})$$

最后，可计算出开关管损耗

$$I_{RMS_SW}=I_{O}\times\sqrt{D_{MAX}\times\left(1+\frac{r_{DMAX}{}^{2}}{12}\right)}=1\times\sqrt{0.735\times\left(1+\frac{0.16^{2}}{12}\right)}=0.86\text{A}\quad(\text{buck})$$

例如，若 MOSFET 管的漏极与源极间电阻是 0.5Ω，其损耗是

$$P_{SW}=I_{RMS_SW}{}^{2}\times R_{DS}=0.86^{2}\times0.5=0.37\text{W}\quad(\text{所有拓扑})$$

注意，普通开关管的选择步骤如下。

选择开关管的原则是所选定开关管的额定电流至少等于上面计算出的开关管电流有效值的两倍(因为开关管正向压降随其额定电流值的增加而降低,所以可减少损耗)。

选择开关管的额定电压至少比下面给的最恶劣开关管电压大20%。

□对 buck 变换器,最大开关管电压是 V_{INMAX}。

□对 boost 变换器,最大开关管电压是 V_O。

□对 buck-boost 变换器,最大开关管电压是 V_O+V_{INMAX}。

2.19.4 输出电容最恶劣损耗

对这三种拓扑,输出电容电流有效值最恶劣情况都在其实施普通电感设计步骤的点得到。换而言之,对 buck 变换器是 V_{INMAX},对 boost 和 buck-boost 变换器是 V_{INMIN}。所以毫无疑问,可直接用设计普通电感时得到的数值来计算输出电容最恶劣电流有效值,方程如下。

对 buck 变换器,可得

$$I_{RMS_OUT}=I_O\times\frac{r_{DMIN}}{\sqrt{12}}=1\times\frac{0.277}{\sqrt{12}}=0.08\text{A}\quad(\text{buck})$$

所以,若输出电容的 ESR 是 10Ω,那么它的损耗是

$$P_{SW}=I_{RMS_OUT}{}^2\times ESR=0.08^2\times10=0.064\text{W}\quad(\text{所有拓扑})$$

对 boost 和 buck-boost 变换器,我们需要用

$$I_{RMS_OUT}=I_O\times\sqrt{\frac{D_{MAX}+\frac{r_{DMAX}{}^2}{12}}{1-D_{DMAX}}}\quad(\text{boost 和 buck-boost})$$

注意,普通输出电容选择步骤如下。

选择输出电容的基本原则是使其额定电流纹波率等于或大于上面计算的最恶劣电容电流有效值。选定电容的额定电压至少比实际应用场合中电压(对所有拓扑是 V_O)大20%~50%。变换器的输出电压纹波也需要考虑。由输出电容产生的电压纹波峰峰值等于电容 ESR 乘以下面给出的最恶劣情况下输出电流的峰峰值(忽略电容的 ESL)。

□对 buck 变换器,电容电流的峰峰值是 $I_O\times r_{DMIN}$。我们也是在这个点来设计这种变换器的普通电感,所以已经知道 r_{DMIN}。

□对 boost 变换器,电容电流的峰峰值是 $I_O\times(1+r_{DMAX}/2)/(1-D_{MAX})$。我们也是在这个点来设计这种变换器的普通电感,所以 r_{DMAX} 和 D_{MAX} 都已知。

□对 buck-boost 变换器,电容电流峰峰值电流是 $I_O\times(1+r_{DMAX}/2)/(1-D_{MAX})$。我们也是在这个点来设计这种变换器的普通电感,所以 r_{DMAX} 和 D_{MAX} 也已知。

2.19.5 输入电容最恶劣损耗

对 buck-boost 变换器,情况很简单,因为输入电容最恶劣电流有效值发生在 D_{MAX},

而我们也是在这点来设计普通电感。所以下面方程中的数值可用设计电感时得到的值

$$I_{RMS_IN}=I_{L_DMAX}\times\sqrt{D_{MAX}\times\left(1-D_{MAX}+\frac{r_{DMAX}^2}{12}\right)}\quad\text{(buck-boost)}$$

对buck和boost变换器，输入电容最恶劣电流有效值发生在$D=0.5$时。所以，必须计算r_{50}，即$D=50\%$时的电流纹波率(或在指定输入电压范围内最接近这个点的电压)。

首先计算buck变换器，步骤很清楚。

对buck变换器，$D=50\%$时的输入电压是

$$V_{IN_50}=2\times V_O+V_{SW}+V_D=2\times12+1.5+0.5=26\text{V}\quad\text{(buck)}$$

$$\left(\text{对boost变换器是 }V_{IN_50}=\frac{V_O+V_{SW}+V_D}{2}\approx\frac{V_O}{2}\right)。$$

可见，输入电压范围内不包括这个点。但是最接近这个点的是V_{INMAX}。我们正是在这点设计普通电感。所以，可用设计电感时得到的值来计算输入电容的电流有效值，其方程是

$$I_{RMS_IN}=I_O\times\sqrt{D\times\left(1-D+\frac{r^2}{12}\right)}=1\times\sqrt{0.543\times\left(1-0.543+\frac{0.277^2}{12}\right)}\quad\text{(buck)}$$

$$\left(\text{对boost变换器是 }I_{RMS_IN}=\frac{I_O}{1-D}\times\frac{r}{\sqrt{12}}\right)。$$

所以，最终

$$I_{RMS_IN}=0.502\text{A}$$

注意：如果设计buck变换器的输入电压不是18～24V而是30～45V，那么在45V处设计普通电感。但是，输入电容电流在30V处得到最大值。所以，我们可用上面的公式计算电流有效值，但设计者需要知道r_{DMIN}和D_{MAX}。因此，目前只知道r_{DMAX}，还需要用以前的方程，即重新计算伏秒数等计算r_{DMIN}。

注意，普通输入电容的选择步骤如下。

选择输入电容的基本原则是使其额定电流纹波率等于或大于上面计算的最恶劣电容电流有效值。选定电容的额定电压至少比实际应用场合中电压(对所有拓扑是V_{IN_MAX})大20%～50%。变换器也是一个需要考虑的因素，因为它的一部分会传递到输出端。同时也包括EMI。另外，每个开关控制IC都有一定(通常不会指出)的输入噪声和纹波限制，并且若纹波太大，则开关控制IC会拒绝工作。通常，输入电压纹波必须低于输入电压的±5%～±10%。由输入电容产生的电压纹波峰峰值等于电容ESR乘以下面给出的最恶劣输入电流峰峰值(忽略电容的ESL)：

- □对buck变换器，电容电流的峰峰值是$I_O\times(1+r_{DMIN}/2)$。我们也正是在这点来设计普通电感，所以已经知道r_{DMIN}。
- □对buck-boost变换器，电容电流峰峰值是$I_O\times(1+r_{DMAX}/2)/(1-D_{MAX})$。我们也正是在这点来设计普通电感，所以已经知道$r_{DMAX}$和$D_{MAX}$。

□对 boost 变换器，在 $D=0.5$ 处电容电流峰峰值达到其最恶劣值，其值为 $2\times I_O\times r_{50}$，这里

$$r_{50}=\frac{V_{IN_50}}{4\times f\times L\times I_O} \quad \text{并且} \ V_{IN_50}=\frac{V_O+V_{SW}+V_D}{2}\approx\frac{V_O}{2}$$

注意，如果输入电压范围内不包括 $D=0.5$ 这个点，需要找到最接近于这个点的输入电压。然后可用下式来计算输入电容电流的峰峰值

$$I_{PK_PK}=\frac{I_O\times r}{1-D}$$

这里 r 和 D 对应于最恶劣输入电压。可用下式来计算 r

$$r=\frac{V_O-V_{SW}+V_D}{I_O\times L\times f}\times D\times(1-D)^2$$

其中 L 的单位是 H，f 的单位是 Hz。

这就完成了变换器和磁性元件的设计。下一章开始介绍离线式变换器。

第3章 离线式变换器设计与磁学技术

离线式变换器是由标准的DC-DC变换器拓扑衍生而来的。如广泛应用于小功率(典型值小于100W)场合的反激变换器拓扑，其实是用多绕组电感代替常用的单绕组电感的buck-boost电路。类似地，广泛应用于中大功率场合的正激变换器，是buck的衍生拓扑，其中用变压器代替常用电感(扼流圈)。反激变换器电感其实既起电感也起变压器的作用，它不仅能像所有电感一样存储电磁能量，而且能像变压器一样提供电网隔离(安全需要)。而在正激变换器中，能量存储功能通过扼流圈来实现，变压器则提供必要的电网隔离。

因DC-DC变换器和离线变换器之间的共同性，所以本章大多数基础知识实际上都已在前一章讲述，基本磁学定义也已给出。所以，学习本章之前请读者学习前一章。

注意到在正激和反激变换器中，变压器除了提供必要的电网隔离外，还起到另外一个非常重要的作用，即由变压器"匝比"决定的恒比降压转换功能。匝比由输出(二次)绕组匝数除以输入(一次)绕组匝数得到。于是问题就产生了，理论上，开关变换器可以任意地进行升压或降压变换，为什么我们觉得有必要基于变压器匝比进行降压转换？只要进行简单的计算原因就显而易见——不需要任何辅助设施，只需一个极小的不现实的占空比值，变换器就可以变成一个从极高压输入到极低压输出的降压器。注意到世界上有些地方，最高的交流电网输入可以高达270V(最坏情况下)，所以这样的交流电压用传统桥式整流电路整流时，就将会有近$\sqrt{2}\times270=382\text{V}$的直流电压加在其后的开关变换器电路上，但是相应的输出电压可能却很低(5V、3.3V、1.8V等)。于是对于已给定最小导通时间的各种典型变换器，特别是当开关器件工作在高频时，所需的直流转换比率就很难达到要求。所以，在正激和反激变换器中，我们可以直观地认为变压器就是把输入定比近似地降为一个较小的合适值，而变换器则完成其余的工作(其中包括调节功能)。

3.1 反激变换器磁学技术

3.1.1 变压器绕组极性

在图 3-1 中，匝比 $n=n_P/n_S$，其中 n_P 为一次绕组匝数，n_S 为二次绕组匝数。

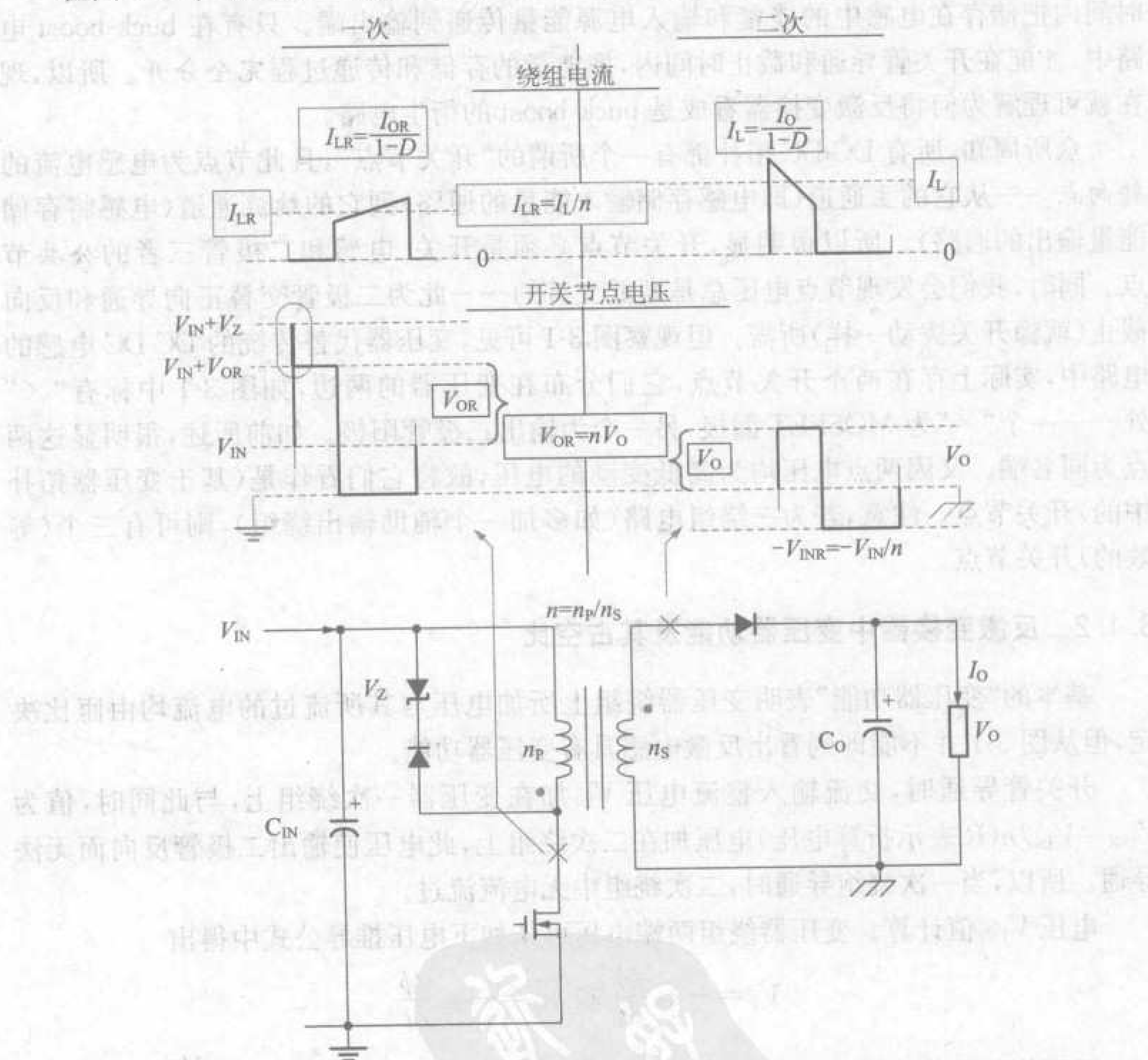


图 3-1 反激变换器电压电流波形

我们在两个绕组每个的一端标上一点，则变压器标点端被看作同名端，很明显，无标点端也可看作同名端。这意味着当一个绕组标点端电压升至某一较高值时(可以是任何值)，另一个绕组标点端电压也会升高到较高值。这是因为虽然在物理上所有绕组不相连，但它们共用同一个磁心。同样地，所有标点端电压也可以在同一时间变低。由此可得，这个标点仅是相关极性的表示。所以，对于任一给定的原理图，我们经常不用改变原理图其他部分，只需交换变压器的标点端和无标点端就可轻松地实现电路变化。

在反激变换器中，绕组的极性设置要使一次绕组导电时，二次绕组无法导电。所以当开关管导通时，图 3-1 中 MOSFET 漏极的标点端电压就会变低，输出二极管的阳极也会变低，以至于二极管反向而无法导通。buck-boost 在开关管导通时间内仅使电感储存来自电网的能量，在开关管截止时间内，把电感储存的能量输出到负载端。注意，这是 buck-boost(还有反激)同 buck 和 boost 的唯一区别。例如，buck 电路中输入电源能量在开关管导通时间内同时传递到电感和输出端，而 boost 电路在开关管截止时间内把储存在电感中的能量和输入电源能量传递到输出端。只有在 buck-boost 电路中，才能在开关管导通和截止时间内，把能量的存储和传递过程完全分开。所以，现在就可理解为何将反激变换器看成是 buck-boost 的衍生电路。

众所周知，所有 DC-DC 拓扑都有一个所谓的“开关节点”，且此节点为电感电流的转向点——从它的主通道(即电感存储输入能量的通路)到它的续流通道(电感将存储能量输出的通路)。所以很明显，开关节点必须是开关、电感和二极管三者的公共节点。同时，我们会发现节点电压总是高低交替的——此为二极管交替正向导通和反向截止(就像开关拨动一样)所需。但观察图 3-1 可见，变压器代替传统的 DC-DC 电感的电路中，实际上存在两个开关节点，它们分布在变压器的两边，如图 3-1 中标有“×”处——一个“×”为 MOSFET 漏极，另一个为输出二极管阳极。如前所述，很明显这两点为同名端。又因两点电压均为高低变动的电压，故将它们看作是(基于变压器拓扑中的)开关节点。注意，若为三绕组电路(如多加一个辅助输出绕组)，则可有三个(等效的)开关节点。

3.1.2　反激变换器中变压器功能及其占空比

基本的“变压器功能”表明变压器绕组上所加电压与其所流过的电流均由匝比决定，但从图 3-1 并不能即刻看出反激电感具有变压器功能。

开关管导通时，交流输入整流电压 V_{IN} 加在变压器一次绕组上，与此同时，值为 $V_{INR}=V_{IN}/n$(R 表示折算电压)电压加在二次绕组上，此电压使输出二极管反向而无法导通。所以，当一次绕组导通时，二次绕组中无电流流过。

电压 V_{INR} 值计算。变压器绕组两端电压可从如下电压推导公式中得出

$$V_P=-n_P\frac{d\phi}{dt} \text{ 和 } V_S=-n_S\frac{d\phi}{dt}$$

因两绕组均绕在同一磁心上，故各绕组磁通量 ϕ 与磁通量变化率 $\frac{d\phi}{dt}$ 均相同。于是有

$$V_S=-n_S\times\left(\frac{V_P}{-n_P}\right)$$

或是

$$V_S=n_S\times\left(\frac{V_{IN}}{n_P}\right)=\frac{V_{IN}}{n}\equiv V_{INR}$$

且有

$$\frac{V_P}{n_P}=\frac{V_S}{n_S}$$

$$\frac{V_P}{V_S}=n$$

以上公式表示了基本变压器原理中的电压关系。但从上述公式也可看出，给定磁心的所有绕组的伏数/匝数（在任何时刻）均相等。正是它最终使各绕组电压比不同。

同时注意到变压器的电压比与绕组是否流过电流无关，这是因为不管一次绕组是否对磁心总磁通 ϕ 有作用，基本电压方程 $V=-N\frac{\mathrm{d}\phi}{\mathrm{d}t}$ 适用于所有绕组，从而得到比值不同的电压。

已知反激变压器在开关导通期间存储能量，开关关断时，存储的能量（及其相关电流）需要释放。此时无论如何电压都将自动调整以使能量释放，故可假设二极管在开关关断时一定导通。现假设电路已达到"稳态"，输出电容电压稳定于某一恒定值 V_O，此时二次开关节点也被钳位于 V_O（忽略二极管的压降）；这样由于二次绕组一端接地，其两端电压也为 V_O。根据变压器原理，该电压将折算到一次，折算电压值为 $V_{OR}=V_O\times n$。但这期间开关是关断的，所以通常情况下，一次开关节点电压应为 V_{IN}。然而，由于此时变压器折算（输出）电压 V_{OR} 与其叠加，使一次开关节点电压（最终）升至 $V_{IN}+V_{OR}$（以上讨论均忽略图 3-1 中的关断尖峰电压）。

注意：开关导通期间，一次侧决定所有绕组的电压，而开关截止期间，各绕组电压由二次侧决定。

根据伏秒数法则，可由如下最基本方程求出占空比

$$D=\frac{V_{OFF}}{V_{OFF}+V_{IN}}$$

可根据一次绕组或二次绕组进行计算，但无论如何，所得结果均相同，如表 3-1 所示。

表 3-1 反激变换器直流传递函数推导

	一次绕组	二次绕组
V_{ON}	V_{IN}	$V_{INR}=V_{IN}/n$
V_{OFF}	$V_{OR}=V_O\times n$	V_O
直流传递函数	$D=\frac{V_{OFF}}{V_{ON}+V_{OFF}}$	
	$D=\frac{V_{OR}}{V_{IN}+V_{OR}}$	$D=\frac{V_O}{V_{INR}+V_O}$
	$D=\frac{nV_O}{V_{IN}+nV_O}$	

已知变压原理仅就各绕组两端电压而言，是指两端间电压差，而非绕组某端处电压值。要测某点电压，必须先确定参考点（定义为"地"），则被测点电压是相对于该点的电压。实用中，一次参考点称为"一次地"，二次参考点称为"二次地"，注意，在图 3-1 中它们用不同的地符号表示。

为计算各绕组开关节点的(绝对)电压值,可采用如下的电位平移法:

为求得绕组开关节点的绝对电压值,须将绕组两端电压与绕组非开关节点直流电压相加。

例如,若计算 MOSFET 漏极(一次绕组开关节点)电压,可在一次绕组电压波形上叠加 V_{IN}(该绕组的另一端电压),从而得到如图 3-1 所示电压波形。

下面讨论电流怎样从变压器的一边折算到另一边。必须指出,尽管反激变压器的电流计算公式最终与实际变压器电流计算一致,但这并不是严格意义的"基本变压器功能"。与普通变压器不同,反激变压器的一次绕组和二次绕组并非同时流过电流,为何它们有完全相关的电流关系很值得研究。

实际上反激变压器一次绕组和二次绕组的电流关系是基于能量的。磁心能量有下面通用表达式

$$E=\frac{1}{2}LI^2$$

虽然已知反激变压器两绕组不是同时间流过电流,但与一次绕组流过电流相关的能量必须等于磁心能量,而且两者相等(为简化,忽略电流纹波)。于是有

$$E=\frac{1}{2}L_P I_P^2=\frac{1}{2}L_S I_S^2$$

其中 L_P 为二次绕组悬空(无电流流过)时测得的一次电感,L_S 为二次绕组悬空无电流时测得的二次电感。且有

$$L=N^2\times A_L\times 10^{-9}\,\mathrm{H}$$

其中如前所定义,A_L 为电感系数。在此情况下可得

$$L_P=n_P^2\times A_L\times 10^{-9}$$

$$L_S=n_S^2\times A_L\times 10^{-9}$$

代入能量公式,可得著名的电流比方程

$$n_P I_P=n_S I_S$$

或是

$$\frac{I_P}{I_S}=\frac{1}{n}$$

与电压/匝数法则类似,安匝值也必须时刻相等。事实上,只要保证变压器总安匝值不突变,磁心本身并不"在乎"哪个绕组在特定时刻通过电流。这很像是第1章所学的电感电流不能突变这一基本法则的"变压器版"。由此可知,变压器的安匝值也不能突变。

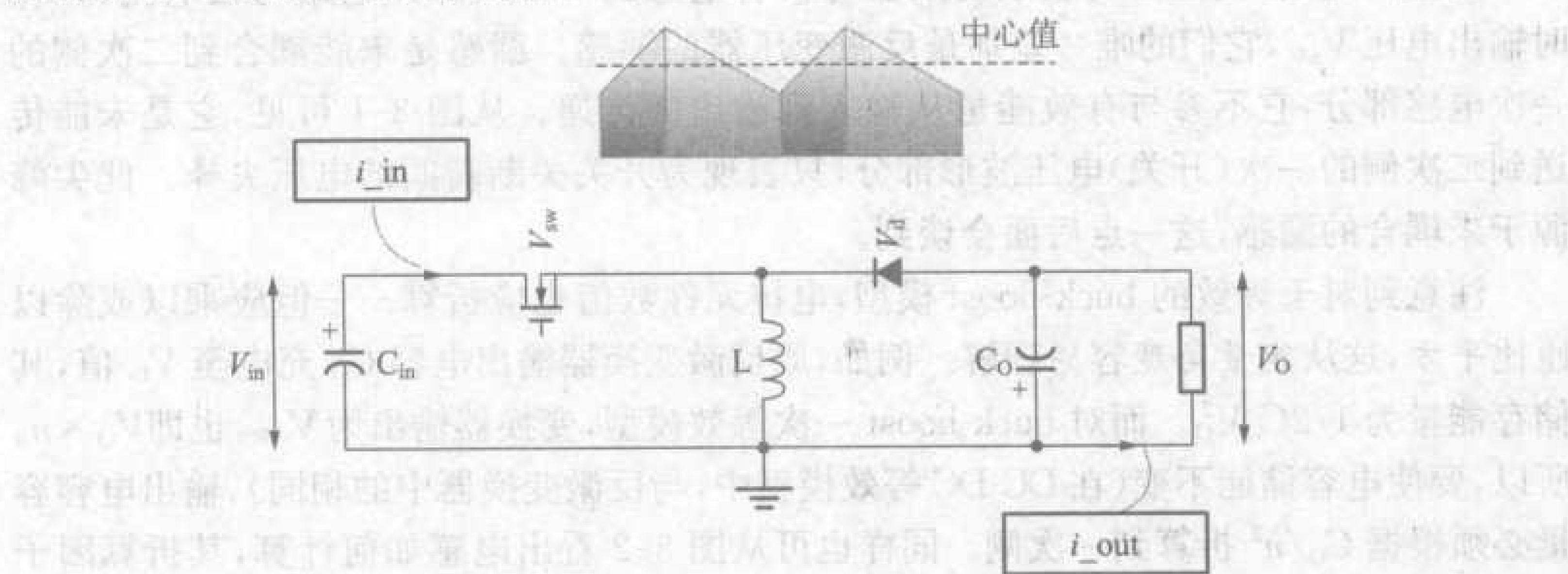
综上所述,变压器参数计算规则如下:已知一次电压求二次电压,需除以匝比,已知二次电压求一次电压,则需乘以匝比。电流计算规则则相反,已知一次电流求二次电流,需乘以匝比,已知二次电流求一次电流,则需除以匝比。

3.1.3　等效的 buck-boost 模型

因为存在许多相似点,并且符合变压器电压关系,将反激变换器等同于 DC-DC(仅基于电感的)buck-boost 来理解非常方便(特殊情况除外)。换句话说,可将定比降压环节分离并折算到等效的电压和电流计算中,从而可将反激变压器简化成能量存储装

置，它类似传统 DC-DC buck-boost 中的电感。为了方便讨论，在等效电路图中将变压器舍去。这样做的好处是几乎所有应用于传统 buck-boost 的方程和设计步骤都可用于此 buck-boost 的等效模型。唯一的例外是漏感问题(及所有与之相关的问题——钳位及因其所产生的效率损失，开关关断电压尖峰等)，将在后面进行讨论。但除此之外的所有参数，如电容、二极管、开关电流等，都可以用这种 DC-DC 模型等效方便地进行分析。

该 DC-DC 等效模型本质上是将隔离变压器电压和电流从一侧折算到另一侧。但与占空比计算一样(如表 3-1 所示)，也可选用两种方法——既可将所有参数折算到一次侧，也折算到二次侧。从而得到两个等效 buck-boost 模型，如图 3-2 所示。可用一次等效模型计算原反激变换器所有一次侧的电压、电流，用二次等效模型计算原反激变换器所有二次侧的电压、电流。



	一次等效模型	二次等效模型
V_{in}	V_{IN}	$V_{INR}=V_{IN}/n$
i_in	I_{IN}	$I_{INR}=I_{IN}\times n$
C_{in}	C_{IN}	$n^2\times C_{IN}$
l	L_P	$L_S=L_P/n^2$
V_{SW}	V_{SW}	V_{SW}/n
V_O	$V_{OR}=V_O\times n$	V_O
i_out	$I_{OR}=I_O/n$	I_O
中心值	$I_{OR}/(1-D)=I_O/[n\times(1-D)]$	$I_O/(1-D)$
Co	C_O/n^2	C_O
V_d	$V_D\times n$	V_D
占空比	D	D
纹波率	r	r

图 3-2 反激变换器等效的 buck-boost 模型

通过乘以或除以匝比可求出电压和电流的折算值。事实上，输出折算电压 V_{OR} 是反激变换器中最重要的参数之一。顾名思义，V_{OR} 是一次等效电路的有效输出电压。实际上，将图 3-1 中反激变换器开关波形与 buck-boost 波形比较可知，对开关而言，V_{OR} 相当于真正的输出电压。

举例来说，现有一个 50W 变换器，其输出电压、电流分别为 5V、10A，匝比为 20。故 V_{OR} 等于 $5\times20=100V$。若将输出电压改为 10V，匝比减为 10，则 V_{OR} 仍为 100V。这个过程中，一次侧所有电压波形均不会改变（假设效率不变）。另外，若过程中输出功率也保持不变，即将负载变为电压 10V 和电流 5A 输出，则一次侧所有电流也将不变。此时，开关不会“知道”这两种情况有何不同。也就是说，开关仅“知道”它处于输出电压为 V_{OR} 负载电流为 I_{OR} 的 DC-DC buck-boost 电路中。

如上所述，含变压器的反激变换器与仅有电感的 buck-boost 电路均在电流为 I_{OR} 时输出电压 V_{OR}，它们的唯一差别是反激变压器的漏感。漏感是未能耦合到二次侧的一次电感部分，它不参与有效能量从输入到输出的传递。从图 3-1 可见，它是未能传送到二次侧的一次（开关）电压波形部分，只表现为开关关断瞬间的电压尖峰。此尖峰源于未耦合的漏感，这一点后面会谈到。

注意到对于等效的 buck-boost 模型，电抗元件数值也应折算——但应乘以或除以匝比平方，这从能量角度容易理解。例如，原反激变换器输出电容 C_O 充电至 V_O 值，其储存能量为 $1/2C_OV_O^2$。而对 buck-boost 一次等效模型，变换器输出为 V_{OR}，也即 $V_O\times n$。所以，要使电容储能不变（在 DC-DC 等效模型中，与反激变换器中的相同），输出电容容量必须根据 C_O/n^2 折算到一次侧。同样也可从图 3-2 看出电感如何计算，其折算因子为 $L_{OC}N^2$。

3.1.4　反激变换器电流纹波率

从图 3-2 的二次等效模型可见，其电感电流的斜坡中心值（电感平均电流 I_L）与 buck-boost 电路的同样为 $I_O/(1-D)$（因为二极管平均电流一定等于负载电流）。该二次等效模型的电感电流若折算到一次等效模型中，则该电感电流斜坡的中心值为 I_{LR}，这里 $I_{LR}=I_L/n$。也即其值等于 $I_{OR}/(1-D)$，其中 I_{OR} 为折算的负载电流，即 $I_{OR}=I_O/n$。同样，一次等效模型和二次等效模型的电流纹波值呈匝比（n）关系，故两种等效模型中的电流纹波值与斜坡中心值之比相同。因此可用确定 DC-DC 变换器纹波率的同样方法，确定反激拓扑的纹波率 r。但与普通 DC-DC 变换器中稍有不同——其纹波率公式是以斜坡电流（开关管或二极管的电流）中心值为分母，而非直流电感电流值（因为实际上该电感已不存在，只有反激变压器）。与其他 DC-DC 变换器相同，反激变换器通常也将 r 设定为 0.4。不管是一次等效还是二次等效的反激变换器模型，其纹波率 r 均相等。

3.1.5　漏感

漏感可看作与变压器一次电感串联的寄生电感。开关关断时刻，流过这两个电感

的电流为 I_{PKP}，也即为一次电流的峰值。然而，当开关关断时，一次电感所存储的能量可沿续流通路（通过输出二极管）传递，但漏感能量却无传递通路，所以它就以高电压尖峰形式表现出来。二次侧无此尖峰电压，因漏感不是一次电感，而是未耦合到二次侧的电感。

若不尽量吸收此漏感能量，则将引起很大的电压尖峰，从而导致开关损坏。因漏感能量无法传递到二次侧，故常用以下两种处理方法——重新利用使其返回输入电容，或是简单地将其消耗。后者因简单而广泛采用，较普遍的是直接用齐纳二极管钳位，如图 3-1 所示。当然，齐纳电压必须根据开关所能承受的最大电压来选择。注意，因为某些原因（特别是效率原因），通常将齐纳管跨接于一次绕组两端（需串联一个阻断二极管）。另一种接法是将其接于开关节点与一次地之间。

也许有人会问，漏感是如何分布的？虽然有一小部分漏感分布于 PCB 布线区域及变压器的出线端，但大部分漏感存在于变压器的一次绕组中，特别是变压器中与二次侧有耦合关系的那些一次绕组，这个问题后面章节将会谈到。

3.1.6 齐纳管钳位损耗

若消耗漏感能量，则其对效率的影响很大。有时直观地认为每个周期内漏感消耗的能量为 $1/2\times L_{LKP}I_{PK}^2$，其中 I_{PK} 为开关电流峰值，I_{LKP} 为一次漏感。此能量是（在开关关断时刻）存在于漏感中的能量，但却非漏感钳位所消耗的全部能量。

一次绕组与漏感串联，故较短时间内，漏感一直都在试图复位。变压器一次绕组被迫跟着变化并且连续提供此串联电流，通过齐纳管续流。虽然可以肯定一次绕组总是试图通过二次侧续流，但一部分能量还是被转入齐纳管钳位电路，直到漏感完全复位（钳位电流为 0）。换句话说，一次电感中有些能量被串联的漏感“迅速拿走”，并连同漏感本身所具有的能量，一起通过齐纳管电路续流。于是通过详细计算便可得齐纳管所消耗总能量为

$$P_Z=\frac{1}{2}\times L_{LK}\times I_{PK}^2\times\frac{V_Z}{V_Z-V_{OR}}\,\mathrm{W}$$

也即漏感能量$\frac{1}{2}\times L_{LK}\times I_{PK}^2$乘以 $V_Z/(V_Z-V_{OR})$（附加部分来自一次电感）。

注意：若齐纳管稳压电压太接近所选 V_{OR}，钳位损耗就会猛增。故 V_{OR} 选择需小心，也就是说匝比选择也需仔细。

3.1.7 二次漏感同样影响一次侧

上述能量损耗式中为何采用符号 L_{LK}？而不采用一次漏感符号 L_{LKP} 呢？其原因是 L_{LK} 表示开关中全部漏感，而非仅为一次部分的 L_{LKP}，二次漏感也起作用。这有点难以想象，因为根据定义，二次漏感被认为不耦合到一次侧（反之亦然）。那它又如何影响一次侧？

正如一次漏感会即刻阻止一次电流续流输出一样（从而引起稳压钳位损耗增加），

二次电感也会在输出开始时(开关关断后)阻止一次电流续流通路。然而,二次电感基本上是缓慢地建立流过其自身的电流的——毕竟其为电感,所以在实际输出电流达到要求值之前,一次电流仍需续流(因为此时开关已关断),于是电感电流以齐纳管钳位电路为续流通路(唯一通道)。所以即使假设一次漏感为0,齐纳管也会有较大损耗。简单地说,二次漏感与一次漏感有同样的影响。

若同时考虑一次与二次漏感,则可得到有效一次漏感(相对于开关和齐纳管钳位电路)为

$$L_{LK}=L_{LKP}+n^2L_{LKS}$$

如同其他电抗性元件,二次漏感也以匝比平方折算到一次侧,且与一次漏感串联相加。

对于某给定的V_{OR},若输出电压低(如5V或3.3V),则匝比会较大。因此,若V_{OR}选择过大,其二次折算漏感将比一次漏感大得多,这将大大降低效率。

3.1.8 有效一次漏感电感测量

测量是得到真实L_{LK}的最好办法。通常,漏感的测量是短接二次绕组两端,再测量一次绕组两端的电感(开路)。短接实质上是抵消所有耦合电感,所以此种情况下测量值为一次漏感。

然而,测量漏感的最好方法实际上是电路内测量——测量需包含二次PCB线路,推荐步骤如下。

在给定应用板上,将尽量短的一片厚铜箔(或一节粗铜线),直接焊接在PCB板的二极管两端,再将同样的导体焊接在输出电容两端。然后,测量一次绕组两端电感(开路),可得到有效漏感L_{LK}(而非L_{LKP})。

事实上,二次布线可使L_{LK}大于L_{LKP}数倍。若需测量L_{LKP},将粗导体接在变压器的二次侧两端即可。

上述步骤中,PCB板既可以是除变压器外未安装其他元件的裸板,也可是安装完全的板(但多数时候,需将变压器与MOSFET漏极连线断开)。

若需在数学上估算二次布线电感,根据经验法则,可用每英寸20nH进行计算。但此时,布线长度必须包括高频输出电流的所有导电通路——从二次绕组一端开始,经过二极管和输出电容,返回至另一端。在计算和测量中,会惊奇地发现每一二英寸的布线长度,在低电压输出应用中会降低5%~10%的效率。

3.1.9 实际例子(7)——反激变压器设计

74W的常用输入(90VAC~270VAC)反激变换器,欲设计输出为5V@10A和12V@2A。设计合适的反激变压器,假定开关频率为150kHz。同时,尽量使用较经济的额定值为600V的MOSFET。

确定V_{OR}与V_Z

最大输入电压时,加在变换器上的整流直流电压

$$V_{INMAX}=\sqrt{2}\times VAC_{MAX}=\sqrt{2}\times 270=382V$$

MOSFET 额定电压为 600V，故在 V_{INMAX} 处，必须保留至少 30V 的裕量。此种情况下，漏极电压不能超过 570V。由图 3-1 可知，漏极电压为 $V_{IN}+V_Z$，于是有

$$V_{IN}+V_Z=382+V_Z\leqslant 570$$

$$V_Z\leqslant 570-382=188V$$

需选择标准的 180V 稳压管。

注意：若以 V_Z/V_{OR} 为函数画出上述钳位损耗曲线可发现，在所有情况下，$V_Z/V_{OR}=1.4$ 均为消耗曲线上的明显下降点。因此选择此值作为最优比。则有

$$V_{OR}=\frac{V_Z}{1.4}=0.7\times V_Z=0.7\times 180=128V$$

匝比

假设 5V 输出二极管正向压降为 0.6V，则匝比为

$$n=\frac{V_{OR}}{V_O+V_D}=\frac{128}{5.6}=22.86$$

注意到 12V 输出电压通常需经后级线性调整器调整，此种情况下，必须使变压器提供高于输出（最终所需的 12V）3～5V 的电压，为线性调整器正常工作提供必要的裕量。此裕量不仅能满足调整器的最小压差，而且一般也可使其在所有负载情况下均能得到已调整的 12V。然而，也有些智能的交叉调整技术使得我们可以省掉此线性调整器，尤其是在对于调整后的 12V 电压要求不高，或是保证输出为最小负载时。在此例中，假定 12V 无后级调整器，可得 12V 输出所需匝比为 128/(12+1)=9.85，其中假设二极管有 1V 压降。

最大占空比（理论值）

最高输入电压下 V_Z 与 V_{OR} 的选择和验证完成之后，需研究最低电压输入情况。如前面关于 buck-boost 的讨论，V_{INMIN} 是 buck-boost 中电感和变压器设计需考虑的最恶劣情况。

变换器最小直流整流电压为

$$V_{INMIN}=\sqrt{2}\times VAC_{MIN}=\sqrt{2}\times 90=127V$$

忽略变换器输入端的电压纹波，此即为变换器电路的直流输入。故可得最小输入电压时占空比为

$$D=\frac{V_{OR}}{V_{OR}+V_{INMIN}}=\frac{128}{128+127}=0.5 \quad (\text{反激})$$

很明显此值为 100%效率的理论估算值。实际上会使用其他方法以计算更准确的 D 值，最终将忽略该理论值。

然而须注意，此值为工作情况下的 D_{MAX}。当变换器供电电压下降时，占空比就会增大以保持调整电压（直到达到电流和/或占空比限制）。根据掉电后需维持输出电压的工频周期数（依保持时间要求）调节，选择合适的输入电容与控制器的最大占空比限制 D_{LIM}。D_{LIM} 的典型值约为 70%，根据经验，电容值选择一般取 3μF/W。例如，对于低

网输入时效率为70%的74W电源，其输入功率为74/0.7=106W。故应使用106×3=318μF(标准值330μF)的输入电容。但应注意，必须考虑电容的耐电流纹波额定值(及其使用寿命)。

一次与二次有效负载电流

若将74W的输出功率集中在一个等效的5V单输出上，则可得5V输出负载电流为

$$I_O=\frac{74}{5}\approx 15A$$

一次输出电压为V_{OR}，负载电流为I_{OR}，其中

$$I_{OR}=\frac{I_O}{n}=\frac{15}{22.86}=0.656A$$

占空比

实际工作占空比很重要，因为占空比若有小幅度上升(从理论上100%的效率)，将可导致工作的峰值电流及其相应磁场能量均有较大增量。

由输入功率

$$P_{IN}=\frac{P_O}{效率}=\frac{74}{0.7}=105.7W$$

于是可得平均输入电流

$$I_{IN}=\frac{P_{IN}}{V_{IN}}=\frac{105.7}{127}=0.832A$$

平均输入电流与实际占空比D直接相关。因I_{IN}/D为一次电流斜坡中心值，且其值与I_{LR}相等，于是有

$$\frac{I_{IN}}{D}=\frac{I_{OR}}{1-D}$$

解得

$$D=\frac{I_{IN}}{I_{IN}+I_{OR}}=\frac{0.832}{0.832+0.656}=0.559$$

此占空比值更为准确。

一次和二次电流斜坡实际中心值

二次电流斜坡中心值为(集中功率时)

$$I_L=\frac{I_O}{1-D}=\frac{15}{1-0.559}=34.01A$$

一次电流斜坡中心值为

$$I_{LR}=\frac{I_L}{n}=\frac{34.01}{22.86}=1.488A$$

峰值开关电流

根据以上I_{LR}值，可得所选电流纹波率情况下的峰值电流

$$I_{PK}=\left(1+\frac{r}{2}\right)\times I_{LR}=1.25\times1.488=1.86\text{A}$$

根据此估算值,即可设定控制器的最大电流值。

伏秒数

输入电压为 V_{INMIN} 时

$$V_{ON}=V_{IN}=127\text{V}$$

导通时间为

$$t_{ON}=\frac{D}{f}=\frac{0.559}{150\times10^3}\Rightarrow3.727\mu\text{s}$$

所以伏秒数为

$$Et=V_{ON}\times t_{ON}=127\times3.727=473\text{V}\mu\text{s}$$

一次电感

注意:设计离线式变压器时,因需降低高频铜耗、减小变压器体积等各种原因,通常将 r 值设定为 0.5 左右。根据"$L\times I$"规则一次电感为

$$L_P=\frac{1}{I_{LR}}\times\frac{Et}{r}=\frac{473}{1.488\times0.5}=636\mu\text{H}$$

磁心选择

设计磁性元件与特制或成品电感不同,须加气隙以提高磁心的能量储存能力。若无气隙,磁心一旦存储少许能量就容易达到饱和。

但对应所需 r 值,还应确保 L 值大小。故若所加气隙太大,则必然导致匝数增多——这将增大绕组的铜耗。另外,增加匝数将使绕组占用更大的窗口面积。故此时必须就实用进行折中选择,通常采用如下公式(一般应用于铁氧体磁心,且适用于所有拓扑)

$$V_e=0.7\times\frac{(2+r)^2}{r}\times\frac{P_{IN}}{f}\text{cm}^3$$

其中 f 的单位为 kHz。

由前例可得

$$V_e=0.7\times\frac{(2.5)^2}{0.5}\times\frac{105.7}{150}=6.17\text{cm}^3$$

于是开始选取这个体积(或更大)的磁心。在 EI-30 中可以找到,其等效长度和面积在它的规格说明中已给出

$$A_e=1.11\text{cm}^2$$
$$l_e=5.8\text{cm}$$

则可得其体积为

$$V_e=A_e\times l_e=5.8\times1.11=6.438\text{cm}^3$$

稍大于所需尺寸,但刚好满足要求。

匝数

电压相关方程

$$B=\frac{LI}{NA}\mathrm{T}$$

使 B 与 L 相关联。由于给定频率($L\times I$ 方程)的 r 和 L 表达式等效，故结合这些公式，磁通密度变化取最大值(通过 r)，即可得到非常有用的关于 r(为 MKS 制单位)的电压相关方程式

$$N=\left(1+\frac{2}{r}\right)\times\frac{V_{ON}\times D}{2\times B_{PK}\times A_e\times f}\quad（适用于所有拓扑）$$

所以若无材料的磁导率、磁隙等信息，只要已知磁心面积 A_e 与其磁通密度变化范围，仍能得到所求的匝数值。对于大多数的铁氧体磁心，不管有无磁隙，磁通密度变化都不能超过 0.3T。所以求解 N 为(此处 N 为 n_P，一次绕组匝数)

$$n_P=\left(1+\frac{2}{0.5}\right)\times\frac{127\times0.559}{2\times0.3\times1.11\times10^{-4}\times150\times10^3}=35.5\text{ 匝}$$

下一步需验证此值是否适合磁心的窗口面积，还有是否适合骨架、隔离带、安全胶带、二次绕组和套管等。通常在反激变换器中这些都不成问题。

若需减少匝数 N，则可采取以下方法——增大 r 值，或是减小占空比(例如选择较低的 V_{OR})，或是取更高的磁通密度变化值(可选择新材料实现)，还可增加磁心面积。采用后者时，最好不要增大体积，因为这样可能会导致过设计。但可以肯定，改变磁导率和气隙不能解决问题。

5V 输出的二次绕组匝数为

$$n_S=\frac{n_P}{n}=\frac{35.5}{22.86}=1.55\text{ 匝}$$

匝数值需为整数，但若将其约等于 1 匝将会导致产生较大的漏感，所以一般取匝数值为

$$n_S=2\text{ 匝}$$

根据相同的变比(V_{OR}不变)

$$n_P=n_S\times n=2\times22.86\approx46\text{ 匝}$$

12V 输出绕组匝数通过计算得

$$n_{S_AUX}=\frac{12+1}{5+0.6}\times2=4.64\approx5\text{ 匝}$$

其中假定 5V 输出二极管有 0.6V 的压降、12V 输出二极管有 1V 压降。

实际磁通密度变化范围

再根据电压参数方程，解得 B 为

$$B_{PK}=\left(1+\frac{2}{r}\right)\times\frac{V_{ON}\times D}{2\times n_P\times A_e\times f}\mathrm{T}$$

但事实上并非必须使用以上方程计算。因为我们知道 B_{PK} 与匝数成反比，所以如果已知 35.5 匝对应 0.3T，则对应 46 匝的 B_{PK} 应等于(保持 L、r 不变)

$$B_{PK}=\frac{35.5}{46}\times0.3=0.2315\mathrm{T}$$

磁通密度的摆幅与幅值的关系为

$$\Delta B \equiv 2\times B_{AC}=\frac{2r}{r+2}\times B_{PK}=\frac{1}{2.5}\times 0.2315=0.0926\text{T}$$

注意，对CGS单位，此时峰值为2315Gs，且交流磁通密度分量为摆幅的一半，即463Gs($r=0.5$)。

注意：如果开始将磁通密度变化设定为0.3T，当二次匝数约成整数后(只进位不舍去)，很有可能得到较小的磁通密度变化，如上所述。由此所得值不但可预期估算，而且可接受。但注意到电源电压上升或下降时，变换器继续稳压的同时，磁通密度变化范围将变得更大。这就是为何需准确设定最大的占空比和(或是)电流限制，否则变压器或电感会饱和，开关将会被损坏。具有快速电流控制和快速开关的高性价比反激变换器设计，允许峰值磁通密度变化取为0.42T，但一般实际工作磁通密度变化范围为0.3T或是更少。

磁隙

最后，必须要考虑到材料的磁导率，L与磁导率相关的方程有

$$L=\frac{1}{z}\times\left(\frac{\mu\mu_0 A_e}{l_e}\right)\times N^2\text{H}$$

其中z为气隙系数

$$z=\frac{l_e+\mu l_g}{l_e}$$

注意，z可取不小于1(无气隙)的任何值。例如z值为10，能提高无气隙磁心10倍的能量处理量(此时电感系数和有效磁导率$\mu_e=\mu\mu_0/z$以相同的倍数降低)。大气隙虽有很大好处，但是根据r的选择若想要保持一定的L值，就不得不充分地增加匝数。如前所述，匝数增加就可能导致在可用的窗口面积内无法安装这么多的绕组，而且也会增加很大的铜耗。所以对于铁氧体材料的气隙变压器，z在10～20是较好的折中选择。根据我们的要求可得出

$$z=\frac{1}{L}\times\left(\frac{\mu\mu_0 A_e}{l_e}\right)\times N^2=\frac{1}{636\times10^{-6}}\times\left(\frac{2000\times4\pi\times10^{-7}\times1.11\times10^{-4}}{5.8\times10^{-2}}\right)\times46^2$$

所以

$$z=16$$

最后，求解气隙长度

$$z=16=\frac{5.8+(2000)l_g}{5.8}\Rightarrow l_g=0.435\text{mm}$$

注意：一般来说，如果使用中心柱气隙变压器，中心柱上的总气隙长度就必须等于上述的计算值，而不管中心柱是否为地。但如果是在两边磁柱上插入气隙(如EE或是EI型磁心)，则两边的气隙垫片就必须为上述计算值的一半，这样才能得到所需要的总气隙长度。

3.1.10 导线规格与铜皮厚度选择

电感中电流波动相对较平滑，但在变压器中，绕组中电流需瞬间完全停止从而使

其他绕组导通。只要安匝数能保持一定，磁心不在乎各个绕组何时通过电流，因为只有总的安匝数能决定磁心中磁场能量。但绕组本身却必须考虑这些情况，此时电流是脉冲形的，边沿陡峭且高频。正因为这些原因，反激变压器绕组选择合适的导线厚度时，就必须考虑集肤深度。

注意：在DC-DC电感中不考虑这些，但在高频DC-DC设计或是较大r值时，就必须应用这些概念。

高频电磁场很强，其间的电子强烈地相互排斥，使得电流都聚集在导体的表面（如图3-3中指数曲线所示），此种聚集程度随着系数$\sqrt{f}$的增大而加深。虽然我们用厚导线来减小铜耗时，但是导线横截面很大部分就有可能没有电流通过。因为电流流动引起的电阻与电流流过或是能流过的面积成反比，所以这种电流聚集就会使有效铜阻（相对其DC值）增大。此电流引起的电阻称为交流电阻（如图3-3中的下部分所示），它是频率的函数，也是集肤深度的函数。必须选择更优的导线直径，既不浪费变压器宝贵内部空间，又不降低效率，使得导线横截面积更好地利用。选择之后，若需要通过比横截面所能承受的更大电流，则应用此种导线多股并绕。

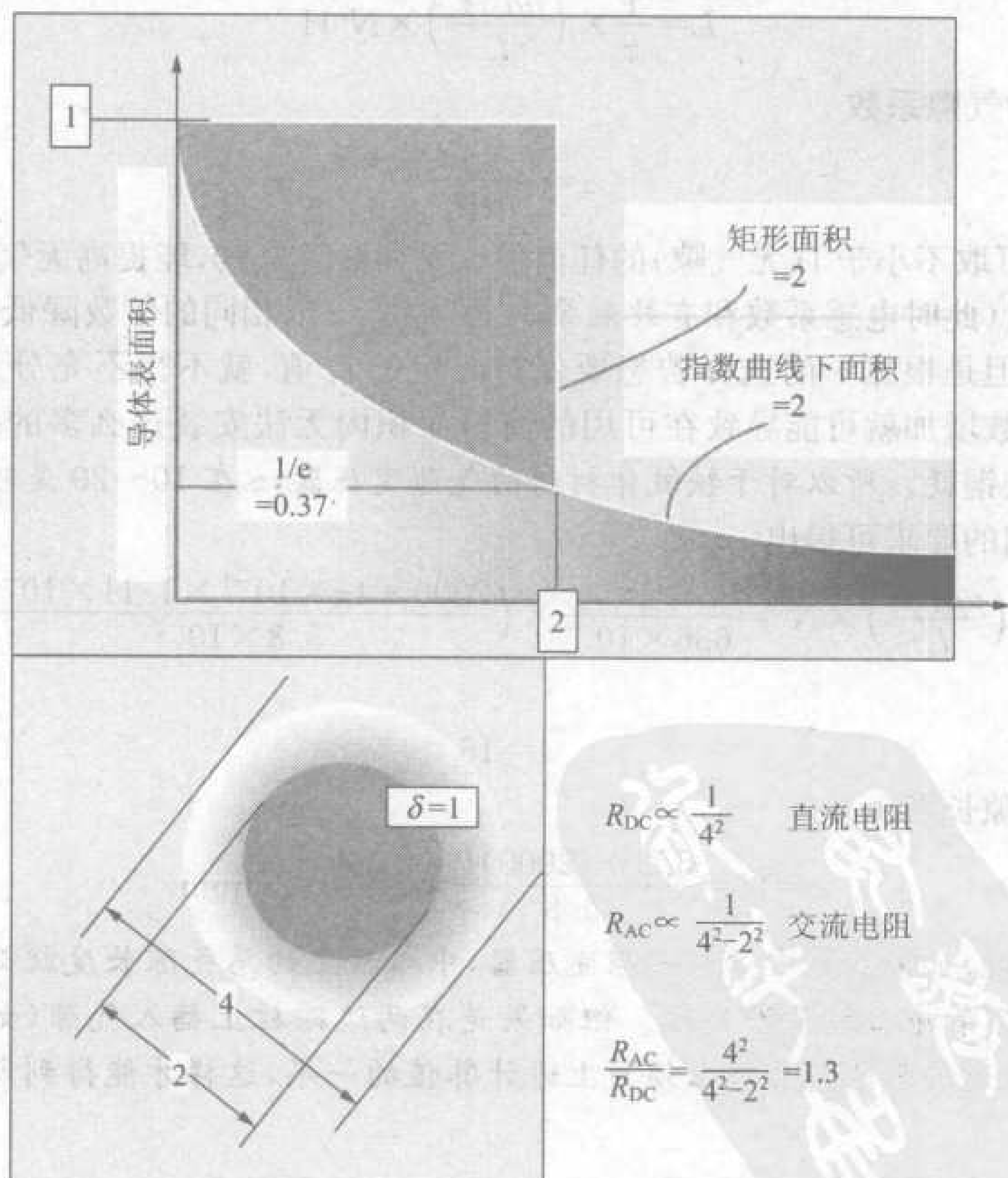


图3-3　集肤深度和交流电阻诠释图

单股导线能承受多大的电流？这完全取决于其热量累积和保持整个变压器温升的要求。根据应用指南或是经验法则，反激变压器电流密度一般取 400cmil/A，这也是以后分析中的典型值。

注意：北美洲用 cmil/A 来表示电流密度，实际上就是每安培面积数，不是每个单位面积的安培数（一般意义的“电流密度”）。所以较高的 cmil/A 值实际上是较小的电流密度（反之亦然），将会产生较低的温升。

定义集肤深度 δ 为导体表面到电流密度为表面的 1/e 处的距离。注意到在非高频情况下，表面的电流密度与穿过整个铜线的电流密度等值。对指数曲线取较理想的近似值，则可认为表面的电流密度值一直保持不变，直到集肤深度时才改变且之后极速降为 0。这是因为指数曲线有一个有趣的特性，从 0 到无穷大曲线下的面积等于经过 1/e 点的长方形面积（如图 3-3 所示）。

所以当使用圆形导线时，如果选择导线直径为集肤深度两倍，则表示导线内部到表面无大于集肤深度的空间，导线面积可充分利用。这种情况下，认为导线有等于直流电阻的交流电阻值。只要导线厚度用这种方法选择，此时就不需考虑高频效果了。

若使用铜皮，其厚度也需约为集肤深度的两倍。

图 3-4 是选择导线规格和厚度的简单示意图，图中上半部分是根据典型值 400cmil/A 得到的导线电流承载能力。但这些读数明显是根据所要得到的电流密度进行线性划分的，图中的垂直格表示导线规格号。图中给出了一个开关频率为 70kHz 的例子，用同样的方法，对于前面所讲的实例，可以得到 150kHz 工作条件时需要 27 号线。但 400cmil/A 情况下导线的电流承载能力只有 0.5A（若电流密度为 800cmil/A 只能得到 0.25A）。又因为一次电流斜坡中心值重复出现且估计值为 1.488A，所以需要 3 股 27 号线（并绕）以得到 1.5A 的组合电流承载能力（稍高于所求）。

实例中的二次侧，已将所有电流集总为 15A、5V 的等效负载。但实际上它仅有其 2/3 大小，值为 10A。故原本计算约 34A 的电流斜坡中心值实际值为 $(2/3)\times 34 = 22.7$A，为得到电流平衡，则有 $34-22.7=11.3$A 电流折算到 12V 绕组上，且其值为 $(5.6/13)\times 11.3=4.87$A，所以 12V 输出端的电流斜坡中心值为 4.87A。这样便可利用以下选择 5V 绕组参数同样的方法来选择 12V 绕组。

因只需两匝绕组且有较高的电流承载能力，于是考虑用铜皮作 5V 绕组。图中沿着 27 号导线的垂直线可以找到此频率下的合适厚度（2δ），大概为 14mil。但因 5V 二次电流斜坡中心值约为 23A 且使用铜皮，于是无法得知其是否满足典型值 400cmil/A，需进一步计算。

1cmil 等于 0.7854mil^2，400cmil 就是 $400\times 0.7854=314$mil^2（注 $\pi/4=0.7854$）。所以 23A 需要 $23\times 314=7222$mil^2，但铜皮的厚度为 14mil，于是我们需要的铜皮宽为 $7222/14=515$mil，也就是约为半英寸。参照图 3-5 中 EI-30 骨架，其可容许 530mil 宽的铜片，刚好合适。注意，如果所需的宽度不够，则有必要寻找另外的磁心，即更大宽度的磁心，美国的 EER 型磁心可以选择，或是考虑用多股圆导线并绕的方法。问题是

46股27号线并绕的体积太大，很难绕制，也会增大漏感。于是可以把11或12股导线绕成一股，然后用4股这样的导线股(并联导电)边靠边地排列形成变压器的一层。所以对于两匝绕组，我们需要绕两层这样的平行层。

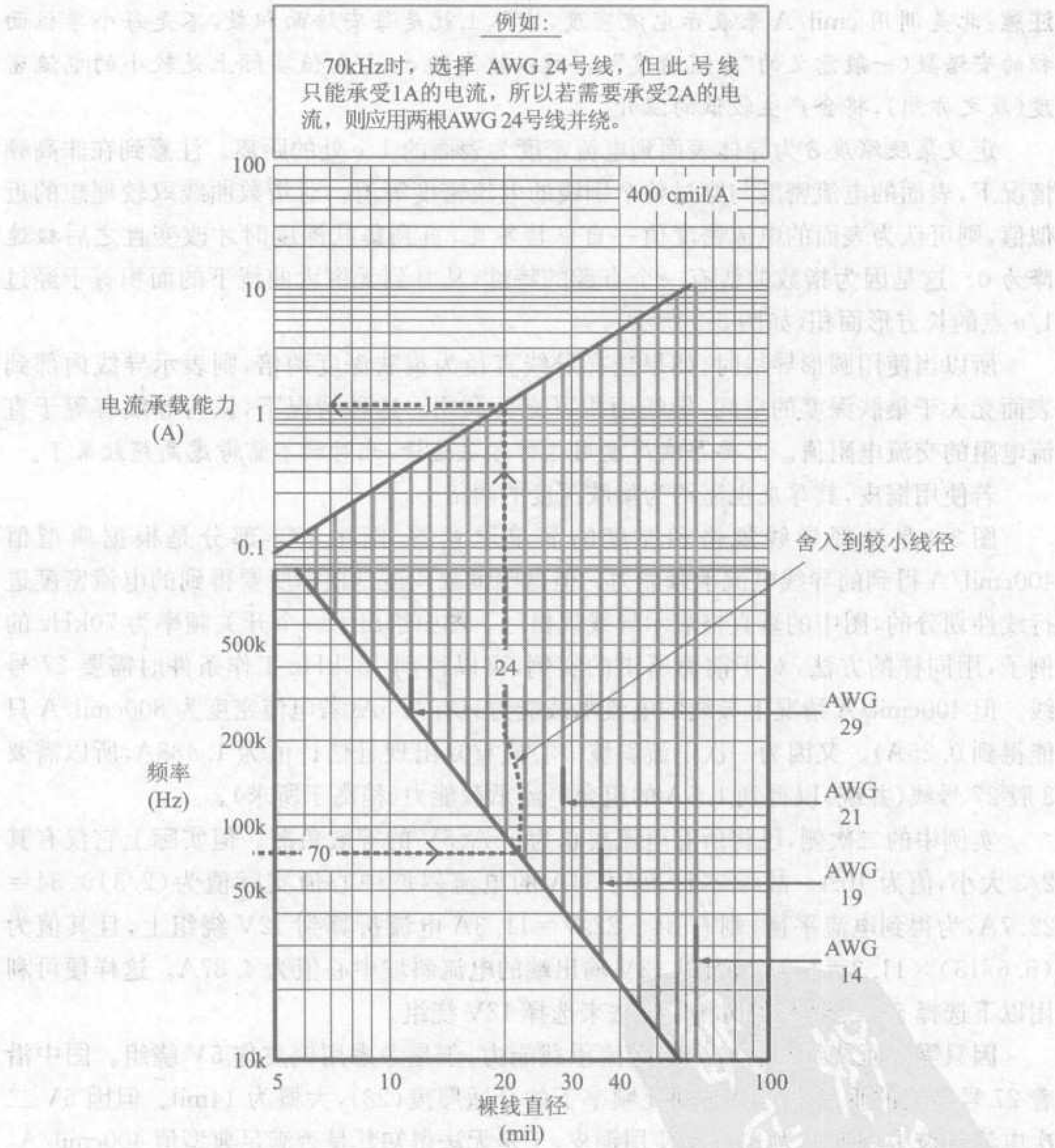
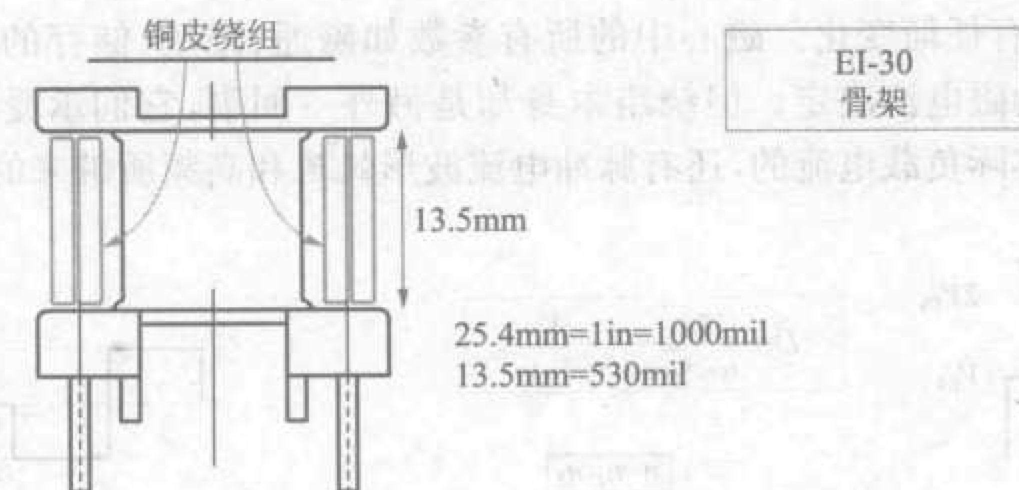


图3-4　基于集肤深度的导线和铜皮厚度选择图

3.2　正激变换器磁学技术

本节所讲述的设计步骤都只针对单管正激变换器，但大体步骤同样适用于双管正激电路。



如果铜皮厚度为14mil，则其横截面积为$14\times530=7420\text{mil}^2$

若电流为23A，则电流密度为$7420/23=323\ \text{mil}^2/\text{A}$，
即$323\times(4/\pi)=\underline{411}\text{cmil/A}$（稍大于400cmil/A）。

图 3-5　验证 EI-30 骨架能否安装 23A 铜皮

3.2.1　占空比

正激变换器占空比为

$$V_O=V_{IN}\times D\times\frac{n_S}{n_P}$$

同 buck 电路占空比公式相比较，上式的唯一不同之处只有 n_S/n_P 项。从前面的讨论可知，这是降压变压器的绕组匝比造成的。所以可以认为输入电压折算到变压器二次侧，该值为 $V_{INR}=V_{IN}/n$（其中 $n=n_S/n_P$），它施加在二次开关节点上。于是从此点开始，可得到一简单 DC-DC buck 电路，其输入电压为 V_{INR}，输出电压为 V_O（如图 3-6 所示）。因正激变换器中输出电感的设计步骤与 buck 电路中相同，故不再重述。但正激变压器却完全不同于反激变压器，必须详细论述。

注意：输出电感设计中，应注意典型正激变换器中的大电流电感，计算得到的导线规格可能会太大而不便于在磁心或骨架上绕制。这种情况下，可以用多股较细导线并绕而使其更易绕制。另外，输出电感和其他电感设计很少考虑高频集肤深度，故应选择较适合线径的导线并绕，使其有足够大的总的横截面积并将温升控制在 40℃～50℃之间。

与反激变换器不同，正激变换器的二次绕组和一次绕组同时流过电流，这使磁心磁通几乎完成抵消。但一次电流波形中仍有一与负载无关的分量，这就是*励磁电流*，如图 3-6 中左边灰线所示。空载时，这部分电流就是通过一次绕组和开关的全部电流（假定占空比固定）。一旦负载流过电流，二次绕组电流增加，一次绕组电流也会增加。这两种电流的增加都与负载电流成正比，所以它们的增量也相互成比例，这个比例常数就是匝比。但更重要的是，它们是*反向的*，正如图 3-6 中所示，一次电流从变压器同名端进，异名端出，二次电流此时却从异名端进，同名端出。所以变压器磁心中的总磁通量还是同空载时一样，并未发生改变（假定占空比固定），因为磁心并未"发现"流经

绕组的总安匝数有任何变化。磁心中的所有参数如磁通、磁场、储存的能量甚至是磁心损耗，都仅由励磁电流决定。但绕组本身却是另外一回事，它们承受所有的电流冲击，其中有来自实际负载电流的，还有脉冲电流波形锐边和高频所带来的冲击。

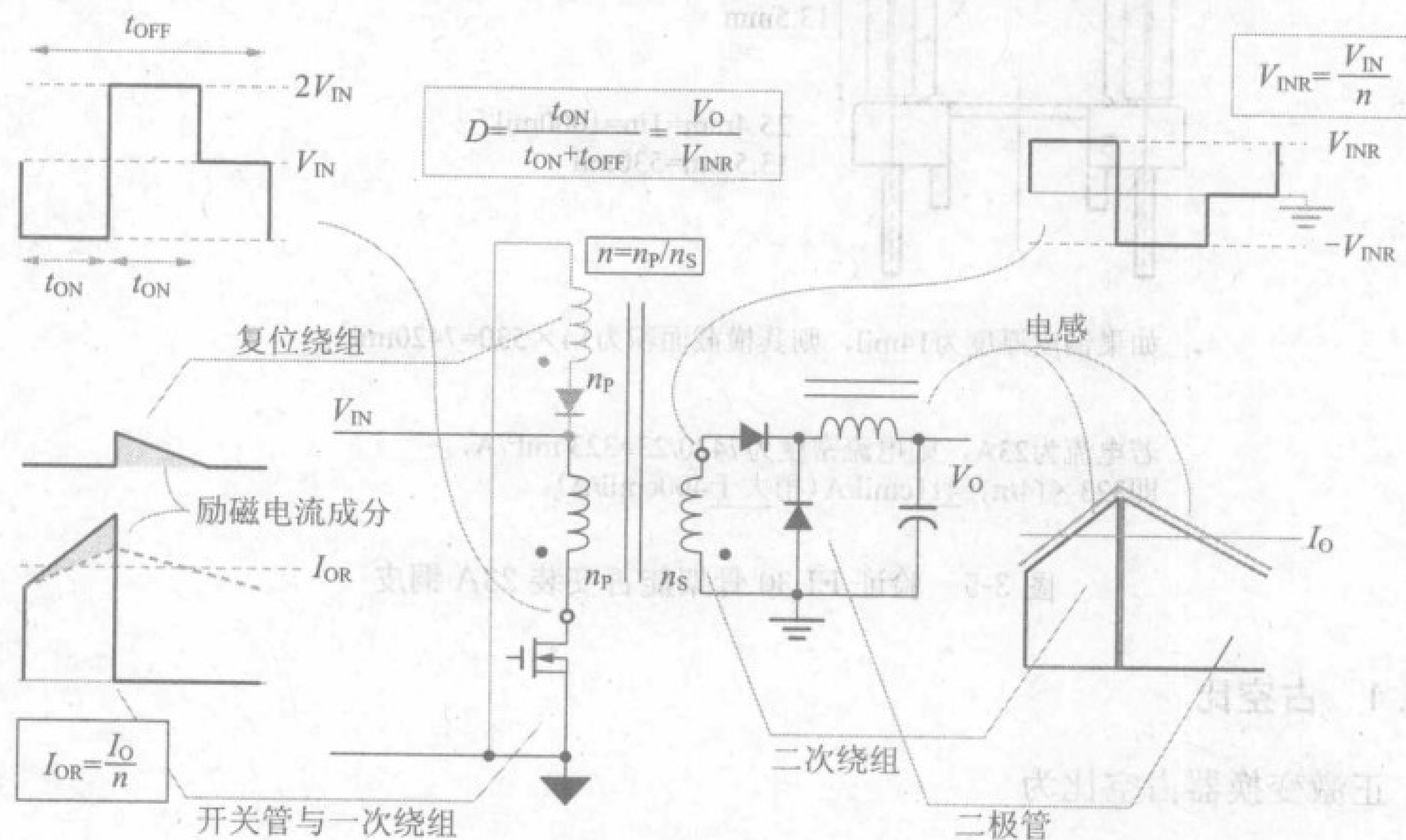


图 3-6 单端正激变换器电路

励磁电流不会经变压器耦合到二次侧，从这种意义上来说，它相当于“并联的漏感”。我们会发现，将励磁电流部分从整个开关电流中减去后，一次、二次电流比将刚好等于匝比。换句话说，励磁电流与一次、二次匝数比无关——它仅存在于一次侧。

但实际上励磁电流是变压器中唯一储存能量的部分，从这点讲，与反激变换器相似。如果需要得到稳态的电路情况，变压器每个周期都必须复位（输出电感同样需要复位）。但不幸的是，因为输出二极管反向，励磁能量不能被耦合，也就不能将这部分能量传送到二次侧。如果不管这些能量，它肯定会像反激变换器中漏感尖峰一样损坏开关管。但因效率问题，我们又不想消耗这部分能量，所以通常的解决方法是用“复位绕组”，如图 3-6 所示。注意到这个绕组如同反激中的一次绕组，只有在开关管关闭的时候才导通，将励磁能量续流送回输入电容。因为二极管的导通压降和复位绕组的电阻，这个能量流通部分也会产生一些损耗。但要注意到，实际的漏感能量也会通过复位绕组回到输入端，所以就不需要另外的钳位电路了。

因为各种原因（如在任何情况下必须首先能够保证变压器复位，和许多与产品相关的原因），复位绕组的匝数通常准确地等于一次绕组匝数。根据变压器功能，在开关截止时原边开关节点（MOSFET 漏极）电压就会升至 $2V_{IN}$。所以对通用电网输入的离线式单管正激变换器，开关的耐压至少要达到 800V。

一旦变压器复位（即复位绕组电流降为 0），开关管漏极电压瞬间降到 V_{IN}，也就是说，此时已无电压加在一次绕组上，二次绕组上也同样无电压。输出端的钳位二极管

(即图 3-6 中连接二次地的二极管)为输出电感续流。注意,实际上变压器复位后开关管漏极上会有一段时间的振荡电压,其平均值大小约为 V_{IN}。这种现象的产生应归因于各种未经试验证明的寄生效应(图中未给出),然而这个振荡电压却是引起辐射 EMI 的重要原因。

注意到在变压器复位之前,二次绕组一直都未导通,因为输出二极管(即连接二次绕组同名端的二极管)在复位绕组导通期间一直反向而无法导通。

还应注意,不管在什么情况下,这种正激变换器的占空比都不能超过 50%,其原因是必须在每个周期都无条件地保证变压器完全复位。既然不能直接控制变压器电流波形,就不得不留出足够的时间让复位绕组中的电流自动降为 0,换句话说,不得不让变压器中的伏秒数平衡自然地发生。然而因为复位绕组匝数与一次绕组匝数相等,加在复位绕组上的电压当开关管导通时等于 V_{IN},在开关管截止时也等于 V_{IN}(反向),所以 t_{OFF} 内的复位时间就会等于 t_{ON}。故如果占空比超过 50%,t_{ON} 就必然总是大于 t_{OFF},此时变压器就无法复位,而最终将损坏开关管。所以为获得足够大的 t_{OFF},占空比就一定要小于 50%。

众所周知,正激变压器通常工作在 DCM(断续导通模式)下(但其输出电感通常工作在 CCM(连续导通模式)下,且 $r=0.4$),且变压器的磁通对于任何负载都不变,故可逻辑地推导出变压器不储存流经输出端的任何能量。于是,真正的问题产生了——是什么决定了正激变压器的功率传输能力?直观地,我们不能用任意的变压器型号产生任意的输出功率瓦数,那到底是什么决定变压器的型号选择?后面章节将会得出结果,这只简单地取决于在不使变压器温升太大的情况下,磁心有效的窗口面积能够容入的铜导线数(更重要的是,怎样更好地利用这个有效面积)。

3.2.2 最恶劣电压输入

设计中最基本的问题总是——怎样的输入电压是磁学设计的恶劣条件(磁心饱和)?对正激变换器的输出电感来说,这个最坏工况很明显——像所有 buck 变换器一样,需要在最大输入电压 V_{INMAX} 时设置其电流纹波率约等于 0.4。但对于变压器,在做出合适的结论之前要进行一些必要的分析。

正激变换器中变压器工作在 DCM 模式下,但占空比由工作在 CCM 模式下的输出电感决定。所以尽管其实际工作是在 DCM 模式,变压器的占空比却从属于 CCM 模式下的占空比 $D=V_O/V_{INR}$。这两个同步发生的 DCM+CCM 相互影响导致一个有趣的现象发生,即不管输入电压如何变化,加在正激变换器变压器上的伏秒数是常数。以下的计算式将会清楚地说明这一点,参数 V_{IN} 完全被抵消。

$$Et=V_{IN}\times\frac{D}{f}=V_{IN}\times\frac{V_O}{V_{INR}\times f}=V_{IN}\times\frac{V_O\times n}{V_{IN}\times f}=\frac{V_O\times n}{f}$$

所以实际上,在任何输入情况下,不管是高电压输入还是低电压输入,只要输出电感工作在 CCM 模式,电流纹波值 Δ 或磁场都不变。既然变压器工作在 DCM 模式,它的峰值就等于其纹波值,故其峰值也不由 V_{IN} 决定。当然,开关管的电流峰值 I_{SW_PK} 还

是励磁电流峰值 I_{M_PK} 与折算到一次侧的二次电流峰值之和，如下式

$$I_{SW_PK}=I_{M_PK}+\frac{1}{n}\left[I_O\left(1+\frac{r}{2}\right)\right]$$

虽然开关管电流最大值要设定得足够大以至能承受在 V_{INMAX} 时的电流峰值 I_{SW_PK}（此时输出电流折算的电流值为最大峰值），但若仅就变压器磁心讨论，电流峰值大小仅为 I_{M_PK}，与其相关磁场都不由 V_{IN} 决定，这的确是个有趣的现象。同样仅讨论输出电感时，电感的峰值电流不等同于开关管的峰值电流（如 DC-DC 电路 buck 拓扑），但输出二极管的峰值电流仍与其相等。若从开关管电流中减去励磁电流，再根据匝比关系折算到二次侧，则其峰值电流一定等于电感的峰值电流。

故电流 I_M 能有效克服输入电压的变化。我们可直观地这样理解——随着输入电压增加，变压器电流斜坡的斜面会加长，ΔI 也会增加。然而输出电感能够感应到这种变化带来的较高的 V_{INR}，从而会减小占空比，同时变压器的占空比也会减小，从而导致变压器电流纹波值减小。这两种相反力量时刻保持相等，所以最终变压器中电流纹波值就不会改变。

变压器的磁心损耗必然由输入电压决定。其铜耗通常在输入电压最小时最大（DC-DC buck 电路除外）——因为此时输入平均电流必须增大以满足基本的功率要求 $P_{IN}=V_{IN}\times I_{IN}=P_O$。

虽然可选择任一具体的输入电压范围，保证磁心在这个电压范围内不会饱和。但因为铜耗在 V_{INMIN} 时最大，故可得出结论，对正激变换器变压器 V_{INMIN} 为最恶劣条件，而对输出电感，最恶劣条件仍为 V_{INMAX}。

3.2.3　窗口面积利用

观察图 3-7 中 ETD-34 磁心和骨架中典型的绕线方法，可以看出塑料骨架占用了一部分磁心提供的面积，所以有效窗口面积 Wa 从 171mm^2 减少至 127.5mm^2，即只剩下原有效面积的 74.5%。另外，如果两边再留出 4mm 的典型“安全距离”（为了满足国际安全关于一次与二次间的间距和爬电要求的标准），则有效面积只剩 78.7mm^2，这只有原有效面积的 78.7/171＝46%。除此之外，如图 3-8 左边部分所示，对于给定的导线，实际导通（铜线）面积只占其“物理占用”（或称变压器中所占面积）方形面积的 78%。所以到最后，总共只能得到原有效窗口面积的 0.46×0.785＝36%。

更多的面积利用会出现在相互之间的绝缘及有些需要提供的 EMI 屏蔽等方面，所以最终大约只有 30%～35%的有效磁心窗口面积能被铜线真正占用。这正是需要给出一个窗口面积利用系数 K 的原因（稍后将设定其为 0.3 的估计值）。于是有

$$K=\frac{N\times A_{CU}}{Wa}$$

和

$$N=\frac{K\times Wa}{A_{CU}}$$

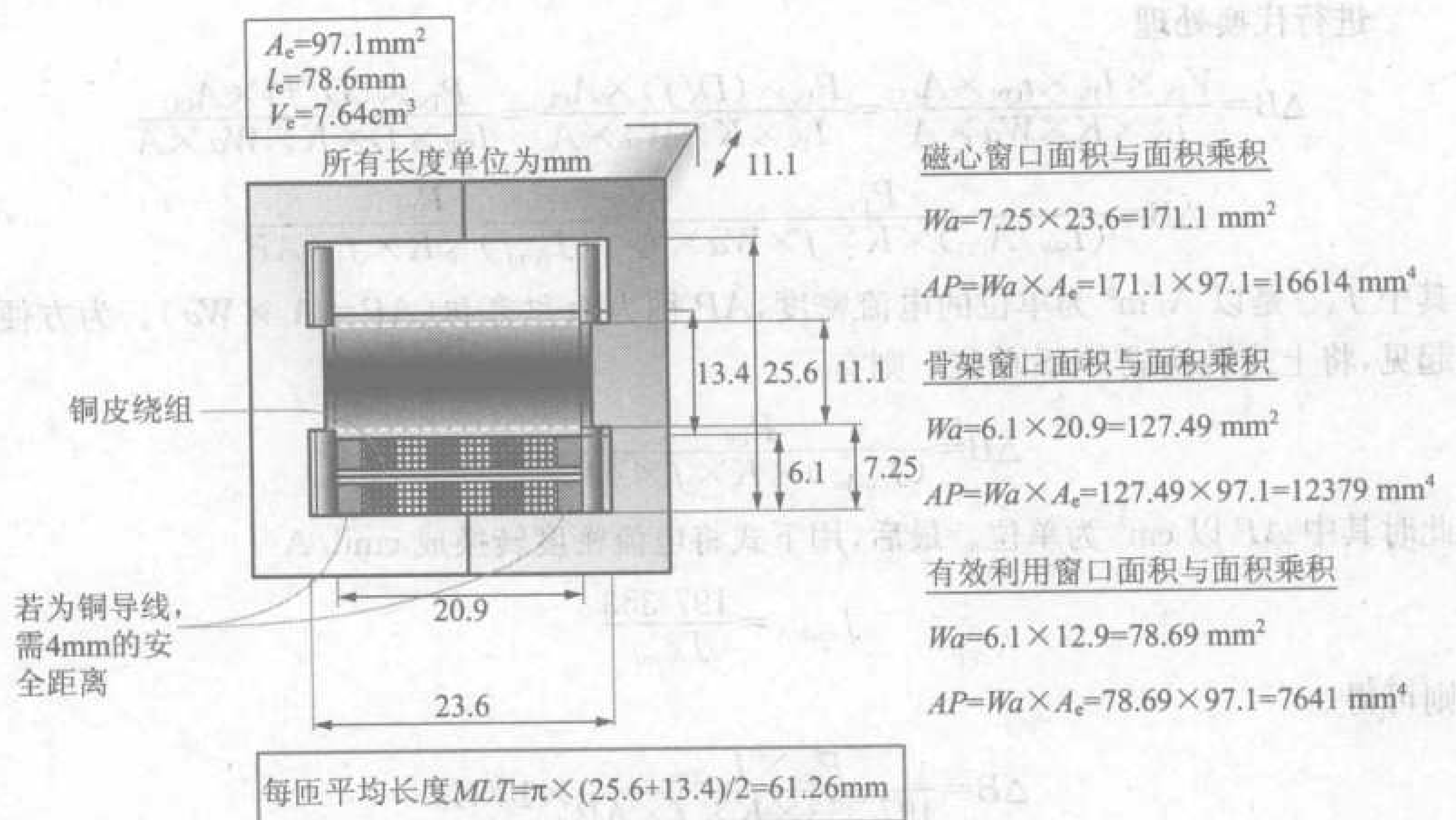


图 3-7　ETD-34　骨架及面积分析

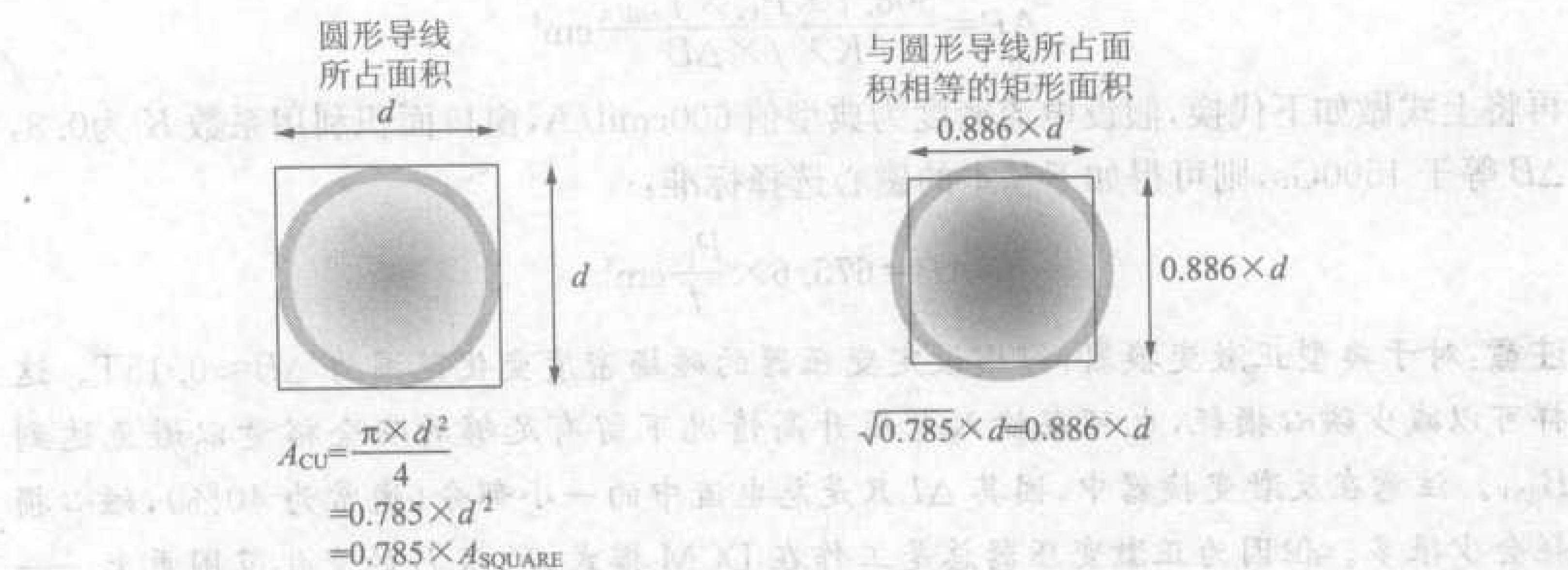


图 3-8　圆导线所占的物理面积和与圆导线导通横截面积相等的方形导线

此处 A_{CU} 为铜线横截面积，Wa 为磁心总的窗口面积（注意，对于 EE、EI 型磁心，这仅为两个窗口其中一个的面积）。

3.2.4　磁心型号与其所通功率

如前所述，原始的电压参数方程为

$$\Delta B=\frac{V_{IN}\times t_{ON}}{N\times A}\text{T}$$

一次绕组匝数 N 用前面式子代替，则可得到

$$\Delta B=\frac{V_{IN}\times t_{ON}\times A_{CU}}{K\times Wa\times A}\text{T}$$

进行代换处理

$$\Delta B=\frac{V_{IN}\times I_{IN}\times t_{ON}\times A_{CU}}{I_{IN}\times K\times Wa\times A}=\frac{P_{IN}\times(D/f)\times A_{CU}}{I_{IN}\times K\times Wa\times A}=\frac{P_{IN}\times(D/f)\times A_{CU}}{I_{SW}\times D\times K\times Wa\times A}$$

$$\Delta B=\frac{P_{IN}}{(I_{SW}/A_{CU})\times K\times f\times Wa\times A}=\frac{P_{IN}}{(J_{A/m^2})\times K\times f\times AP}$$

其中J_{A/m^2}是以A/m^2为单位的电流密度，AP称为面积乘积（$AP=A_e\times Wa$）。为方便起见，将上式转换成CGS单位。则有

$$\Delta B=\frac{P_{IN}}{(J_{A/cm^2})\times K\times f\times AP}\times 10^8\text{Gs}$$

此时其中AP以cm^2为单位。最后，用下式将电流密度转换成cmil/A

$$J_{cmil/A}=\frac{197\ 353}{J_{A/cm^2}}$$

则可得

$$\Delta B=\frac{P_{IN}\times J_{cmil/A}}{197\ 353\times K\times f\times AP}\times 10^8\text{Gs}$$

求出面积乘积为

$$AP=\frac{506.7\times P_{IN}\times J_{cmil/A}}{K\times f\times \Delta B}\text{cm}^4$$

再将上式做如下代换，假设电流密度为典型值600cmil/A，窗口面积利用系数K为0.3，ΔB等于1500Gs，则可得如下基本的磁心选择标准：

$$AP=675.6\times\frac{P_{IN}}{f}\text{cm}^4$$

注意：对于典型正激变换器，习惯设定变压器的磁场密度变化范围为$\Delta B\approx 0.15$T。这样可以减少磁心损耗，也可在输入电压升高情况下留有足够的安全裕量以避免达到B_{SAT}。注意在反激变换器中，因其ΔI只是总电流中的一小部分（通常为40%），磁心损耗会少很多。但因为正激变压器总是工作在DCM模式，所以B的变化范围更大——与其峰值相等，即$B_{PK}=\Delta B$。所以，若将峰值设为3000Gs，则ΔB也将是3000Gs，其值约是反激变换器设定相同峰值情况下的两倍。故需将正激变换器的峰值B减少到大约1500Gs。

3.2.5　实际例子(8)——正激变换器变压器设计

欲设计开关频率为200kHz的正激变换器，其输入电压范围为90～270V，输出电压和电流分别为5V和50A，效率约为83%。设计其所需变压器。

输入功率

根据设计要求可得

$$P_{IN}=\frac{P_O}{效率}=\frac{5\times 50}{0.83}\approx 300\text{W}$$

磁心选择

根据前述计算规则有

$$AP=675.6\times\frac{P_{\text{IN}}}{f}=675.6\times\frac{300}{2\times10^5}=1.0134\text{cm}^4$$

如图 3-7 所示，ETD-34 的磁心面积乘积为

$$AP=W\frac{\left[\frac{25.6-11.1}{2}\right]\times23.6\times97.1}{10^4}=1.66\text{cm}^4$$

此为理论值，可能稍大于要求值。但这是最接近于要求的规格尺寸，实际上可刚好满足要求。

集肤深度

集肤深度为

$$\delta=\frac{66.1\times[1+0.0042(T-20)]}{\sqrt{f}}\text{mm}$$

其中 f 的单位为 Hz，绕组温度 T 的单位为℃。假设最大温度值取 $T=80$℃（即最高环境温度为 40℃时可有 40℃温升），f 为 200kHz，则有

$$\delta=\frac{66.1\times(1+0.0042\times60)}{\sqrt{2\times10^5}}=0.185\text{mm}$$

有效热阻

根据 EE-EI-ETD-EC 型磁心经验公式可得

$$R_{\text{th}}=53\times V_e^{-0.54}\ ℃/\text{W}$$

其中 V_e 的单位为 cm^3。且 ETD-34 磁心 $V_e=7.64\text{cm}^3$，于是有

$$R_{\text{th}}=53\times7.64^{-0.54}=17.67℃/\text{W}$$

最大磁通密度变化范围

当最大温升为 40℃时，变压器最大可允许损耗功率为

$$P\equiv P_{\text{CU}}+P_{\text{CORE}}=\frac{\deg C}{R_{\text{th}}}=\frac{40}{17.67}=2.26\text{W}$$

将此损耗功率对半等分为铜耗与磁心损耗（通常如此假设）。则

$$P_{\text{CU}}=1.13\text{W}$$

$$P_{\text{CORE}}=1.13\text{W}$$

故可得磁心允许的单位体积损耗为

$$\frac{\text{磁心损耗}}{\text{体积}}=\frac{1.13}{7.64}\Rightarrow148\text{mW/cm}^3$$

查表 2-5 中“B 类”可得

$$\frac{\text{磁心损耗}}{\text{体积}}=C\times B^p\times f^d$$

其中 B 的单位为 Gs，f 的单位为 Hz。求解得 B 为

$$B=\left(\frac{\text{磁心损耗}}{\text{体积}}\times\frac{1}{C\times f^{d}}\right)^{1/P}$$

若采用铁氧体磁心 3C85(立方结构铁淦氧)，则从表 2-6 可得 $P=2.2$、$d=1.8$ 和 $C=2.2\times10^{-14}$。故有

$$B=\left[148\times\frac{1}{2.2\times10^{-14}\times2^{1.8}\times10^{5\times1.8}}\right]^{1/2.2}=720\text{Gs}$$

上式中的 B 代表实际变换器工作的 B_{AC} 大小，于是可得允许变化的磁通密度范围为

$$\Delta B=2\times B=2\times720=1440\text{Gs}$$

伏秒数

根据前述的电压参数方程，有

$$\Delta B=\frac{100\times Et}{Z\times A}\text{Gs}$$

其中 A 代表单位为 cm^3 的有效磁通面积。为了满足 20ms 的典型维持时间要求，同时不应用特殊型号的输入电容，将一般正激变换器的占空比在低压输入时设定在 **0.35** *左右*，此低压输入电压为 $90\times\sqrt{2}=127\text{V}$。故可得(任何输入电压情况)实际工作的伏秒数为

$$Et=V_{IN}\times\frac{D}{f}=127\times\frac{0.35}{2\times10^{5}}=222.25\text{V}\mu\text{s}$$

匝数

令 $\Delta B=1440\text{Gs}$，依据以下方程式求解 N

$$\Delta B=\frac{100\times Et}{Z\times A}\text{Gs}$$

$$n_P=\frac{100\times Et}{\Delta B\times A}=\frac{100\times222.25}{1440\times0.97}=15.9\text{匝}$$

注意，此处所求 N 值并未考虑到(一次)电感因素的影响，但此种情况下所求值也是所需值。虽然通过改变 B 与 I 的常数比，电感的变化会影响励磁电流和开关电流峰值大小，但 B 不因电感改变而改变，仍保持不变。

假设二极管正向导通为 0.6V，其所需匝比为

$$n=\frac{n_P}{n_S}=\frac{V_{IN}}{V_{INR}}=\frac{V_{IN}}{\left(\frac{V_O+V_D}{D}\right)}=\frac{127\times0.35}{5+0.6}=7.935$$

二次绕组匝数为

$$n_S=\frac{15.9}{7.935}=2.003\text{匝}$$

若此匝数值不是整数，则须将其约成最接近的(较大)整数，然后重新计算一次匝数、磁通密度变化范围和磁心损耗(步骤与反激计算类似)。于是可得到以下结果：

$$n=8(\text{匝比})$$

$$n_P=16\text{匝}$$

$$n_S=2\text{匝}$$

二次铜皮厚度与损耗

前述的集肤深度实际上是关于单股导线空间面积的概念。为简单起见，忽略了邻近绕组之间对电流分布可能造成的较大影响。在现实中，就连环形面积的导线也不是非常适合通过高频电流。每个绕组之间都会有相互影响的面积，当此种影响在邻近绕组上发生冲突时，电荷分布就会被改变，从而（在其自身导体面积内）产生涡流电流。这种影响被称为邻近效应，它能急剧地增加变压器的交流阻抗，从而增大铜耗。

改进"邻近效应"的首要措施是使产生的磁通能够相互抵消。在正激变换器中，由于一次和二次绕组同时流过电流，并且方向相反，产生的磁通趋于自动抵消。但是，此过程中磁通并不能完全抵消，特别是在正激变换器常用的大功率情况下。因此，进一步地减小邻近效应可通过如图 3-9 所示的分层交替绕制方法来实现。

一般为节省空间，尽可能将一次与二次绕线层紧靠，这样可增强绕线层相邻局部面积的抵消能力，也可有效地防止相邻绕线层之间的安匝数累积。虽然安匝数与引起邻近损耗的局部面积成正比，但绕线分层过多却不现实。因为如此一来，将会需要更多一次与二次之间的隔离、接线端以及每个接触面的 EMI 屏蔽层（若要求屏蔽）。实际上所有这些将导致成本增加，还会带来更大而不是更小的漏感。故几乎所有的中等功率离线式电源都只将一次绕组分成两层，且分别分布在单层二次绕组的两侧。

减少损耗的另外一种方法是减小导体厚度，可通过多种途径实现。例如，将多股单根导线并联绕制，在此过程中其整个绕线的直流阻抗不变，但交流阻抗会先升后降。另外，若用铜皮进行绕制，减小其厚度，交流阻抗则会先降后升。

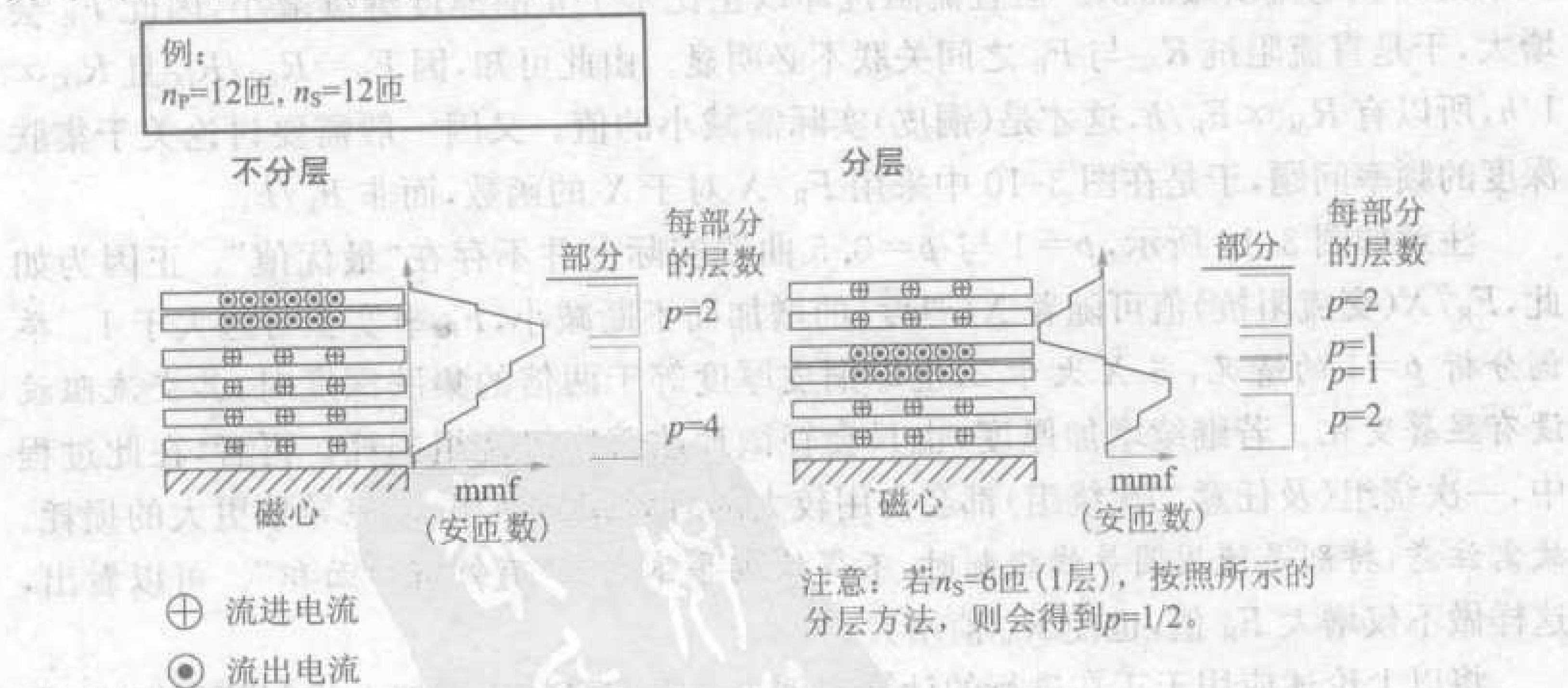


图 3-9 如何分层绕制减少邻近损耗

图 3-9 中，定义 p 为每部分的绕组层数，注意分层绕制中 p 如何重新分布。

如何估算实际损耗，多威尔将多维问题简化为更简便的一维问题。基于他的分析，可知存在每层的最优厚度。一般认为这个厚度应远小于 $2\times\delta$，其中 δ 为前述的集肤深度。

注意:反激变换器中,为简单起见而忽略邻近效应。因一次与二次绕组在任何情况下都不会同时导通,故分层将不起任何作用。但反激也会采用与正激相同的分层绕制,其目的是为了增强一次和二次之间的耦合作用,从而减少漏感。然而,这样却会增加容性耦合,除非接地屏蔽安装在一次和二次的接触面上。屏蔽一般能够减少耦合到输出的高频噪声和抑制共模传导EMI,但它也会增大漏感,对此反激变换器尤需关注。同样需注意,屏蔽层还应非常薄,否则会引起很大的自身涡流电流。再者,一次和二次屏蔽不能相互连接,否则它们将形成变压器中一匝短路绕组。

图3-10是根据多威尔方程,将铜皮绕组变压器通过方波电流(单向)而绘出的曲线。注意,原始的多威尔曲线实际上是F_R对于X的函数,但图中所示为F_R/X对于X的函数。其中

$$F_R=\frac{R_{AC}}{R_{DC}}$$

$$X=\frac{h}{\delta}$$

h指铜皮厚度。因为F_R仅是交流阻抗与直流阻抗的比值,所以不绘出F_R对于X的函数曲线。所以我们真正所需的是R_{AC}的最小值而非F_R的,而"最优(最小)R_{AC}值"未必对应最低F_R值。

用单股铜皮举例理解上述观点(与图3-3所用方法类似)。若逐渐增加铜皮厚度,一旦其厚度超过2δ,交流阻抗将不再变化,因为在铜皮的两边都可得到δ限制的一定大小的高频电流横截面积。但直流阻抗却以正比于$1/h$的速度继续减小,因此F_R会增大,于是直流阻抗R_{AC}与F_R之间关联不必明显。由此可知,因$F_R=R_{AC}/R_{DC}$且$R_{DC}\propto 1/h$,所以有$R_{AC}\propto F_R/h$,这才是(铜皮)实际需减小的值。又因一般需要讨论关于集肤深度的频率问题,于是在图3-10中采用F_R/X对于X的函数,而非F_R/h。

注意如图3-10所示,$p=1$与$p=0.5$曲线实际上并不存在"最优值"。正因为如此,F_R/X(交流阻抗)值可随着X(厚度)的增加而不断减小,F_R事实上可远大于1。举例分析$p=1$的情况,当X大于2,也即铜皮厚度等于两倍的集肤深度时,其交流阻抗没有显著变化。若继续增加厚度,也只会轻微地改善次级绕组损耗。再者,在此过程中,一次绕组(及任意二次绕组)都会占用较大的有效窗口面积,这将导致更大的损耗。故需注意,特别是使用圆导线绕制时,不得使铜导体充满"有效窗口面积"。可以看出,这样做不仅增大F_R值,也使R_{AC}值增大。

将以上论述应用于正在进行的计算实例中。在ETD-34骨架上绕制两层铜皮,作为输出5V的二次绕组。根据一次绕组的分层绕制方法,每一部分只有一层铜皮,即二次侧每部分的层数为$p=1$。计算损耗,若在允许范围内,则可作为最后结果。

选择合适的电流密度(约400cmil/A可满足要求)

可用下式

$$h=\frac{I_O\times J_{\text{cmil/A}}\times 10^2}{\text{宽度}\times 197\ 353}\text{mm}$$

其中 h 是单位为 mm 的铜皮厚度，I_0 为负载电流（例中为 50A），宽度为铜皮带的有效宽度（ETD-34 中为 20.9mm）。

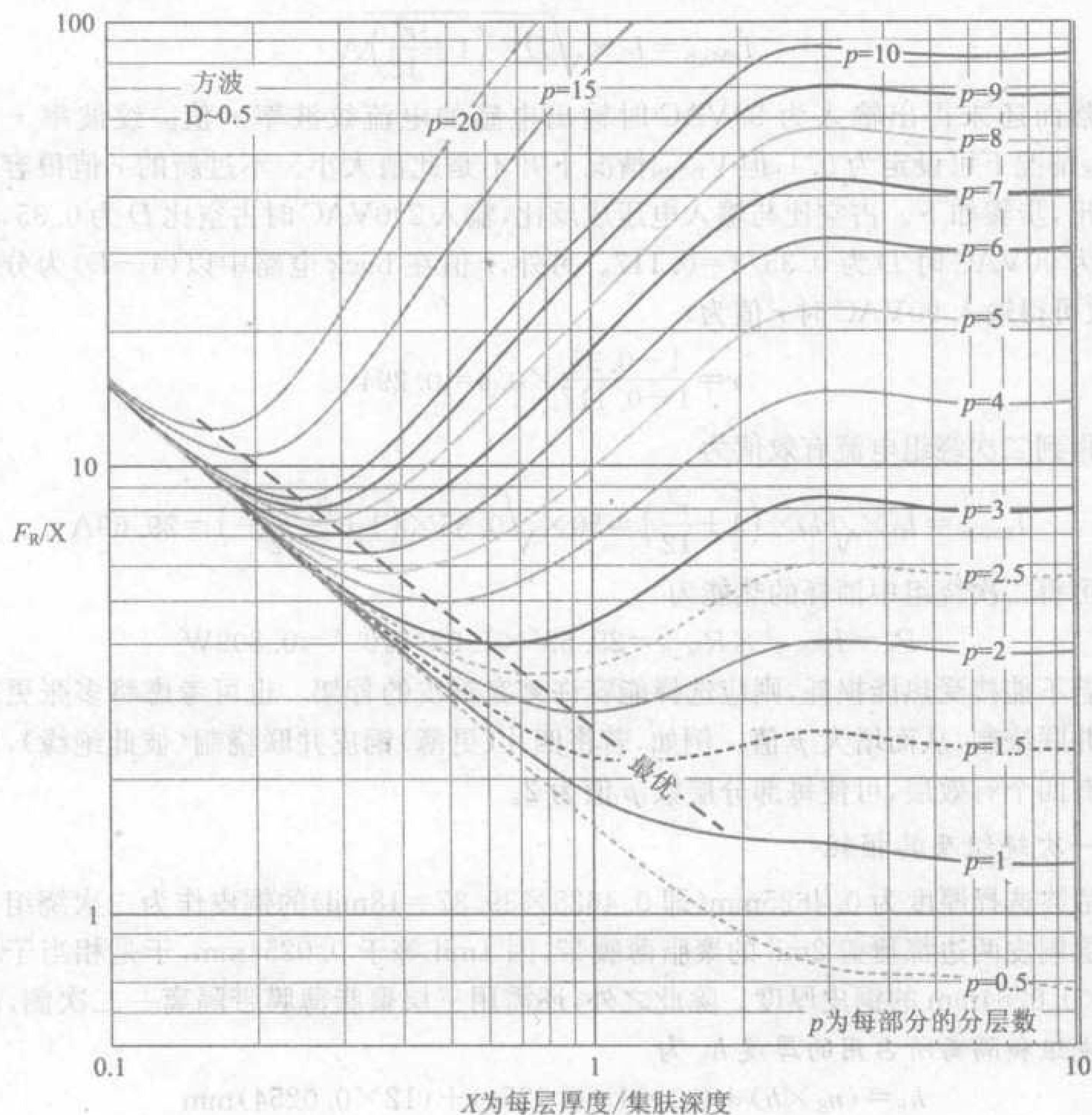


图 3-10 根据铜皮厚度变化找出最低的交流阻抗

X 值可直接根据图 3-10 得出或是取 2.5，而 F_R/X 取估计值为 1.4，故可得

$$h = X \times \delta = 2.5 \times 0.185 = 0.4625\text{mm}$$

ETD-34 每匝平均长度 MLT 为 61.26mm（如图 3-7 所示），铜的电阻率 ρ 为 $2.3 \times 10^{-5}\Omega/\text{mm}$，于是二次绕组阻抗（单位 Ω）为

$$R_{\text{AC_S}} = \left(\frac{F_R}{X}\right) \times \frac{\rho \times MLT \times n_S}{\text{宽度} \times \delta} = (1.4) \times \frac{2.3 \times 10^{-5} \times 61.26 \times 2}{20.9 \times 0.185} = 1.02 \times 10^{-3}$$

因 F_R/X 设定为 1.4，则相应 F_R 值为

$$F_R = 1.4 \times \frac{h}{\delta} = 1.4 \times \frac{0.4625}{0.185} = 3.5$$

虽然该数值较大，但如前所述，由于对应的 R_{AC} 值减小，故这种选择还是合理的。

此时，二次电流与典型的开关波形类似，且其斜坡中心值等于负载电流(50A)，而电流纹波率由输出滤波电感决定，故可得其有效值为

$$I_{RMS_S}=I_O\times\sqrt{D\times\left(1+\frac{r^2}{12}\right)}\mathrm{A}$$

然而还未得出输入为90VAC时输出电感的电流纹波率 r 值。纹波率 r 值在 V_{INMAX} 情况下可设定为0.4，但 V_{INMIN} 情况下并不是此值大小。不过新的 r 值很容易计算得出，步骤如下。占空比与输入电压成反比，输入270VAC时占空比 D 为0.35，故当输入为90VAC时 D 为0.35/3=0.117。另外，r 值在buck电路中以$(1-D)$为分母变化，故可得输入90VAC时 r 值为

$$r=\frac{1-0.35}{1-0.117}\times0.4=0.294$$

于是得到二次绕组电流有效值为

$$I_{RMS_S}=I_O\times\sqrt{D\times\left(1+\frac{r^2}{12}\right)}=50\times\sqrt{0.35\times\left(1+\frac{0.294^2}{12}\right)}=29.69\mathrm{A}$$

最后可得二次绕组中消耗的热能为

$$P_S=I_{RMS_S}{}^2\times R_{AC_S}=29.69^2\times1.02\times10^{-3}=0.899\mathrm{W}$$

若不能接受热能损耗，则应选择能容许更宽铜皮的骨架。也可考虑将多张更簿的铜皮并联绕制，从而增大 p 值。例如，若将四片(更簿)铜皮并联绕制(彼此绝缘)，则二次侧有四个有效层，可使每部分层数 p 值为2。

一次绕组及其损耗

最终选择厚度为0.4625mm(即0.4625×39.37=18mil)的铜皮作为二次绕组。假设每层铜皮两边都覆盖2mil的聚脂薄膜带，因1mil等于0.0254mm，于是相当于增加了4×0.0254mm的铜皮厚度。除此之外，还需用三层聚脂薄膜带隔离一二次侧，故得二次绕组和隔离所占用的厚度 h_S 为

$$h_S=(n_S\times h)+(n_S\times4\times0.0254)+(12\times0.0254)\mathrm{mm}$$

或是

$$h_S=n_S\times(h+0.102)+0.305\mathrm{mm}$$

故例中所求值为

$$h_S=2\times(0.4625+0.102)+0.305=1.434\mathrm{mm}$$

ETD-34磁心与骨架之间高度为6.1mm，于是只剩下6.1−1.434=4.67mm高度可利用，所以一次绕组每部分高度只能为2.3mm。最终应验证此空间是否能容许所选一次绕组。

一次绕组只能有12.9mm的宽度(因为两边都需要4mm的安全距离，而二次绕组有聚脂薄膜带覆盖铜皮，故不需安全距离)。所以需选择最佳方法使此空间能绕制8匝绕组，且损耗最小。

注意：并不是必须使用特定厚度的绝缘胶带，只要其能安全承受所需的特定电压即可。例如，如果既适合产品要求，又可节省成本，或是某种程度上可提高性能，则可选择

1mil 或是 1/2mil 的绝缘带。

首先需理解绕组导线的基本概念。如图 3-3 所示的独立导线，若增加其直径，则高频电流可通过的横截面积为$(\pi\times d)\times\delta$。且电阻与横截面积成反比，于是有 $R_{AC}\propto 1/d$，从而 $R_{DC}\propto 1/d^2$，则 $F_R\propto d$，即可得 $R_{AC}\propto 1/F_R$。这表示 F_R 值越大(更大直径)则交流阻抗越小，因为直径增加则高频电流所能通过的环面积也会增大。然而，此法并不适用于"非独立"导线情况。因为增加导线直径，将不可避免地增加更多的层数，且根据多威尔方程可知，其损耗将会增大而不是减小。

图 3-11 左上部分为多威尔原始曲线，是 F_R 关于 X(即 h/δ)变化的函数，每条曲线的变化参数是每部分的层数 p。多威尔曲线仅适用于铜皮，不管实际的一二次匝数(电学观)而只在乎有效的每部分层数(场学观)。故当使用圆导线时，其直径 d 须转换成有效的铜皮厚度。回顾图 3-8 的右图，可用比 d 值稍小厚度的铜皮代替圆导线(即体积相等，且为方形的铜皮)。例如需得到 $X=4$ 的铜皮，则导线直径应为 1/0.886=1.13 X。最后，将所有的铜导体合并(场学观)，从而得到等效的铜皮层。

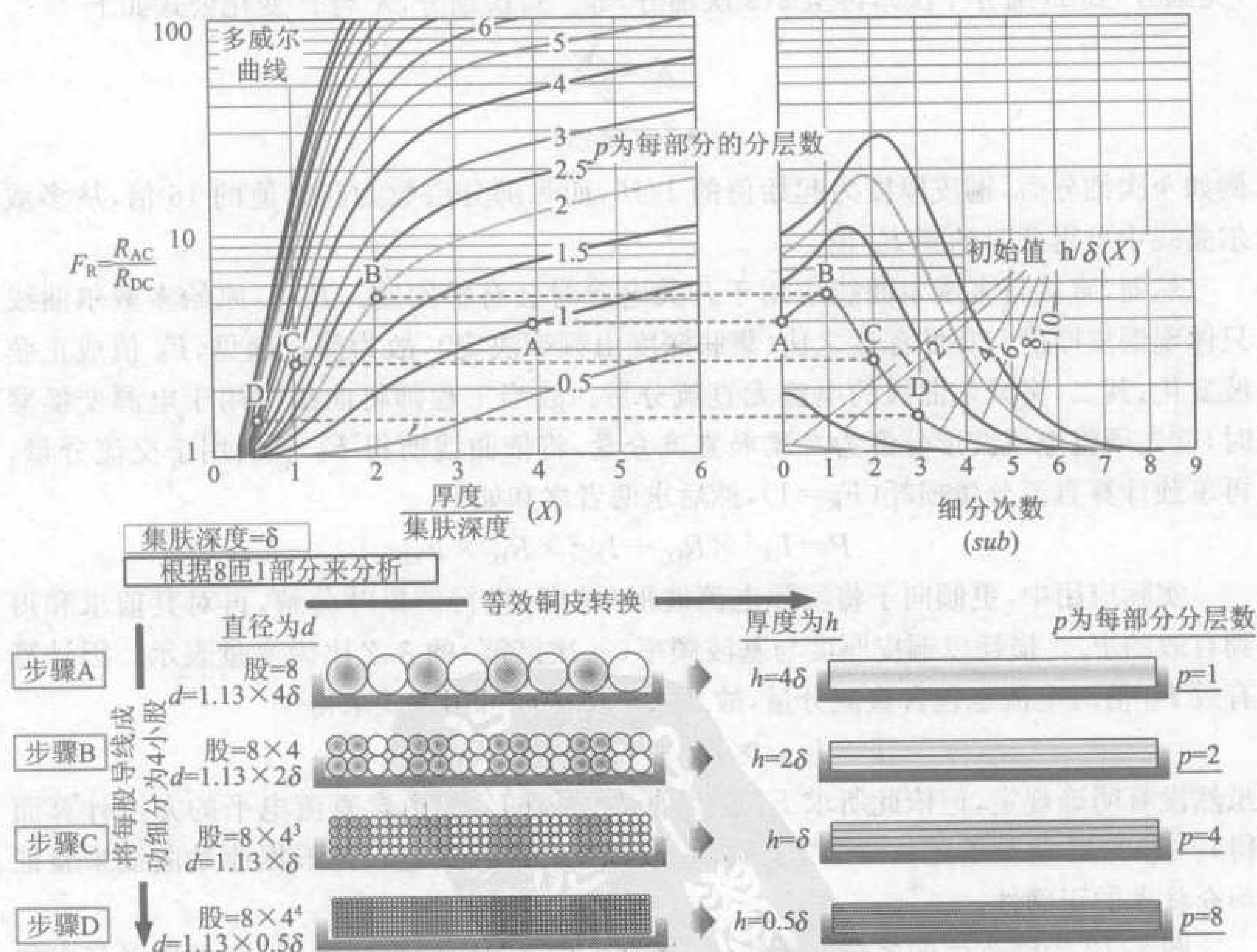


图 3-11 细分过程——直流阻抗不变，导线等效为铜皮绕组

从图 3-11 可见，实现一定转换能最优地绕制导线。假设若干圆导线紧密排列，其直径为 1.13×4δ。再假设这些导线为绕组的某一层，故其可等效为厚度 4δ 的单层铜

皮，即 $X=4$。根据多威尔曲线可知，此时 F_R 值约为4(见图 3-11"A"处)。假定将每股导线分成4小股，于是每小股导线直径只有原来的一半。因

$$A=4\times\frac{\pi\times\left(\frac{d}{2}\right)^2}{4}=\frac{\pi\times d^2}{4}$$

故铜导体所占的横截面积仍保持不变。然而，此时等效的铜皮厚度只为原来的一半，即 2δ(即 $X=2$)。根据多威尔曲线可知，每部分层数 p 值为2，F_R 参考值为5("B"处)。在此过程中，R_{DC} 恒定不变，且有 $R_{AC}\propto F_R$，故 F_R 减小必然会使 R_{AC} 减小。于是当 F_R 值为5时比 F_R 值为4时，情况更差。若继续将导线用同样的方法进行细分，便可得每部分层数 p 为4，且 $X=1$，F_R 值降为2.6("C"处)。若再继续将导线细分，则可得每部分为8层，$X=0.5$ 且 F_R 值为1.5("D"处)，此 F_R 值较适合。

注意，以上步骤已在图 3-11 右图中给出，其横坐标为细分的次数(每次将导线分为4个相等直流阻抗部分)。此步骤称为"细分数"(即进行细分的次数)，细分数可从0(无细分)到1(细分1次)，再至2(2次细分)等。每次细分，X 与 P 变化公式如下

$$X\rightarrow\frac{X}{2^{sub}}$$

$$p\rightarrow p\times 2^{sub}$$

例如4次细分后，铜皮厚度为起始值的1/16，而每部分层数为起始值的16倍，从多威尔曲线中可得此时的新 F_R 值。

然而，直接将多威尔曲线应用于开关电源时会有些问题。其一，原始多威尔曲线只体现铜皮厚度与集肤深度之比(集肤深度由频率决定)，故为简化起见，F_R 值成正弦波变化；其二，多威尔曲线的电流无直流分量。故当工程师将曲线应用于电源变换器时，首先须将电流波形分解为交流和直流分量，将依曲线所得 F_R 值仅用于交流分量，再单独计算直流分量损耗($F_R=1$)，然后求两者之和如下

$$P=I_{DC}^2\times R_{DC}+I_{AC}^2\times R_{DC}\times F_R$$

实际应用中，更倾向于将实际电流波形(单向)进行傅里叶分解，再对其值求和得到有效的 F_R。损耗以铜皮厚度与基波频率(一次谐波)的 δ 之比为变量表示。因计算有效 F_R 值时电流也包含直流分量，故二次绕组损耗可用下式求得

$$P=I_{RMS}^2\times R_{AC}\equiv I_{RMS}^2\times(F_R\times R_{DC})$$

虽然没有明确规定，但依此所求 F_R 值为真正有效的 F_R(由含直流电平的方波计算而得)。图 3-11 是基于正弦波形方法而得，故以上计算目的也仅是根据原始曲线来验证细分技术的正确性。

图 3-12 为修改后的多威尔曲线，绘制曲线时已包含傅里叶分析，故设计者可直接将曲线应用于电源变换器中典型的电流波形(单向)。以下将就前述实例运用这些曲线进行一次绕组的计算。

但仍有问题未解决，即为何之前运用 F_R/X 曲线(如图 3-10 所示)求解二次绕组？原因是二者为两种不同的情况，图 3-10 是基于方波的多威尔曲线，垂直坐标为 F_R/X

而非 F_R，当 h 变化时这有助于得到最小的 R_{AC} 值。但一次绕组却不同，重复细分都保持绕组的高度不变，故可使直流阻抗恒定不变。所以在最小 F_R 值，而非最小 F_R/X 值时便可求得最小 R_{AC} 值（对于给定的某次细分）。

细分方法在图 3-11 已给出，不同的是将运用图 3-12 中修改后的曲线进行计算。

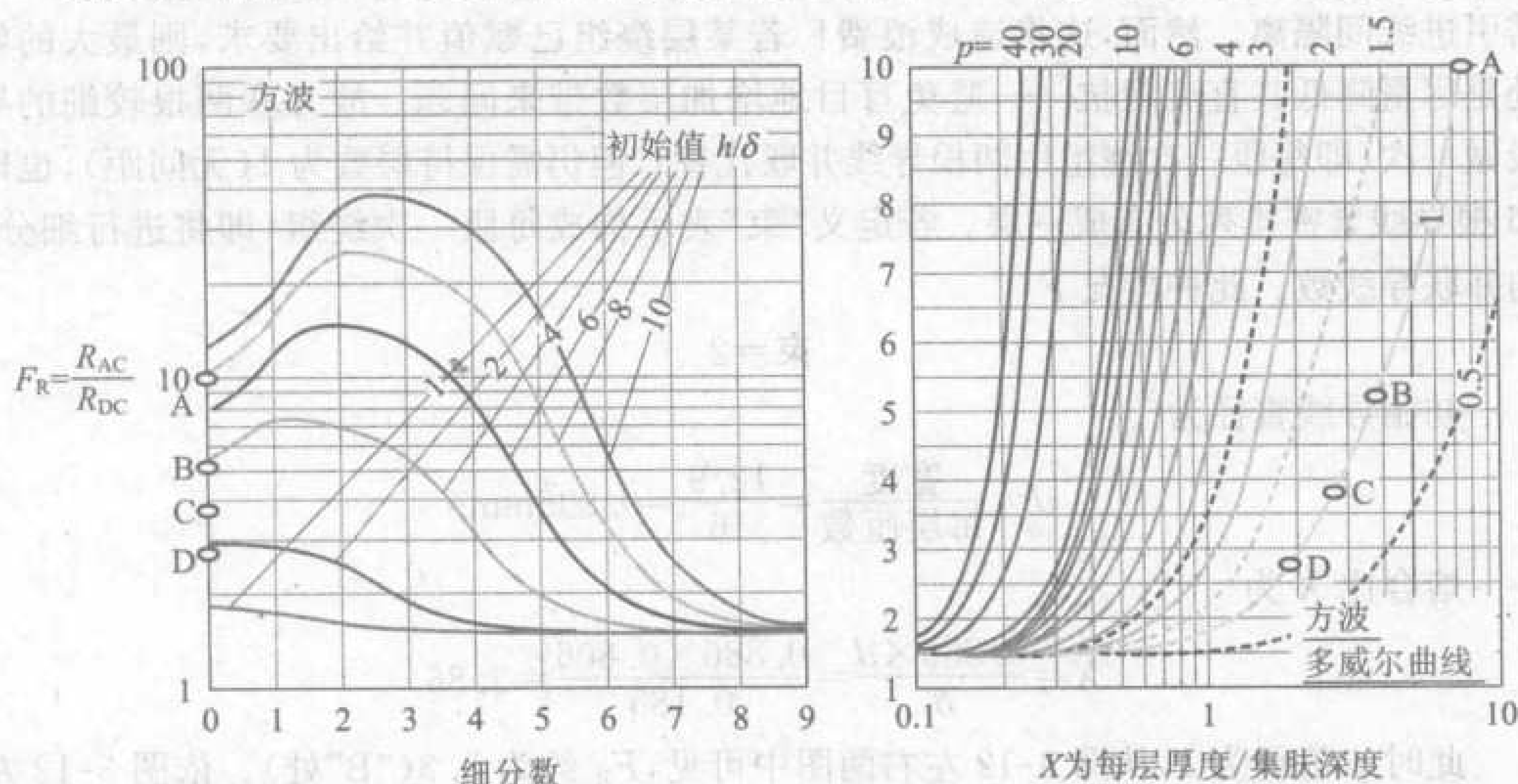


图 3-12 为适用于电流方波波形而修改后的多威尔曲线与细分过程的 F_R 值曲线

首次细分

每层设定为 8 匝，层数较少一般较好。骨架上只有 12.9mm 的宽度可利用，故若将 8 匝绕组紧密排列（无间隙），则所需圆导线直径为

$$d=\frac{\text{宽度}}{\text{每层匝数}}=\frac{12.9}{8}=1.6125\text{mm}$$

根据前述所得的 2.3mm 高度可容纳此种直径导线，熔合比 X（等效铜皮变压器）为

$$X=\frac{0.886\times d}{\delta}=\frac{0.886\times 1.6125}{0.185}=7.723$$

此时 p 值为 1，故从图 3-12 图中可得出，F_R 值约为 10（“A”处）。从左图可见，需将“$X=7.7$”曲线（靠近 $X=8$ 曲线）细分 7 次才能使 F_R 值小于 2。于是可得每股导线直径为

$$d\rightarrow\frac{d}{2^{sub}}=\frac{1.6125}{2^7}=0.0125\text{mm}$$

舍入计算相应线号（AWG）为

$$AWG=18.154-20\log(d)$$

代入得

$$AWG=18.154-20\log(0.0125)\Rightarrow 56\text{AWG}$$

但此号导线非常细，甚至可能购买不到。对于一般产品，采用的最小线号为 45AWG

(0.046mm)。

二次细分

首次细分时因初始导线过粗，其 F_R 值较大，于是需多次细分才能使 F_R 值小于 2。若初始采用直径小于 1.6125mm 的导线情况将如何？为使 8 匝均匀地分布在骨架上，需引进线间隔离。然而，这将造成浪费！若某层绕组已赋值并给出要求，则最大的好处是尽量降低其直流阻抗——避免盲目地增加层数带来问题。故并联两根较细的导线做一次(即每匝一次绕组用两根导线并联代替)，但仍需保持层数为 1(无间距)，也即 16 根导线紧密排列分布成一层。若定义“束”表示构成每匝一次绕组(即将进行细分)的并联导线数。此种情况下

$$束=2$$

初始导线直径为

$$d=\frac{宽度}{每层匝数}=\frac{12.9}{16}=0.806\text{mm}$$

熔合比 X 为

$$X=\frac{0.886\times d}{\delta}=\frac{0.886\times 0.806}{0.185}=3.86$$

此时 p 值仍为 1，从图 3-12 左右两图中可见，F_R 约为 5.3(“B”处)。依图 3-12 左图可见，需将导线细分 5 次才能使 F_R 值小于 2。于是细分后每股导线直径为

$$d\to\frac{d}{2^{sub}}=\frac{0.806}{2^5}=0.025\text{mm}$$

但这仍比 45AWG 线径细，故需再次细分。

三次细分

此处将三根导线并联构成一次绕组，于是 24 根导线紧密排列成一层，即

$$束=3$$

初始导线直径为

$$d=\frac{宽度}{每层匝数}=\frac{12.9}{24}=0.538\text{mm}$$

熔合比 X 为

$$X=\frac{0.886\times d}{\delta}=\frac{0.886\times 0.538}{0.185}=2.58$$

此时 p 值仍为 1，图 3-12 左右两图中可见，F_R 约为 3.7(“C”处)。依图 3-12 左图可见，需将导线细分 4 次才能使 F_R 值小于 2。于是细分后每股导线直径为

$$d\to\frac{d}{2^{sub}}=\frac{0.538}{2^4}=0.034\text{mm}$$

但此线径还比 45AWG 线径细，故仍需再次细分。

四次细分

此次将四根导线并联构成一次绕组，于是 32 根导线紧密排列成一层，即

$$束=4$$

初始导线直径为

$$d=\frac{宽度}{每层匝数}=\frac{12.9}{32}=0.403\text{mm}$$

熔合比 X 为

$$X=\frac{0.886\times d}{\delta}=\frac{0.886\times 0.403}{0.185}=1.93$$

此时 p 值仍为 1，图 3-12 左右两图中可见，F_R 约为 2.8（"D"处）。依左图可见，需将导线细分三次可能使 F_R 值小于 2。于是细分后每股导线直径为

$$d\to\frac{d}{2^{sub}}=\frac{0.403}{2^3}=0.05\text{mm}$$

此线径对应为 44AWG 导线，符合厚度要求。

注意，细分过程中，每部分层数变化趋势为

$$p\to p\times 2^{sub}$$

故三次细分可得

$$p\to p\times 2^{sub}=1\times 2^3=8\quad（每部分层数）$$

即 8 个导线层。熔合比 X 同样改变

$$X\to\frac{X}{2^{sub}}=\frac{1.93}{2^3}=0.241\text{mm}$$

此时从图 3-12 左图中可得，F_R 值为 1.8（$X=0.241$，$p=8$）。

初始绕组导线每束细分股数为

$$股数=4^{sub}=4^3=64$$

故最后可得，一次绕组由四束导线并联绕制，且每束均由 64 股导线构成。彼此紧密排布，形成 F_R 值为 1.8 的一层绕组。

若需更小的 F_R 值则可继续细分。但 F_R 值并非无止尽地减小，当达到一定值后会再次增加。对于实例的损耗估算，F_R 值小于 2 即已达到目的。

因一束由较多股导线构成，故一般应将各股导线拧捆成束，从而得到所需导线束。再者，此前提到的导线直径都为裸线直径，应略小于漆包线。注意，若均匀绕制导线后仍剩余少许匝数未完成，则一般情况下将舍去这些匝数而不重新绕第二层。因为这些剩余匝数在场学观上相当于绕制完好的一层绕组，且会引起相近的损耗。

此时计算一次绕组分层绕制（如图 3-9 所示）两部分的损耗，这两部分可认为损耗大小相等且 F_R 值相同，故整个一次绕组交流阻抗（单位为 Ω）为

$$R_{AC_P}=(F_R)\times\frac{\rho\times MLT\times n_P}{\pi\times\frac{d^2}{4}\times 束\times 股数}=(1.8)\times\frac{2.3\times 10^{-5}\times 61.26\times 16}{\pi\times\frac{(0.05)^2}{4}\times 4\times 64}=0.08\Omega$$

损耗为

$$P_P=I_{RMS_P}{}^2\times R_{AC_P}=\left(\frac{I_{RMS_S}}{n}\right)^2\times R_{AC_P}=\left(\frac{29.69}{8}\right)^2\times 0.08=1.102\text{W}$$

若继续将一次绕组再次细分，即绕组导线分成 5 束并联导线且细分数为 3。则可

得64小股直径为0.04mm导线一股的8层绕组且 F_R 值为1.65——这似乎比四次细分所得 F_R 值1.8更佳。但因初始导线直径太细，直流阻抗较大，损耗将会增至1.26W。

变压器总损耗

综上所述，变压器总的损耗为

$$P=P_{CORE}+P_{CU}=P_{CORE}+P_P+P_S=1.13+1.102+0.899=3.131\text{W}$$

估计温升为

$$\deg C=R_{th}\times P=17.67\times 3.145=55.3℃$$

此为典型应用，温升将高于期望值15℃。然而，55℃的温升也许仍可接受(即使为安全起见也无需特殊变压器材料)，但此值可进一步优化而取更小值。然而需注意，经计算可知，磁心损耗仅为总损耗的1/3，而非初始假定的1/2。

使用相关文献中的一些方法可能会得到更小的温升值，但应注意，这些都是根据基于正弦波形的多威尔曲线计算得到的损耗值，其值远小于实际损耗。

第4章 拓扑FAQ

本章将对实际的变换器设计中一些与拓扑相关且值得关注的关键问题进行全面地解答与总结(这些问题也可能会在面试中出现)。

问题与解答

问题1:对于某一给定输入电压,只采用一些基本的基于电感的拓扑(buck、boost和buck-boost),理论上能得到怎样的输出电压?

答:buck为降压拓扑($V_O < V_{IN}$),boost为升压拓扑($V_O > V_{IN}$),而buck-boost既能降压也能升压($V_O < V_{IN}$、$V_O > V_{IN}$)。注意,此处仅涉及输入和输出电压幅值,需谨记buck-boost也可使输出电压与输入电压极性相反。

问题2:拓扑与电路结构有何差别?

答:例如,15V到5V的降压变换器可采用buck拓扑,但此处实际上是"正输入正输出"的buck电路结构,或简单地说,是"正极性buck"。若将-15V转换为-5V,则需"负输入负输出"的buck电路结构,即"负极性buck"。拓扑为电路结构的基础(例如buck),但可通过很多种连接方法实现,这些连接的实现电路称为电路结构。

注意,-15V降压转换为-5V,可采用buck(降压)拓扑,但从数学上来说,-5V要大于-15V。所以,决定功率变换器性质的只有电压幅值。

类似地,15V到30V的转换需"正极性boost",而-15V到-30V的转换则需"负极性boost"。以上为boost拓扑的两种不同电路结构。

对buck-boost电路,需一直铭记其极性变换的性质(参见问题3)。

问题3:什么是"反极性"电路结构?

答:buck-boost与其他电路有些不同。虽然其最大的优点是可根据需要实现升压或降压,但用户却经常使用其输出与输入反极性特点,"反极性拓扑"由此而来。例如,若需将15V转换成-5V或-30V,则应采用"正输入负输出"buck-boost电路。类似地,"负输入正输出"的buck-boost可将-15V转换成5V或30V。但应注意,buck-boost不能将15V转换为5V,也不能将-15V转换为-5V。所以,buck-boost升降(按要求而定)压的实现须转换电压极性,即传统(基于电感的)buck-boost拓扑应用时须接受其反极性

特点。

问题4:为何只有 buck-boost 电路输出反极性,或反过来,为何 buck-boost 电路不能同极性输出?

答:当开关管关断时,所有拓扑的电感都会出现电压反向,即电感原本电压较低的那端的电压会反过来高过另一端。此时因二极管导通,故开关管关断时电感活跃端(即开关节点)的电压会传递到输出端。但 buck-boost 电路中,电感"静默端"(非开关节点端)连接参考地(与其他所有拓扑不同),故电感的另一端(活跃端)电压反向,此电压也与参考地相反。而该电压为最终传递到输出端的电压(同样以地为参考),故输出亦反向。

因为此时二极管不再导通,且存在输出电容,故开关管导通后,此输出电压能够持续反向,维持开关管关断时所需的输出电压。

问题5:为何一般 boost 电路只用来升压?

答:开关转换期间,所有 DC-DC 开关拓扑的电感电压都会反向,但这却未必会使输出反向。事实上,buck 电路中此电感反向电压使得输入电压总被降低,而 boost 电路中使输入电压总被升高。此两种情况取决于电感的"静默端"连接位置,boost 电路中"静默端"连接输入电压线路(而 buck 电路中,此端连接输出电压线路)。由于 boost 电感活跃端在开关管导通期间与地相连,故在开关管关断期间,此端点(高于输入电压)的反向电压通过导通二极管连接到输出端,故可得升高的输出电压。

问题6:何为 DC-DC 变换器真正的"地"?

答:DC-DC 变换器有两条输入线和两条输出线,但输入和输出中有一条相互连接的公共线,这条线称为(电源)"地"。输入和输出电压都以此处为参考点,表征各自的幅值和极性。

问题7:何为控制 IC 的"地"?

答:IC 内部所有电路的参考电平为其内部(IC)地,此参考点从集成芯片中引出为 IC 的"地"脚,通常这点直接与 PCB 上的电源地相连。然而也有例外,特别是当此 IC 内部为某一拓扑(或电路结构),但连接成不同于传统的另一拓扑(或电路结构)时,IC 地事实上可能与电源地不相同。

问题8:何为"系统"地?

答:这是整个系统的参考点,事实上,DC-DC 变换器成品的所有部分都要将其(电源)地与系统地相连。系统地先连接机器外壳,再通过外壳连到"安全地"(即返回电源线)。

问题9:为何"负输入负输出" DC-DC 电路结构应用较少?

答:应用于 DC-DC 变换器或是从成品 DC-DC 变换器得到的电压都以与其余部分相连的系统地为参考电平。在现代转换器中,用户通常都希望所有的电压相当于系统参考地为正。所以,成品 DC-DC 变换器也需要与此相同的转换,这使正输入正输出转换器应用较多。

问题 10:为何反极性的 DC-DC 变换器应用较少?

答:通常不会"重新定义"成品变换器系统中的参考地,然而反极性调整器还是偶尔会用到,特别是这种变换器作为"前级"变换器时。这种情况下,因为系统相当于从此变换器的输出端开始,故可能在此点"定义"参考地。那样的话,变换器输入和输出之间极性则可能不相关。

问题 11:buck 调整器能否用来将 15V 输入转换为 14.5V 输出?

答:也许可以,也许不可以。从技术上来讲,buck 为降压调整器,所以只要 $V_O < V_{IN}$,原则上就可以实现这样的转换。然而在实际操作中,变换器的输入和输出电压大小差值有一定的限制。

即使 buck 的开关管充分导通(为得到所需输出),开关管也会有一定的导通压降 V_{SW},这就相当于将输入电压 V_{IN} 减去此数值的电压。注意这种充分导通的情况下,开关变换器基本功能相当于 LDO,因此,如第 1 章所述,此时也应考虑到 LDO 的最小压差。例如,若开关管的导通压降 V_{SW} 为 1V,则一定不能由 15V 的输入电压得到高于 14V 的输出电压。

第二点需考虑的是,因为最大占空比的限制,即使假设开关管和二极管的导通压降为 0V,仍不能得到所需的电压。如所求实例中,需要的占空比(理论值)$V_O/V_{IN} = 14.5V/15V = 0.97$,即 97%。然而市场上绝大部分的 buck IC 设计都不能保证达到如此高的占空比值。一般 IC 最大占空比值由其内部电路决定,且 D_{MAX} 典型值为 90% ~ 95%,所以很显然 $D = 97\%$ 超出了其设计范围。

优秀电源设计者通常会留意设备说明书上特性参数的容许裕度或是扩展值,这些值通常以 min(最小值)、max(最大值)、typ(典型值或额定值)来表示。例如,假设某 IC 资料给出的最大占空比值范围为 94% ~ 98%,也不能保证所有的产品都能够输出 14.5V,因为不是所有的产品都能保证提供 97% 的占空比值。虽然有些产品可以达到 97%,但有些占空比却不会超过 94% 很多。故选择 IC 时,需使容许裕值的最小值稍大于所需占空比值。例如,D_{MAX} 为 97.5% ~ 99% 的 IC 或许能满足实例所需。

为何上述只是"或许"能满足要求?若在计算中考虑开关管和二极管的导通压降,则将得到比理想式 $D = V_O/V_{IN} = 97\%$ 更高的占空比值。理想式中已假设 $V_{SW} = V_{SD} = 0$(此外,还忽略了另外一些重要的寄生参数,如电感的 DCR),所以实际应用测量的占空比将比理想值高出两个或更多的百分点。

一般控制芯片 IC 工作在非常靠近特性参数限值时,其重要的寄生参数不能忽略,而且还需考虑温度变化因素。因为温度变化将影响效率,从而影响所需的占空比。

问题 12:计算占空比时,温度有何影响?

答:如第 1 章所述,很难预期估计温度对开关电源效率的所有影响,因此温度变化对占空比的影响也很难估计。温度升高使有些损耗升高,而有些损耗降低。然而保守估算中,最少应考虑温度升高时对 MOSFET 管导通压降的影响。低压 MOSFET(额定值约为 30V),当开关管温度从室温到发热时,R_{DS}(导通阻抗)一般将会增加 30% ~ 50%,

故一般将室温下的导通阻抗乘以 1.4 便可得到发热时的导通阻抗。而通常用于离线式开关电源的高压 MOSFET 中，R_{DS} 增加达到 80%～100%。所以在求取发热时的导通阻抗时，应乘以系数 1.8。

问题 13：怎样将未调整的 15V 输入电压转换为调整的 15V 输出？

答：所谓“未调整”是指所给电压仅仅是某一电压范围内的典型值(通常是该范围的中心值)，且此范围可能已定义，也可能并未定义。所以“未调整的 15V 输入电压”可能为 10～20V、5～25V 或 12～18V 等。

当然最后必须得出电压真正的变化范围，但这将是 15V 到 15V 的转换，若输入电压低于 15V，则应升压；若输入电压高于 15V，则应降压。所以，按要求需选择既能升压又能降压的拓扑。

能否采用 buck-boost 拓扑？因标准的基于电感的 buck-boost 输出电压为反极性，故在此不能采用。故所需应为正输入正输出的升压／降压拓扑。回顾所学拓扑，SEPIC 拓扑(单端初级电感变换器)可作为合适的选择。如图 4-1 所示，它可看作由两部分组成——boost 电路加上 buck 单元。虽然此“boost-buck”电路只需一个开关管，但它需要两个电感且设计复杂。于是可以考虑用变压器代替电感，从而得到传统 buck-boost 拓扑的衍生电路。实际操作应先将输入与输出进行隔离，再将变压器的绕组用合适的方法重新与电路连接以改正倒置情况。于是便可得到同极性或“基于变压器的非隔离 buck-boost”，一般简称为“反激”拓扑。

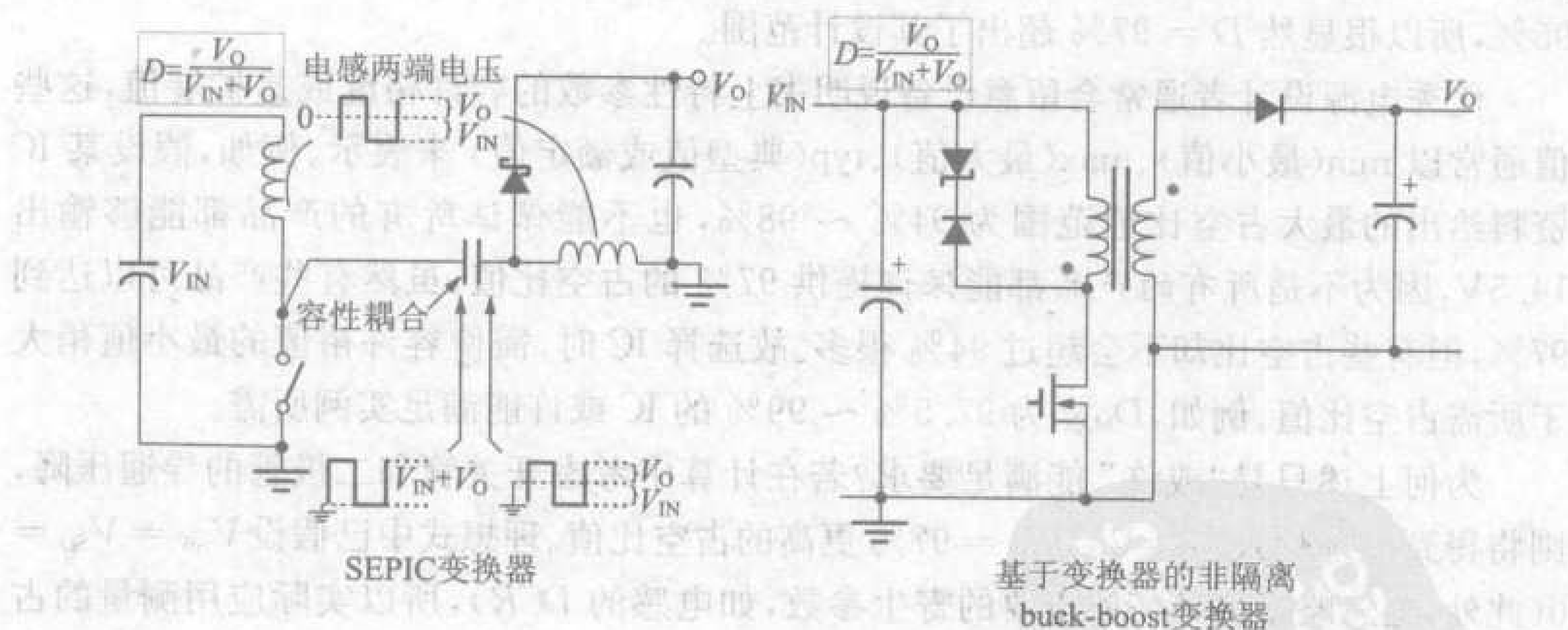


图 4-1　正输入正输出升压／降压变换器

问题 14：成品电感很容易获得，却为何要讨论基于变压器的 buck-boost？

答：大多数设计者乐意采用方便实用的成品元件，而不是自行制作元件(如变压器)。然而，大功率成品电感经常有两个并联的相同绕组(同一磁心，可能并不明显，需查看资料说明)。且此二绕组的端口一般都彼此分离(绕组间无电气连接)。以上构造原因可能出于产品考虑，以使单脚／端不至于焊接过多导线股，两绕组将最终通过 PCB 彼此相连。但有时如此分离绕组的目的是为了使重新连接而获得更多选择的电感值(如

并联、串联)，根据需要可灵活使用。例如，若将两绕组重新串联，则会降低电感的电流额定值，而得到更大的电感值；若将其并联，电感值会降低，但电感的电流额定值将会增大。然而，低压应用中安全隔离不需太多顾虑，故也可将此电感用作 1：1 的变压器，且这样有助于改正 buck-boost 的极性倒置问题。总而言之，成品电感可作为1：1的变压器使用。

问题 15：分成两等分(1：1) 的电感绕组，串联与并联时其电流额定值与电感值如何变化?

答：假设每部分绕组有10匝，且 DCR(直流阻抗) 为1Ω。若将两绕组并联，则匝数仍为10匝，但有效 DCR 为1Ω与1Ω的并联值，即0.5Ω；若将其串联，则匝数为20匝，DCR 为 2Ω。因电感值与其匝数的平方成正比，故电感值为原来的四倍。

电流额定值将如何变化?此值的变化大部分取决于电感所能容许的热量消耗值。但热阻(单位 deg C/W) 并不因绕组串并联而改变，而由电感与空气接触的面积和其他物理特性决定。故无论串或并联结构，都将会保持相同的损耗 IR^2。例如，假设并联电感的电流额定值为 I_P，串联电流额定值为 I_S，则各乘以例中 DCR 值，得到

$$I_P^2 \times 0.5 = I_S^2 \times 2$$

故得

$$I_P = 2 \times I_S$$

所以将并联电感变为串联结构时，电感值是原来的 4 倍，电流额定值减半。

磁通密度变化范围将会发生什么变化?是否需要考虑磁心饱和可能性?B 与 LI/N 成比例(参见第 2 章)，因电感值为原来的 4 倍，电流减半且 N 翻倍，于是磁通密度变化范围保持不变。

问题 16：buck-boost 与 flyback 有何差别?

答：答案取决于谁是发问者，工业上两个名词可以通用。然而一般对大部分人来说，习惯将基于电感的传统电路称为(真正的)buck-boost，而基于变压器，不管是隔离或非隔离，都称为 flyback。

问题 17：何时应该使用隔离，原因何在，怎样实现隔离?

答：应该意识到(基于变压器的)flyback 拓扑可能提供隔离，也可能并未提供隔离。隔离诚然是变压器应用与生俱来的优点，但为了保持隔离，必须使连接变压器开关侧(一次侧) 的所有电路与连接输出级(二次侧) 所有电路完全独立。参见第 1 章中图 1-1。所以若将变压器的一二次侧相连，以此改正 buck-boost 电路的极性倒置情况，则变压器将不再提供隔离。

另外，保持隔离除变压器两侧功率级无电气连接外，还必须使信号电平无相互连接，所以需使用光电耦合器从输出端传递反馈信号(或故障信息)。光电耦合器能够使一二次侧保持隔离，而信号电平可以通过。它的工作原理是先将二次信号通过“发光二极管”转换成光信号，从而照射一次侧的光电三极管，将信号电平转换回电脉冲信号(工作过程在芯片内部进行)。

在高压应用场合(如离线式开关电源),实际上可能有相应的安规要求,规定危险的电源高压输入端与用户端(安全端)相互隔离。所以变压器输入端需有"一次地",输出端需有与一次侧独立的"二次地"。一般后者将与系统地相连,最后连接设备外壳地线。

问题18:离线式开关电源中一二次侧是否完全隔离?

答:有些安全规定中详细说明一次侧与二次侧必须保持一定的物理距离,其大小由两者电压差有效值决定。但作为隔离变压器的两侧压差如何定义,且何为电压比较的参考电平?

事实上一次侧与二次侧是相互连接的。如前所述,二次地通常即为系统地,然后与外壳地或电网输入的地线(地或安全地)相连。但若考虑电网分布网络,安全地与电网的中线相连。又因中线会返回到开关电源的一次侧,所以事实上已经在一二次侧之间建立了公共连接点。但这不会给用户带来任何问题,因为他(她)也已经接地。所以,地电压就形成变压器安全隔离电压差的参考电平,从而据此确定一二次侧的物理距离以及一二次侧的隔离等级。

注意,有些便携式设备通常只有两根电源进线,但此时安全距离要求并未改变,因为用户可通过接触二次侧部分使二次侧与地相连。

问题19:开关电源实际设计中,哪个是我们必须记住的这三种拓扑的最基本差别?

答:buck电路电感平均电流(I_L)等于负载电流(I_O),也即$I_L = I_O$。但对boost与buck-boost电路,此平均电流等于$I_O/(1-D)$。所以在后两种拓扑中,电流是D(占空比)的函数,即间接为输入电压的函数(对给定输出)。

问题20:三种基本拓扑中,占空比如何随输入电压变化?

答:所有拓扑中,高占空比对应低输入电压,低占空比对应高输入电压。

问题21:何谓DC-DC变换器"峰值电流"?

答:所有DC-DC变换器中,"电感峰值电流"、"开关峰值电流"与"二极管峰值电流"都完全相同,一般简称为(变换器的)I_{PK}。

问题22:成品电感选择需考虑的关键参数有哪些?

答:电感值(以及开关频率、占空比)决定电流峰值,而拓扑本身(具体应用情况为占空比与负载电流)决定电感电流平均值。对于给定的应用,若减少电感值,电感电流波形将会有更大的峰值,从而导致开关管、二极管(与电容)的电流峰值增大。所以,典型变换器设计应首先估算最优电感值以防止电感饱和,这是设计与选择电感时最重要的方面。

然而电感值并不全由电感线圈决定。理论上,对于给定的较细导线和磁心,可以通过绕制合适的匝数得到任意的电感值。但一个电感器能否承受通过的电流而不饱和仍是问题。磁心磁场(其决定电感是否饱和)的决定因素不是电流本身,而是电流与线圈匝数的乘积(安匝数)。所以选择电感时不仅应该选取合适的电感值而且要考虑其是否满足能量要求,通常用μJ(微焦)表示。磁心必须能够储存大于或等于应用所需的能量,

即$\frac{1}{2} \times LI_{PK}^2$。

注意：上式中L与线圈匝数有关，即$L \propto N^2$，N为线圈匝数。

问题 23：实际决定电感电流额定值的因素是什么？

答：有两个决定因素。一是温升（I^2R损耗），须保证其不超过最大值（通常为50℃或更低）；二是不饱和所能承受的磁场强度，大多数铁氧体磁心防饱和允许最大磁通密度变化范围约为3000Gs。

问题 24：最大允许磁通密度变化值是否取决于磁隙长度？

答：当设计（有气隙的）变压器时需谨记，第一，应注意磁心材料（如铁氧体）的磁通密度与气隙中的密度值相同；第二，虽然通过改变气隙长度可降低实际的磁通密度，但最大允许磁通密度变化值仅由磁心材料决定，所以其为恒值，铁氧体约为3000Gs。注意，磁场强度变化值定义为$H = B/\mu$，μ为材料的磁导率。所以由于铁氧体的磁导率比空气的磁导率大得多，而磁通密度变化值不变，因此铁氧体磁心中的磁场强度变化值比气隙中变化值小得多。

问题 25：为何普遍认为反激变压器中气隙储存了几乎所有的能量？

答：一般直观地认为储存能量的大小与磁性材料体积成正比。正因为如此，才认为铁氧体一定承载了绝大部分的能量，因为它占据了最大体积，而铁氧体两端的气隙长度非常小。但能量储存量与$B \times H$成正比，且气隙间的磁场强度极大，故尽管其体积非常小，却能承载近2/3的能量。

问题 26：空气气隙承载绝大部分能量，是否有必要采用铁氧体？

答：空芯线圈可能会被认为是完美的电感，因为它永不饱和。但若需获得一定值的电感，其所需的线圈匝数将会极大，从而导致不可接受的铜耗。且因磁力线无法引导（约束），空芯线圈将会对四周的设备造成很大的EMI干扰。

而通过铁氧体首先可产生强磁场，从而不需要过多的导线匝数。其次可引导（约束）磁力线，减少干扰。故很有必要采用铁氧体。

问题 27：适用于所有拓扑电感值计算的基本设计规则是什么？

答：为减少开关电源内各点的应力与元件体积，一般电流纹波率r取值为0.4，对所有开关频率，所有拓扑均为较好的折中选择。

r为$\Delta I/I_L$，其中ΔI为电流峰峰值，I_L为电感平均电流（ΔI的中心值）。$r=0.4$即为$r=40\%$或$r=\pm 20\%$，表示电感电流峰值比平均值高20%。

利用定义$r=\Delta I/I_L$与基本电感公式，求出相应的电感值

$$V_{ON} = L\frac{\Delta I}{\Delta t} = L\frac{I_L \times r}{D/f}$$

解得

$$L = \frac{V_{ON} \times D}{I_L \times r \times f}$$

式中电感L的单位为H，f的单位为Hz。V_{ON}为开关管导通时电感上所加电压，buck电

路中其值等于 $V_{IN}-V_{O}$，boost 与 buck-boost 电路中为 V_{IN}。同样，I_{L} 为电感平均电流，buck 电路中为 I_{O}，boost 与 buck-boost 电路中为 $I_{O}/(1-D)$。

问题 28：什么是正激变换器？

答：与隔离反激为 buck-boost 拓扑的衍生电路相似，正激变换器是 buck 拓扑的隔离（或衍生）电路。在高压应用中，同样需使用变压器（与光电耦合器）提供必要的隔离。通常反激变换器输出功率为 75W 或更低，而正激变换器可输出更大功率。

最简单的正激变换器只使用一个开关管，故通常称为"单端"，但也有各种不同的拥有两个或四个开关管的单端正激变换器。简单的单端正激输出最大功率只约为 300W，但"双管正激"能够达到 500W，而半桥、推挽与全桥拓扑能够达到更大的功率（如图 4-2 所示）。值得注意的是，图中所有拓扑均为 buck 衍生拓扑。

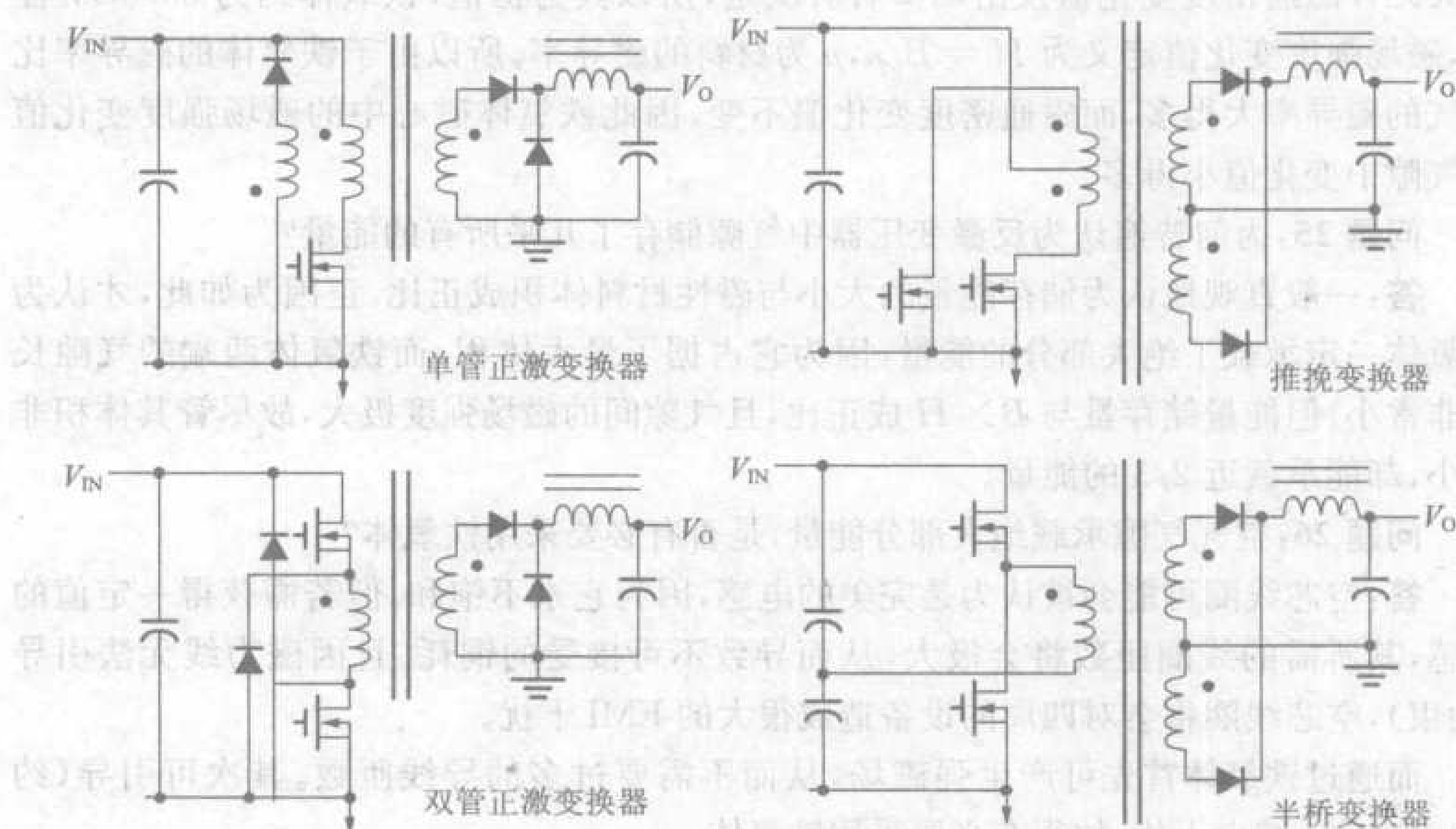


图 4-2　各种 buck 衍生电路

问题 29：怎样区别某拓扑是否为"buck 衍生电路"？

答：最简单的方法是查看输出电路，因为只有 buck 输出端才有真正的 LC 滤波器。

问题 30：输入电压范围为 V_{INMIN} 到 V_{INMAX}，则应该选择何值进行 buck、boost 或 buck-boost 设计？

答：因 boost 与 buck-boost 电路电感平均电流随 D 值增大而增大[$I_{L}=I_{O}/(1-D)$]，故两种电路电感需根据输入电压的最小值即 V_{INMIN} 来设计，此时电感电流取最大值（平均值与峰值）。通常必须确保电感值能承载应用中的峰值电流而不饱和。buck 电路的平均电感电流虽与输入或输出电压无关，但因高输入电压会使峰值电流增加，于是宜根据输入电压的较高值（即 V_{INMAX}）选择 buck 电感。

问题 31：为何 boost 与 buck-boost 电路平均电感电流公式相同，而与 buck 电路如此

不同？

答：buck 电路中能量在整个开关周期里（在开关管导通与关断期间）都一直不断地流向负载（通过电感），所以，平均电感电流一定等于负载电流，即 $I_L = I_O$。

电容对平均电流的流动无任何影响，因为稳态情况下，电容上的电荷与每个开关周期末加在电感上的伏秒数一样，平均值也为0（电荷是电流对时间的积分，以安·秒为单位）。若未达到平衡，电容将持续充电（或放电），直到达到稳态（平均值为0）。

而 boost 与 buck-boost 电路中，能量仅在开关管关断期间流到输出端，且只能通过二极管流过，所以二极管的平均电流一定与负载电流相等。经过简单计算，因整个周期的二极管平均电流为 $I_L \times (1-D)$，且等于负载电流 I_O，于是可以得到 boost 与 buck-boost 电路中 $I_L = I_O/(1-D)$。

问题 32：三种拓扑的平均输出电流（即负载电流）与何相等？

答：这与前一问题相似，buck 电路的平均输出电流与平均电感电流相等，而 boost 与 buck-boost 电路中其值等于平均二极管电流。

问题 33：三种拓扑的平均输入电流值与何相等？

答：buck 电路的输入电流只流过开关管，当开关管关断时便会停止，所以平均输入电流一定与平均开关管电流相等。在开关周期的导通时间 D 内，平均开关管电流值与平均电感电流值相等，也即 buck 电路中与负载电流相等。所以整个周期内的开关管电流数学平均值为 $D \times I_O$，此必与输入电流值 I_{IN} 相等。也可通过输入与输出功率对上式进行验证

$$P_{IN} = V_{IN} \times I_{IN} = V_{IN} \times D \times I_O = V_{IN} \times \frac{V_O}{V_{IN}} \times I_O = V_O \times I_O = P_O$$

根据上式可得，输入功率与输出功率相等。在计算过程中，假设开关管与二极管导通压降为0，所以能量守恒无损，也即效率为100%。

同样，因为 boost 变换器的输入电流都流过电感，所以平均输入电流与平均电感电流相等，即 $I_O/(1-D)$，仍通过功率进行验证

$$P_{IN} = V_{IN} \times I_{IN} = V_{IN} \times \frac{I_O}{1-D} = V_{IN} \times \frac{I_O}{1-\dfrac{V_O - V_{IN}}{V_O}} = V_O \times I_O = P_O$$

buck-boost 电路情况稍微复杂些，开关管导通时输入电流流过电感，而开关管关断时电感电流仍继续流动，但与输入无关，故只可得到平均输入电流与平均开关管相等。因开关管电流中心值为 $I_O/(1-D)$，所以其周期内数学平均值为 $D \times I_O/(1-D)$，此即为平均输入电流。仍通过功率进行验证，可得 $P_{IN} = P_O$

$$P_{IN} = V_{IN} \times I_{IN} = V_{IN} \times \frac{D \times I_O}{1-D} = V_{IN} \times \frac{\dfrac{V_O}{V_{IN}+V_O} \times I_O}{1-\dfrac{V_O}{V_{IN}+V_O}} = V_O \times I_O = P_O$$

问题 34：三种拓扑的平均电感电流与输入或输出电流有何关联？

答：buck 电路的平均电感电流等于输出电流，即 $I_L = I_O$；boost 电路的平均电感电

流与输入电流相等，即 $I_L = I_{IN}$；buck-boost 电路中其等于输入电流（平均值）与输出电流（平均值）之和，推导如下

$$I_{IN} + I_O = \frac{D \times I_O}{1-D} + I_O = I_O \times \left(\frac{D}{1-D} + 1\right) = \frac{I_O}{1-D} = I_L$$

各种电流关系如表 4-1 所示。

表 4-1　三种拓扑的各电流关系表

平均值	buck	boost	buck-Boost
I_L	I_O	$I_O/(1-D)$	$I_O/(1-D)$
I_L	I_{IN}/D	I_{IN}	I_{IN}/D
I_L	I_O	I_{IN}	$I_{IN}+I_O$
I_D	$I_O - I_{IN}$	I_O	I_O
I_D	$I_O(1-D)$	I_O	I_O
I_D	$I_{IN}(1-D)/D$	$I_{IN}(1-D)$	$I_{IN}D/(1-D)$
I_{SW}	I_{IN}	$I_{IN} - I_O$	I_{IN}
I_{SW}	$I_O D$	$I_O D/(1-D)$	$I_O D/(1-D)$
I_{SW}	I_{IN}	$I_{IN} D$	I_{IN}
I_O	I_L	I_D	I_D
I_{IN}	I_{SW}	I_L	I_{SW}

问题 35：为何多数 buck 控制 IC 不设计 100% 占空比？

答：最大占空比 D_{MAX} 小于 100% 的原因之一是由于同步 buck 调整器（如图 4-3 所示），采用了“低端电流检测”技术。

在“低端电流检测”中，为节省分立的低阻检测电阻，通常采用“低端 MOSFET”（图 4-3 中与可选二极管并联）的 R_{DS} 来检测电流。因流过 R_{DS} 的电流与电压都服从欧姆定律，故测量 MOSFET 上所加电压便可得检测信号。很明显，低端电流检测技术需将高端 MOSFET 关断，强迫电感电流续流，而后才能测量检测的电流值。如此一来，占空比就必须小于 100%。

最大占空比 D_{MAX} 小于 100% 的另一个原因来自（正输入正输出）buck 调整器中 N 沟道 MOSFET 的应用。与 NPN 晶体管不同，N 沟道 MOSFET 的门极电压须大于源极所在电压才能使其完全导通。故为使开关管维持导通，当 MOSFET 导通时，需使其门极电压稍高于输入电压。但这样的电压无从获取，所以唯一方法就是构造能够提升输入电压至所需值的辅助电路，此电路称为“自举电路”，如图 4-3 所示。

为使电路正常工作，自举电路要求开关管能在瞬间关断，因为当开关节点变低时，“自举电容”便会充电至 V_{IN}。而后当开关管导通时，开关节点（自举电容下端）升至 V_{IN}。在此过程中，自举电容上端电压将高于 V_{IN}（其值为 $2V_{IN}$），这种情况的产生是由于电容

无放电通路。故占空比设定为小于100%，只是为使自举电路(若存在)能正常工作。

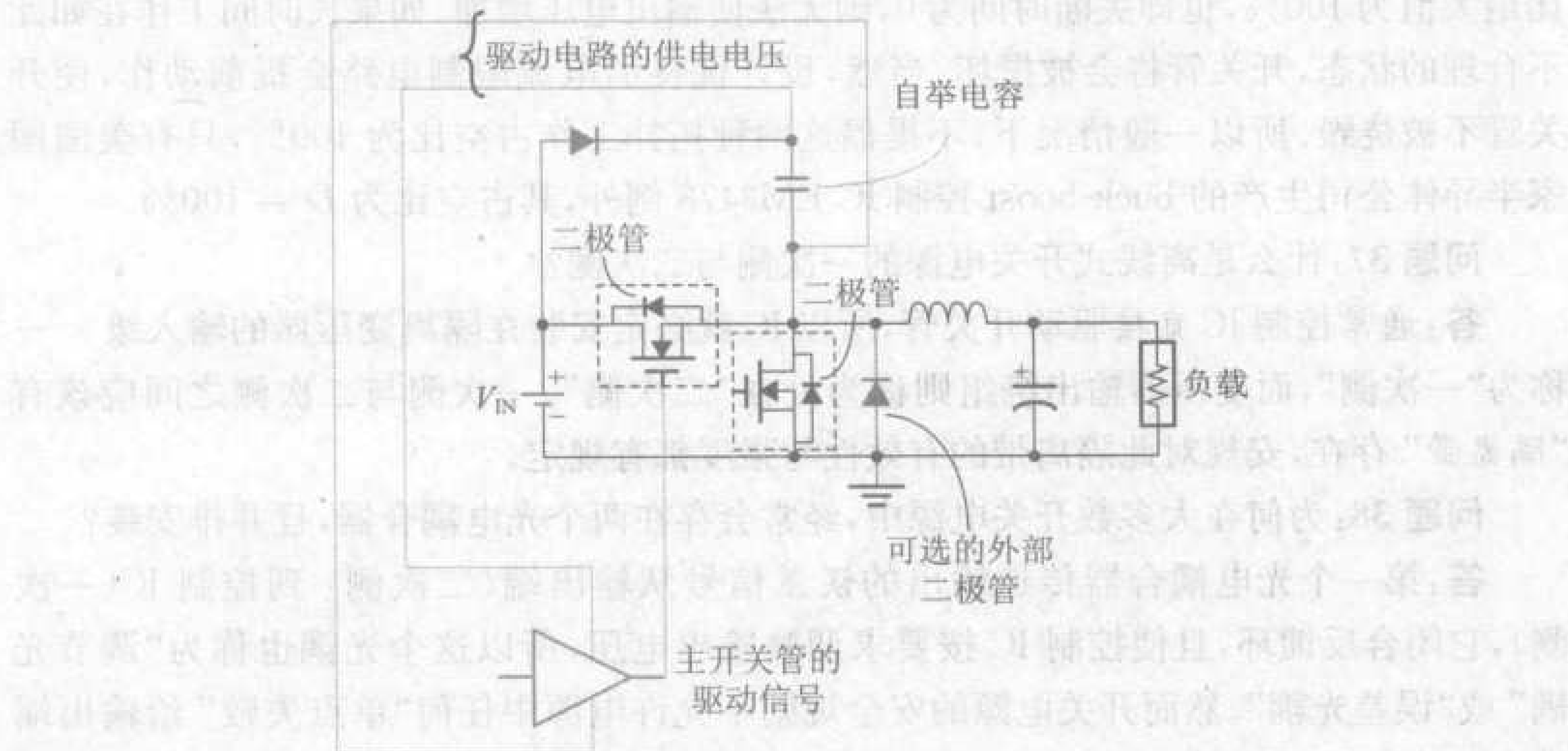


图4-3　带自举电路的同步 buck 调整器

若正输入正输出的 buck 变换器、正输入负输出的 buck-boost 与负输入负输出(或只是负极性)boost 电路采用 N 沟道 MOSFET 作为开关管，则通常会需要自举电路。而且通过电路的对称性可知，若负极性 buck、负输入正输出 buck-boost 或正极性 boost 电路采用 P 沟道 MOSFET 作为开关管，此时仍需自举电路(产生低于地电平的驱动电压)。

应该注意到 N 沟道 MOSFET 是使用最广泛的开关器件，因为与 P 沟道 MOSFET 相比，其漏源导通电阻 R_{DS} 较小、N 沟道 MOSFET 成本更低，其所需尺寸较小。又因使用广泛的正极性 buck 拓扑在使用 N 沟道 MOSFET 时需要辅助电路，故大多数 buck 控制 IC 最大占空比均小于100%。

问题36：为何 boost 与 buck-boost 控制 IC 几乎从不设计100%占空比?

答：我们首先应清楚 boost 与 buck-boost 电路具有相似性，适用于 boost 拓扑的控制 IC 均可用于 buck-boost 拓扑，反之亦然。故市场上此类 IC 均可应用于 boost 或 buck-boost 拓扑。

电感在开关管导通时储存能量，且在此期间无任何能量传送到输出端，电感储存的能量仅在开关管关断期间传送到输出端，这是两种拓扑的共同点之一。也就是说，需关断开关管才能使所有能量传送到输出端。而 buck 拓扑与此不同，其与负载相串联的电感在能量储存时也会传送能量到输出(开关管导通期间)。故 buck 拓扑即使采用100%占空比(即开关管长时间导通)，输出电压也能(平稳地)升高，于是反馈环将会降低占空比从而使输出电压达到要求值。

然而若 boost 与 buck-boost 拓扑中的开关管长时间导通，输出电压将永远不会升高，因为这两种拓扑能量只在开关管关断期间传送到输出。于是这样很容易产生恶性

循环，此时控制 IC 认为输出电压不够，将会继续增大占空比以致达到最大值。但若占空比最大值为100%，也即关断时间为0，则无法使输出电压增加。如果长时间工作在如此不合理的状态，开关管将会被损坏。当然，设计优良的电流限制电路会提前动作，使开关管不被烧毁。所以一般情况下，不提倡这两种拓扑工作占空比为100%，只有美国国家半导体公司生产的 buck-boost 控制 IC LM3478 例外，其占空比为 $D=100\%$。

问题 37：什么是离线式开关电源的一次侧与二次侧？

答：通常控制 IC 直接驱动开关管，所以 IC 就必定安装在隔离变压器的输入级——称为"一次侧"，而变压器输出绕组则称为处在"二次侧"。一次侧与二次侧之间应该有"隔离带"存在，安规对此隔离带的有效性与强度都有规定。

问题 38：为何在大多数开关电源中，经常会存在两个光电耦合器，且并排安装？

答：第一个光电耦合器传送输出的误差信号从输出端（二次侧）到控制 IC（一次侧），它闭合反馈环，且使控制 IC 按要求调整输出电压，所以这个光耦也称为"调节光耦"或"误差光耦"。然而开关电源的安全规则不允许电源中任何"单点失败"给输出端带来危险高压，所以若正常反馈环的某关键元件（或焊接点）工作失常，输出端电压就失去控制，并可能会升高到危险值。为避免这类情况发生，一般需要加独立的"过压保护电路"（OVP）。此电路经常连接输出，且与调节电路元件并联。这个故障检测电路还需要一个独立电路通路将故障信号传送至控制 IC，所以不会受到反馈闭环控制失败的影响。故逻辑上来说，电路需要一个独立光耦——"故障光耦"。依据同样的控制逻辑，除了反馈闭环中使用的光耦外，此"故障光耦"也必须有一个引脚与控制 IC 相连（使其关闭开关管）。

因隔离带需通过这两个光耦与变压器（如第1章中图1-1所示），故两光耦并排放置，通常仅出于 PCB 布线的方便考虑。

问题 39：为确保离线式变换器中多路输出的安全性，是否需要每个输出端都有独立的电流限制电路？

答：安规不但对用户端的输出调整电压有要求，而且对工作失常情况下从输出端输出的最大能量也有规定。一次侧的电流检测能够限制电网输入的总能量，但却不能限制每个输出端单独的能量（或功率）输出量。如300W的变换器（一次侧有合适的电流控制）可能原来设计为5V/36A和12V/10A的输出，但如何避免只从12V输出端输出25A的电流，而5V端不输出电流？为防止以上情况的发生，对每个输出端独立设计二次电流控制电路是较明智的选择。但若输出端有集成的后级调整器（如7805）则可不必加控制，因其内部有电流控制电路。注意，任何的过流信号与过压信号通过或门相"或"，同样通过故障光耦连接控制 IC。

问题 40：一般如何对离线式开关电源的单点失败进行安规测试？

答：安规测试中，任何元件都可能被短接或断开，就连 PCB 上的焊点或连线都可能会考虑到。若此类单点失败时，通常希望能使开关电源简单而快速地关闭，甚至是突然间关断。在测试过程中，不允许输出端出现任何（哪怕是瞬间）的危险高压。

问题 41:何谓同步 buck 拓扑?

答:同步 buck 拓扑中,传统 buck 拓扑的续流二极管被一 MOSFET 开关管代替或与之并联,如图 4-3 所示。此新开关管称为"低端 MOSFET"或"同步 MOSFET",较上端的 MOSFET 则称为"高端 MOSFET"或"控制 MOSFET"。

稳态情况下,低端 MOSFET 驱动与高端 MOSFET 相反或互补。即二者有一导通时,另一管将会关断,反之亦然,与一般意义的同相位同步(此电路是不允许的,因为会造成输入短路)相反,但也称其为"同步"。然而尽管如此,开关拓扑的有效开关管仍为高端 MOSFET。它是唯一有效的"主管"——其通断表示电感储存能量与强迫电感电流续流,而低端 MOSFET 为"辅助"。

同步 buck 拓扑与传统 buck 拓扑本质区别在于,其低端 MOSFET 一般能够为续流电流提供仅 0.1V 或更小的导通压降,而传统的拓扑使用的肖特基钳位二极管导通压降为 0.5V。故同步拓扑能减少续流电路的导通损耗,从而提高效率。

一般来说,因电压与电流波形无交迭,故低端 MOSFET 不会有太大的交叉损耗——只当其所加电压几乎为 0 时才进行通断(状态改变)。所以一般高端 MOSFET 主要是根据其开关速度(低交叉损耗)快慢进行选择,而低端 MOSFET 则主要根据漏源极导通阻抗 R_{DS} 大小(低导通损耗)进行选择。

同步 buck 拓扑的最大特点是当负载减小时,不会进入(基于二极管的传统拓扑会进入)断续导通模式。这是因为 MOSFET 开关管与 BJT 不同,其电流可反向流通(即可从漏极流向源极,也可从源极流向漏极)。故电感电流可在任何时刻反向(流出负载),于是可保持"连续导通模式"——即使负载电流为 0(变压器输出端无任何连接)(参见第 1 章)。

问题 42:同步 buck 拓扑中,为何有时在低端 MOSFET 两侧并联一肖特基二极管,有时又不并联?

答:如前所述,低端 MOSFET 开关管只有在其所加电压较小时,才驱动使其通断。也即是高端 MOSFET 关断后,低端 MOSFET 数纳秒后才导通。而当高端 MOSFET 导通前,低端 MOSFET 应提前关断。这样做是为了使低端开关管实现"零电压导通"(ZVS),同时还应避免两管"交叉导通"——在开关状态转换的短暂时间间隔内,两只开关管同时导通(造成效率降低或开关管损坏)。然而若在转换短暂时间内,两管均关断("死区时间"),电感仍需能量流通通路。由于每个 MOSFET 结构中都有"体二极管",故在开关管关断情况下,允许电流反向流通(如图 4-3 所示),所以体二极管为电感电流提供了必要的通路。然而此二极管基本性能较差,通断速度慢且导通压降高。故通常为提高几个百分点的效率而采用更适合的二极管(一般为肖特基型)代替其导通,一般与低端开关管并联。

问题 43:为何大多数同步 buck 调整器使用集成肖特基二极管与低端 MOSFET 并联?

答:理论上,可选择普通肖特基二极管,将其与低端 MOSFET 并联焊接即可。但实

际上在电路板上并联二者，肖特基二极管并不起作用。为了使续流电流在低端MOSFET关断期间能快速地从开关管转向流过肖特基，则需要二者之间连接线的电感值极小。否则，电流仍在高端MOSFET导通前数纳秒内选择体二极管作为流通通路，所以需注意PCB布线。但不幸的是，这样处理的最佳效果仍不能解决问题。因为极小的PCB布线长度和内部接线，在数纳秒内都会产生极大的电感阻抗。解决问题的方法就是使用集成肖特基二极管与低端MOSFET并联，其封装与MOSFET大小相同。这样能大大减少低端MOSFET与二极管之间的寄生电感，从而使电流能够快速地从低端MOSFET退出，而选择并联的二极管作为高端MOSFET导通前死区时间内的流通通路。

问题44：什么因素限制MOSFET开关速度？

答：开关器件的开关速度与变换器中的定义有所不同，它指的是通断两种稳态情况相互转换所花费的时间。开关速度快有许多含义，其中较明显的是V-I波形的交迭损耗。虽然现代MOSFET与BJT相比速度已非常快，但仍不能在驱动改变瞬间做出响应。原因如下：其一，因为驱动电路本身有一定（不为0）的"拉"或"推"电阻，驱动电流须通过它们向MOSFET内部寄生电容充电或放电，才能改变通断状态在这一过程中会出现延时。其二，即使外部电阻为0，驱动与门极之间所连接的PCB布线仍会存在寄生电感，这必然会限制较大的门极电流快速导通或关断器件的能力。再进一步假设，门极电路部分外部阻抗为0，MOSFET封装本身也仍会有内部阻抗，电流须经过它们再到达寄生电容（充/放电）。其内部阻抗一部分为感性，由引脚到管心的内部连线产生；另一部分为电阻，后者事实上可能有数欧。所有上述因素共同决定器件的开关速度。

问题45：何谓同步电路中的"交叉导通"？

答：虽然高端与低端MOSFET方波驱动信号可能没有交迭，但因MOSFET对门极驱动稍有延时，所以事实上两个MOSFET开关管可能会同时导通一段时间，这种情况称为"交叉导通"或"直通"。因为直通使输入端短路（只有各种寄生阻抗），即使最小化，这也足够使整个效率降低几个百分点。

若两个MOSFET开关速度非常不匹配，此种情况则会恶化。事实上，一般的低端MOSFET开关速度都会比高端MOSFET慢，这是因为低端MOSFET主要是根据其低的正向导通阻抗R_{DS}来选择的。故为了得到较低的R_{DS}，便会要求较大的封装，通常会导致较大的内部寄生电容，从而影响开关速度。

问题46：怎样尽量避免同步电路的交叉导通？

答：为避免交叉导通，一般需在一管导通与另一管关断之间引进一定的延时，称其为变换器或控制器的"死区时间"。注意此段时间内，续流电流一直通过低端MOSFET并联的二极管续流。

问题47：何谓"自适应死区时间"？

答：以下为死区时间实现的快速发展历程。

☐ **第一代（固定延时）**—— 最早的同步控制IC其两管门极驱动信号之间的延时长

度是固定的。固定延时使用方便，但设定的延时长度必须能够包括各种可能的应用情况，还应满足用户选择 MOSFET 管的灵活性。电路元件的参数值因生产差异会在一定范围变化，故设定的固定延时长度还经常需要进行补偿（使其值更大）。然而，任何时刻电流流过二极管而不是低端 MOSFET 管时，将会导致较大的导通损耗。这些损耗与死区时间长度成正比，所以所有的应用场合中都不能设定过大的死区时间。

□ **第二代（自适应延时）**—— 通常实现过程如下。低端 MOSFET 的门极电压作为导通高端 MOSFET 的监视电压，当此电压低于一定阈值时，便假定低端 MOSFET 开关管已经关断（此时可能会有几纳秒的固定延时），而后高端门极电平变高。通常将“实时”的开关节点电压稍作调整，作为决定何时导通低端 MOSFET 的监视电压，这是因为高端 MOSFET 关断后，开关节点电压开始变低（为了使电感电流能流过低端 MOSFET）。但遗憾的是，由于该电压下降率与各种不确定的寄生参数以及实际应用场合有关，故其下降速度难以估算。而且为实现开关管的零电压开关与最小化低端 MOSFET 的交叉损耗，所以需要等待可变化的一段时间，直到开关节点电压确认已降到阈值以下（低端 MOSFET 导通之前）。故自适应技术允许对于不同的 MOSFET 与应用情况进行一定大小的延时调节。

□ **第三代（门极驱动预检测技术）**—— 自适应开关的目的在于其不仅能提供足够大的延时从而避免较大的交叉导通，也能让死区时间足够小从而尽量减小体二极管导通时间，且能根据不同的 MOSFET 灵活变化。然而美国德州仪器公司提出的“预检测”技术，通常被竞争者视为“多余”。但出于介绍的完整性，故在此有所提及。门极驱动预测技术采集并锁存前一开关周期的信息，以预测下一周期所需的最小延迟时间，其工作基于下一周期所需的延时时间应与前一周期延时时间相差不大的假设。该技术利用数控反馈系统检测体二极管的导通情况，产生接近临界交叉导通的精确的（时钟）触发信号。

问题 48：何谓低端电流检测？

答：传统的电流检测通常在开关管导通期间内完成，但现代技术应用中，特别是低电压输出的同步 buck 调整器应用，电流检测在开关管关断期间内完成。

原因之一为有些移动计算处理应用中，需要较极端的降压比 —— 如最小开关频率为 300kHz 时，28V 转换为 1V。由此可计算得出其占空比为 $1/28 = 3.6\%$，若频率为 300kHz，周期时间为 3.3μs，故所需的（高端）开关管导通时间为 $3.6 \times 3.3/100 = 0.12\mu s$（即 120ns）；若频率为 600kHz，导通时间降为 60ns；若频率为 120MHz，则为 30ns。这么短的导通时间可能无法使开关管完全导通，并且无法防止导通转换（“前沿空白时间”）过程中产生的尖峰脉冲噪声，还可能使电流控制电路无法足够快速地检测电流。

再者，若负载较轻，则希望能够完全跳过一些脉冲，从而使效率最大化（跳过脉冲可使开关损耗降低）。但高端电流检测在每个周期都会迫使高端 MOSFET 导通 —— 只

为检测电流。

鉴于以上原因，低端电流检测越来越被广泛采用。一般在续流通路上安置一电流检测电阻，然而低阻电阻一般较贵，故通常选择将低端MOSFET上的导通压降作为检测电压。

问题49：为何有些非同步调整器在负载较轻时会进入几近混乱的开关模式？

答：若负载减少，传统的调整器工作模式会由CCM（连续导通模式）进入DCM（断续导通模式，参见第1章）。这就表明事实上占空比为负载的函数，而不再像CCM调整器，占空比由输入与输出电压决定。若再将负载减少，DCM模式的占空比将继续减少，最终将使调整器自动进入随机的脉冲跳跃模式。这种情况的发生，只因为在某些工作点，调整器无法再减少导通时间至所需值。所以每个脉冲导通输入电感的能量将超过负载所需（每个脉冲）的平均能量值，从而使其控制部分进入"混乱"模式。于是使用另外一种方法尽量弥补失误控制——若此脉冲过宽，则在下面周期中跳过若干脉冲，从而使输入能量与所需能量相等。

但这样的失序控制可能会引起实际操作问题，尤其当变换器处于电流型控制（CMC）时。在CMC，通常将开关管的电流波形作为检测信号，并通过这个信号产生内部脉宽调节器（PWM）电路工作的斜坡。所以若开关管若干周期不导通，则不会产生PWM工作的电流斜坡。

无序模式实际上还是变频模式，通常产生非预期的工作频率，故会导致不希望有的EMI与噪声参数。所以恒频工作模式通常易于在商业中应用，这种工作模式基本上不含有脉冲跳跃。

避免以上无序模式广泛采用的方法是在变换器安装"预设负载"，也即是将一些电阻并联在输出端（置于PCB板上），从而变换器将会总"认为"有最小负载存在。也就是说，需要传送比（进入无序模式之前的）最小负载所需更多的能量。

问题50：为何轻载有时需要跳跃脉冲控制？

答：某些实际应用中，特别是电池供电应用场合，变换器的"轻载"工况是最应考虑的关键。导通损耗通常可通过开关管的正导通压降来降低，但不幸的是，实际上每个周期都会有开关损耗。如果可能的话，惟一能消除该损耗的方法就是开关不进行通断。如果能合适地采用脉冲跳跃模式，将会很明显地提高轻载时变换器的效率。

问题51：如何在同步buck拓扑中应用脉冲跳跃控制模式，从而提高轻载时的效率？

答：DCM模式工作时，占空比为负载电流的函数。所以随着负载足够地减少，占空比将会（从其CCM模式值）开始减少。最后若控制模式进入最小时间限制时，将会导致脉冲跳跃。但如前所述，脉冲跳跃模式控制非常混乱，且只发生在负载极轻时。所以现在的一种操作方法就是不允许DCM占空比小于CCM占空比的15%，从而使单脉冲所传送的能量大于一般DCM模式的所传送能量，且不必等待变换器进入最小导通时间限制工作状态。然而，因为导通脉冲宽度比所需脉宽大，控制电路（对于每个导通脉冲后）将会跳过更多的周期数。而后在某个时刻，若控制电路检测的输出电压下降过多，

则允许下个大脉冲导通，从而减少开关损耗。也即通过 DCM 模式发生脉冲跳跃，从而提高轻载效率。

问题 52：boost 调整器是怎样被快速损坏的？

答：boost 调整器的问题就是当输入电压接入的瞬间，会有极大的冲击电流给输出电容充电。因为开关管不与其串联，故无法对其进行控制。一般理想情况下，应该延时导通时间直到输出电容达到输入电压等级（冲击停止）。正因为如此，boost 电路极需要软启动功能。然而，若在冲击电流存在过程中将开关管导通，冲击电流就会被转入开关管。大多数的控制电路都有这个问题，电流限制可能在开关管导通后头一个 100ns ~ 200ns 内不工作 —— 这样做是为了避免在通断转换过程（前沿空白时间）中产生的噪声使开关管假象导通。所以此时将会有极大的冲击电流完全流过开关管，又因为实际上未实施控制，可能引起电路失效。将二极管直接连接电源输入线路与输入电容（二极管阴极接输出电容的正极），可解决由此带来的问题。此时冲击电流可通过电感与二极管，但必须注意此二极管所允许流过的浪涌电流值。此二极管无需是快速二极管，因为开关一旦动作后，其将被一直反向。

另外应注意，有时 boost 拓扑可能上电（导通 / 关断功能）有困难，这种情况下，可采用（附加）串联三极管的方法，上电时将输入与输出完全有效地隔开。

第 5 章 导通损耗和开关损耗

随着变换器开关频率的提高，减小开关损耗变得尤其重要。开关损耗为开关器件从导通（关断）转换为关断（导通）时的所有损耗。开关频率越高，开关每秒钟转换状态的次数就越多，因此开关损耗与开关频率成正比。在这些取决于频率的损耗中最主要的损耗通常在开关内部产生，因此理解开关状态转换中所有过程的先后顺序，从而限制每个过程的损耗，已经成为开关电源设计的主要目标。

因为 MOSFET 已成为当今最常用的高频开关器件，所以本章主要讨论 MOSFET，将其导通和关断过程分为几个特定子区间并分析在每个区间发生的现象，同时给出相关的设计方程。由于 MOSFET 及其与电路板的相互影响的建模非常复杂，故与许多相关文献类似，本文仅简化说明其最基本内容。这将导致开关损耗的理论值比实际值低很多，典型差值为 20% ～ 50%。设计师需要对此加以考虑并添加一个校正系数以与实际相符，本书分析中采用缩放系数以减小误差。

本章同时介绍如何分析 MOSFET 的驱动要求，并说明在特定应用场合中合适的驱动匹配的重要意义。这不仅有助于应用工程师为系统选择更好的 MOSFET，而且可帮助 IC 设计工程师更好地设计驱动电路。

需注意一个术语上的问题：大部分电源分析中提到的“负载”都指晶体管的负载，而非 DC-DC 变换器的负载。类似地，“输入电压”指 MOSFET 关断时加在其两端的电压而非 DC-DC 变换器的输入电压。虽然最后都与功率变换领域相联系，但是必须清楚最初都是从 MOSFET 的角度而非其所在的整个电路拓扑进行讨论的。

5.1 开关接电阻性负载

在考虑电感负载前首先讨论开关接电阻性负载时的情况。

考虑理想情况以简化分析，图 5-1 所示为一理想 N 沟道 MOSFET，其性能特征如下：

- □导通电阻为零。
- □当栅源极间电压 V_{gs} 为零时，MOSFET 完全关断。
- □栅源极间电压 V_{gs} 稍大于零，MOSFET 开始导通，漏极电流 I_d 从漏极流入源极。

□漏极电流 I_d 与电压 V_{gs} 之比定义为 MOSFET 的跨导 g，单位为 mhos，即欧姆 ohm 的反序。现在更多地将 mhos 写为 Simens，或 S。

□假设一 MOSFET 的 g 为常量 1S，若栅极电压为 1V，则电流为 1A；若栅极电压为 2V，则电流为 2A。

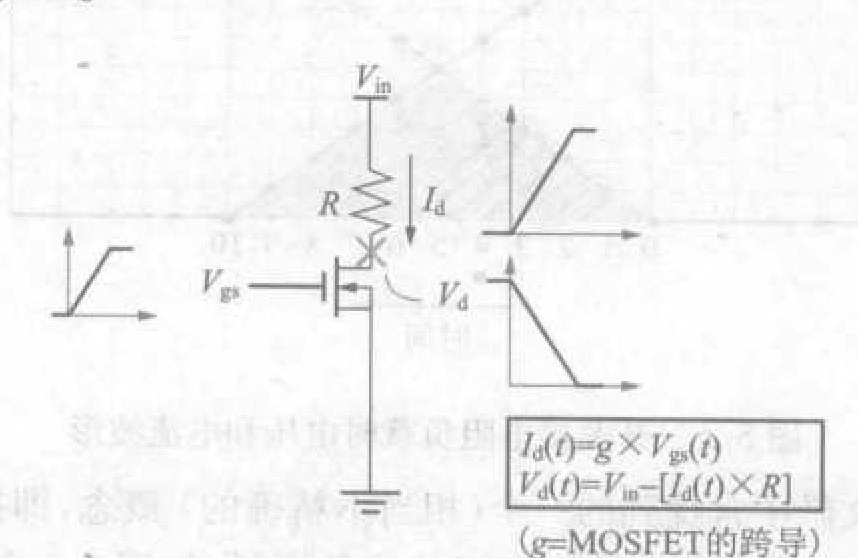


图 5-1 开关接电阻性负载

图 5-1 所示应用电路工作原理如下。

□输入电压 10V。

□与漏极串联的外部电阻为 1Ω。

□栅极电压随时间线性上升，即 $t=1\text{s}$ 时为 1V，$t=2\text{s}$ 时为 2V，$t=3\text{s}$ 时为 3V，依此类推。

分析过程如下（V_{ds} 为漏源极间电压，V_{gs} 为栅源极间电压，I_d 为漏极电流）。

□$t=0$ 时，$V_{gs}=0$，由跨导方程可得 $I_d=0\text{A}$，根据欧姆定律可知 1Ω 电阻上的压降为 0V，因此 MOSFET 的漏源极间电压 $V_{ds}=10\text{V}$。

□$t=1\text{s}$ 时，$V_{gs}=1\text{V}$，由跨导方程可得 $I_d=1\text{A}$，根据欧姆定律可知 1Ω 电阻上的压降为 1V，因此 MOSFET 的漏源极间电压 $V_{ds}=10\text{V}-1\text{V}=9\text{V}$。

□$t=2\text{s}$ 时，$V_{gs}=2\text{V}$，由跨导方程可得 $I_d=2\text{A}$，根据欧姆定律可知 1Ω 电阻上的压降为 2V，因此 MOSFET 的漏源极间电压 $V_{ds}=10\text{V}-2\text{V}=8\text{V}$。

以此斜率不断增加 V_{gs}，$t=10\text{s}$ 时 $V_{gs}=10\text{V}$，$I_d=10\text{A}$，$V_{ds}=0\text{V}$。10s 后即使 V_{gs} 继续提高，V_{ds} 和 I_d 不再改变。

注意：一般当栅源极间电压增加到超过其提供最大负载电流的值后，则称为"过驱动"。表面上看过驱动浪费能量，其实它有助于减小 MOSFET 的导通电阻，从而减小导通损耗。

上例中最大负载电流为 10A，即图 5-2 中的 I_{dmax}。若绘出漏极电流和漏极电压对时间的曲线，可见其交越时间 t_{cross} 为 10s，此时间定义为电压和电流都完成转换所需的时间。

转换时间内 MOSFET 的能量损耗为

$$E=\int_0^{t_{cross}} V_d(t)I_d(t)\mathrm{d}t \text{ J}$$

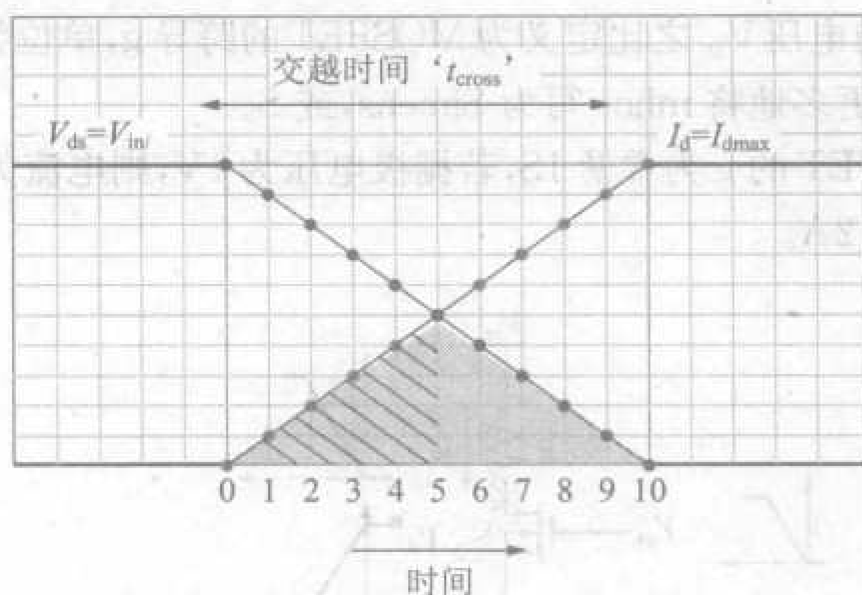


图 5-2　开关接电阻负载时电压和电流波形

需要注意相关文献中常提到的一个(相当不精确的)概念,即把电压、电流及时间轴所围区域的面积定义为开关在转换期间的能量损耗,如图 5-2 中的灰色等腰三角形区域所示(其中一半区域用阴影线标示)。

在此交越时间的矩形区域内,共有八个面积与此阴影线标示区域相等的三角形,可见灰色区域面积为整个矩形区域面积的 1/4。因此若能量等于封闭区域的面积,则可得下式

$$E=\frac{1}{4}\cdot V_{in}\cdot I_{dmax}\cdot t_{cross}\ \mathrm{J}$$

此式是不正确的,还有一种计算方法,即在交越区域平均电压为 $V_{IN}/2$、平均电流为 $I_{dmax}/2$,则交越区域平均值为$(V_{IN}\times I_{dmax})/4$,此算法也是错误的。一般地,

$$A_{AVG}\times B_{AVG}\neq(A\times B)_{AVG}$$

若电压不断下降、电流保持不变,则上式正确,反之亦然。下文将分析的电感负载就是这种情况。但是,电阻负载中电压和电流在交越时间内同时变化,不能用上式计算,从而需要寻找更好的方法计算开关损耗。

现在计算 $t=1,2,3,4\mathrm{s}\cdots$ 时 $V_{ds}(t)\times I_d(t)$ 的瞬时值,在坐标平面描出这些点可以得到图 5-3 所示钟形曲线。为计算交越时间的能量损耗,需要计算此曲线下方区域面积。由于此曲线形状特殊,不易计算其面积,除了使用典型的积分 / 综合表达式外没有其他可行方法。回到图 5-1 所示电压、电流的基本等式,计算其对时间的积分,可得

$$E=\frac{1}{6}\cdot V_{in}\cdot I_{dmax}\cdot t_{cross}\ \mathrm{J}$$

这是在电阻负载下开关导通过程中正确计算开关损耗的公式。若关断 MOSFET,尽管此时电压上升、电流下降,若保持相等的交越时间,则可得到相同的能量损耗公式。

可以推论,若开关以频率 f_{sw} 重复导通和关断,则单位时间内以发热形式损失的能量为

$$P_{sw}=\frac{1}{3}\cdot V_{in}\cdot I_{dmax}\cdot t_{cross}\cdot f_{sw}\ \mathrm{W}$$

这是开关器件接电阻负载时的开关损耗。

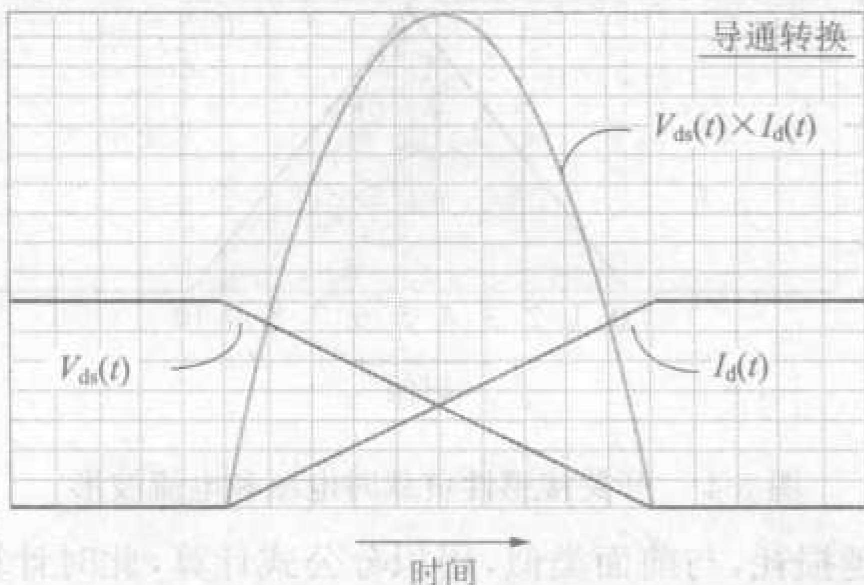


图 5-3 电阻负载时开关瞬时能量损耗

注意：精确地说上述公式表示的仅为第 1 章讲到的开关的"交越损耗"，交越损耗定义为 $V-I$ 交迭产生的损耗，它并不是开关器件在导通和关断过程中的所有损耗。

假设栅极电压上升速率为每秒 1V、下降速率为每秒 2V，则开关导通和关断过程转换时间不同。这种情况下需要分开计算开关导通和关断阶段的交越损耗 P_{sw}，公式如下

$$\begin{aligned}P_{sw}&=P_{turnon}+P_{turnoff}\\&=\frac{1}{6}\cdot V_{in}\cdot I_{dmax}\cdot t_{crosson}\cdot f_{sw}+\frac{1}{6}\cdot V_{in}\cdot I_{dmax}\cdot t_{crossoff}\cdot f_{sw}\end{aligned}$$

其中 $t_{crosson}$ 和 $t_{crossoff}$ 分别为开关导通和关断所需要的交迭时间。

假设开关所串联电阻值由 1Ω 增加到 2Ω，则漏极电压从 10V 下降到 0V 所需时间仅为 5s，漏极电流也只能增加到 5A，栅极电压也仅能变到 5V。进一步增加 V_{gs}，I_{d} 也不再改变。因此，尽管这种情况下的交迭时间比电阻为 1Ω 时减少一半，电流上升时间仍然等于电压下降时间(即 5s)，这是电阻负载的特性。

当电源接感性负载时，发生的现象有很大不同，由于欧姆定律不再适用，反而使计算更简单。

5.2 开关接感性负载

开关接电感性负载并提供续流回路时，可得图 5-4 所示理想波形。它们看起来与图 5-2 中电阻性负载的波形相似，但仔细观察可发现它们有很大不同。特别是当电流变化时，电压保持不变；当电压变化时，电流保持不变。

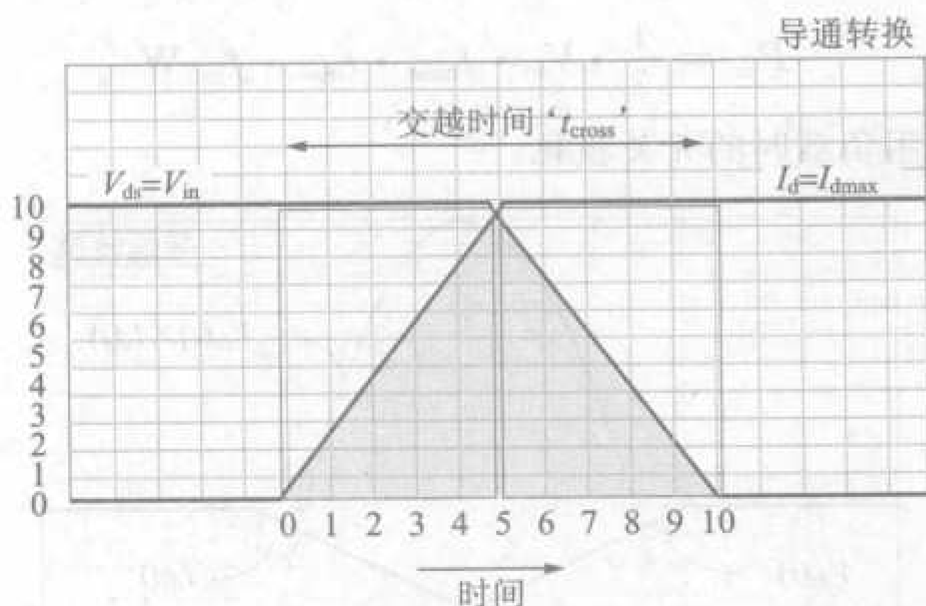


图 5-4　开关接感性负载时电压和电流波形

现在计算其交越损耗，与前面类似，用积分公式计算，此时计算简单得多。因为当 V 和 I 中有一个变化时，另一个保持不变，所以可利用电流平均值 $I_{dmax}/2$、电压平均值 $V_{IN}/2$ 来计算交越损耗平均值，可得开关导通变换过程中能量损耗为

$$E=\left[\frac{V_{in}}{2}\cdot I_{dmax}\cdot\frac{t_{cross}}{2}\right]+\left[V_{in}\cdot\frac{I_{dmax}}{2}\cdot\frac{t_{cross}}{2}\right]$$

$$=\frac{1}{2}\cdot V_{in}\cdot I_{dmax}\cdot t_{cross}$$

此时，损耗可用曲线封闭区域面积表示。由几何原理可知图 5-4 中灰色区域的面积为矩形面积的一半，与上式结果一致。

由于开关接电感性负载，就避免了复杂的积分计算，应用简单的公式即可计算交越损耗。重复导通和关断开关，电感负载时开关损耗为

$$P_{sw}=V_{in}\cdot I_{dmax}\cdot t_{cross}\cdot f_{sw}\ \mathrm{W}$$

注意：上述公式表明，应用条件完全一致时，开关接感性负载时的损耗为接电阻性负载时的三倍。实际应用中 I_{dmax} 的设定基于电阻性负载（取决于外接电阻值的大小），对电感性负载，实际上开关电流可为任意值，没有设定 I_{dmax}，它为开关变换前后流过电感的电流值。

基本的问题仍没有解决：为什么电感性负载时的波形与电阻性负载时波形有这么大差别？回答此问题需要回到前面对电阻性负载情况的分析，应用了欧姆定律求开关的电压。而欧姆定律不适用于电感中，为得到图 5-4 的波形，需要借助于第 1 章的知识。开关管关断时，电感上会产生维持电流连续所需要的电压，下面用 buck 变换器的实际例子来说明此原理，如图 5-5 所示。

图 5-5 左边波形首先描绘开关管导通过程，在此之前二极管流过全部电感电流（圈 1），开关导通过程开始，开关开始分流（圈 2），二极管电流相应下降（圈 3）。特别注意的是在开关电流建立阶段，二极管始终流过电流（其值为电感电流减去开关电流），但即使流过部分的电感电流，二极管仍必须完全导通，从而（感生电压）使得开关节点电压略低于 0V，确保二极管阳极电压比阴极电压高 0.5V（圈 4）。根据基尔霍夫电压定律，开

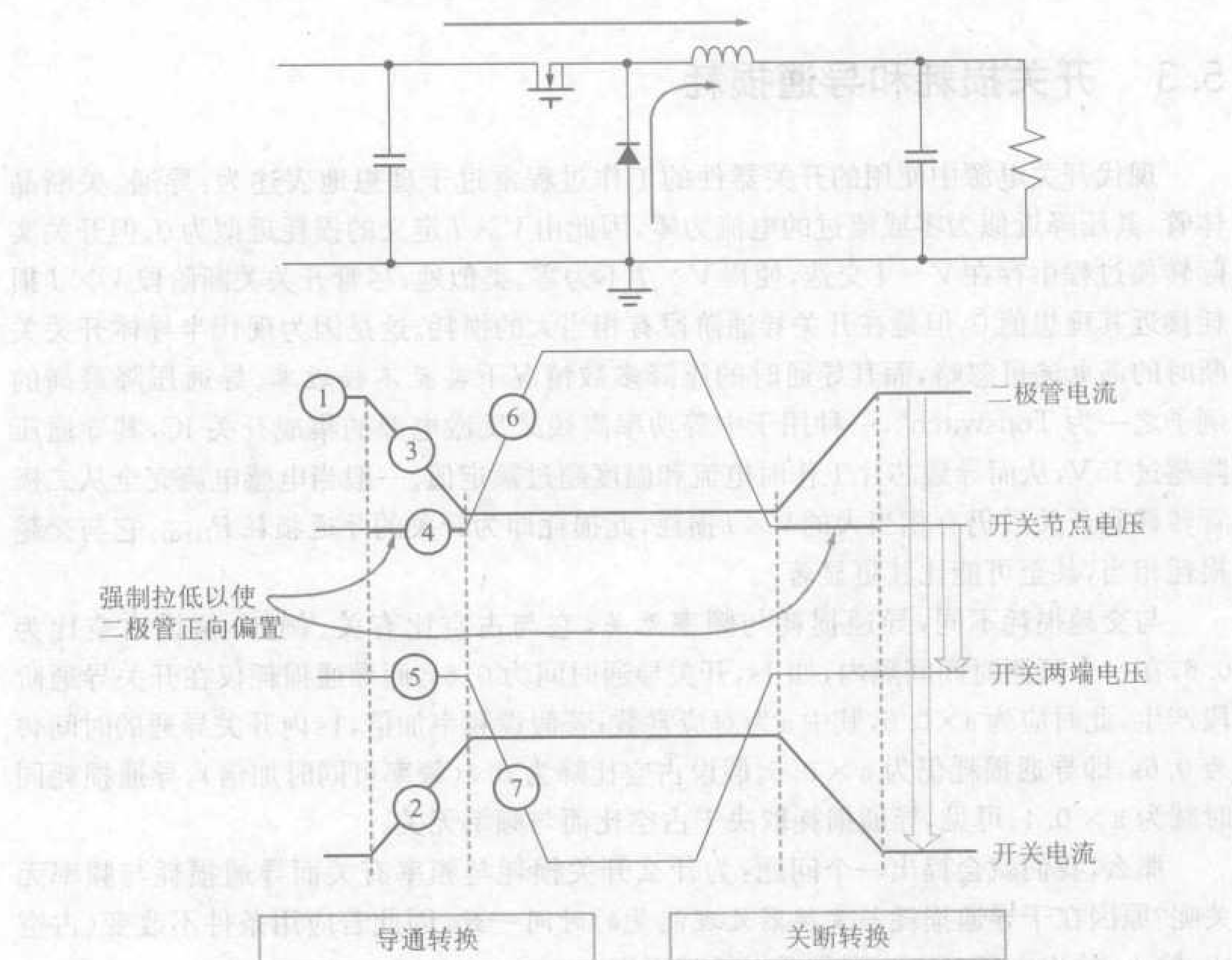


图 5-5 buck 变换器转换过程分析

关管两端电压维持为高(圈 5),直到整个电感电流全部流过开关,二极管断开,开关节点电压升高为输入电压(圈 6),开关两端电压下降(圈 7)。

□可见在导通过程中开关两端电压直到其电流转换完成才开始变化,开关$V-I$交迭很大。

类似地分析开关管关断过程(如图 5-5 右边波形所示),要使开关电流开始下降二极管必须首先导通分流,因此开关节点电压首先下降到 0V 左右以正偏置二极管,即开关电压必须首先完全转换,电流才开始下降。

□可见在关断过程中开关电流直到其电压转换完成才开始变化,因此开关$V-I$交迭也很大。

第 1 章介绍了电感基本性质和功能,这是交越阶段交迭损耗产生的根本原因。

任何开关拓扑都存在此问题,前面列出的开关损耗方程适用于所有拓扑。注意方程中涉及的量为开关关断时的电压和导通时的电流,而实际变换器中需将此电压V和电流I与输入/输出电压及负载电流关联,后面将介绍具体步骤。

5.3　开关损耗和导通损耗

现代开关电源中使用的开关器件的工作过程常过于理想地表述为：导通、关断晶体管，其压降近似为零或流过的电流为零，因此由 $V \times I$ 定义的损耗近似为0。但开关实际转换过程中存在 $V-I$ 交迭，使得 $V \times I$ 不为零。类似地，尽管开关关断阶段 $V \times I$ 损耗接近其理想值0，但是在开关导通阶段有相当大的损耗。这是因为现代半导体开关关断时的漏电流可忽略，而其导通时的压降多数情况下甚至不接近零。导通压降最高的例子之一为 Topswitch®，一种用于中等功率离线式反激电源的集成开关 IC，其导通压降超过15V，从而导致芯片工作时电流和温度超过额定值。一般当电感电流完全从二极管转移到开关后仍有相当大的 $V \times I$ 损耗，此损耗即为开关的导通损耗 P_{DOND}。它与交越损耗相当，甚至可能比其更显著。

与交越损耗不同，导通损耗与频率无关，它与占空比有关。例如，假设占空比为0.6，在一个可测时间间隔内，如1s，开关导通时间为0.6s，而导通损耗仅在开关导通阶段产生，此时应为 a×0.6，其中 a 为对应常数；若假设频率加倍，1s内开关导通的时间仍为0.6s，即导通损耗仍为 a×0.6。假设占空比降为0.4（频率可同时加倍），导通损耗同时减为 a×0.4。可见，导通损耗取决于占空比而与频率无关。

那么，我们就会提出一个问题：为什么开关损耗与频率有关而导通损耗与频率无关呢？原因在于导通损耗与变换器处理能量的时间一致，因此若应用条件不改变（占空比，输入、输出电压确定），则导通损耗就不变。

计算 MOSFET 的导通损耗的简单公式为

$$P_{COND} = I_{RMS}{}^2 \times R_{ds} \ \mathrm{W}$$

其中 R_{ds} 为 MOSFET 的通态电阻，I_{RMS} 为开关电流的有效值，它等于

$$I_{RMS} = I_O \times \sqrt{D \times \left(1 + \frac{r^2}{12}\right)} \quad \text{(buck)}$$

$$I_{RMS} = \frac{I_O}{1-D} \times \sqrt{D \times \left(1 + \frac{r^2}{12}\right)} \quad \text{(boost 和 buck-boost)}$$

其中 I_O 为DC-DC变换器的负载电流，D 为占空比，假定电流纹波比很小，则其近似值为

$$I_{RMS} \approx I_{DC} \times \sqrt{D} \quad \text{(buck、boost 与 buck-boost)}$$

其中 I_{DC} 为平均电感电流，I_{RMS} 为开关电流的有效值。

二极管导通损耗是电源中另一主要导通损耗，其值为 $V_D \times I_{D_AVG}$，其中 V_D 为二极管导通压降，I_{D_AVG} 为二极管平均电流值，在 boost 和 buck-boost 电路中它等于 I_O，在 buck 电路中它等于 $I_O \times (1-D)$，此损耗同样与频率无关。

减少导通损耗的方法是降低二极管和开关管的正向导通压降，因此选择低压降二极管，如肖特基二极管，类似地，选择低通态电阻 R_{ds} 的 MOSFET。但是，压降非常低的肖特基二极管的漏电流较大，同时其结电容很大，会产生更大损耗。这就需要根据实际

应用条件综合考虑。类似地，试图降低 MOSFET 的通态电阻 R_{ds} 会影响其开关速度。

5.4 建立 MOSFET 简化模型以研究感性负载时的开关损耗

图 5-6 左边电路为 MOSFET 的基本（简化）模型，值得注意的是在它的漏极、源极和栅极之间存在三个寄生电容。这些微小的极间电容是提高开关效率的关键，特别是在开关频率较高领域。因此需要清楚了解其在开关状态转换过程中的作用。

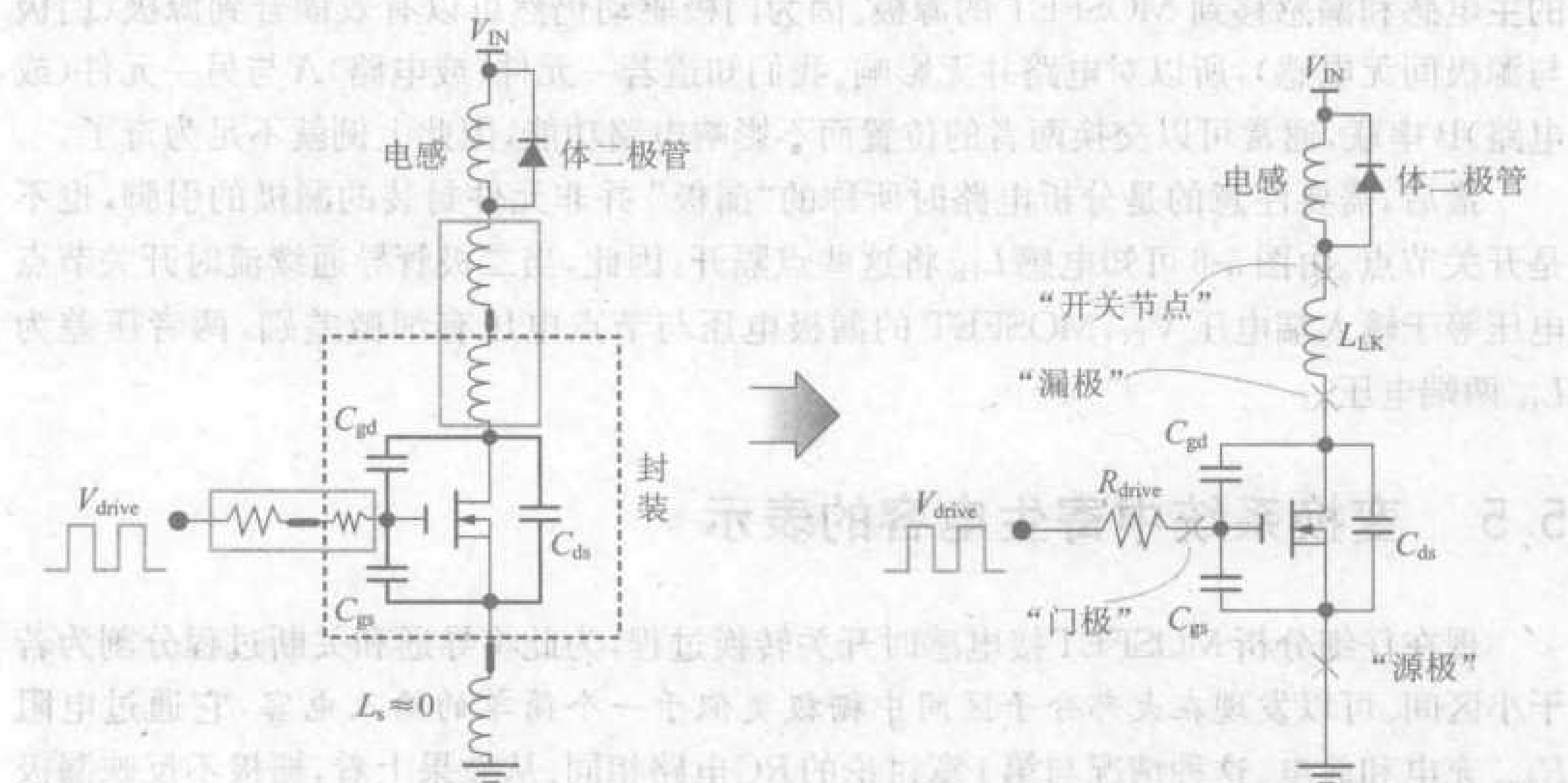


图 5-6 MOSFET 的简化模型

我们知道变换过程存在交叠损耗的原因在于开关状态每次变换都不可避免地存在 V-I 交叠。开关工作时电感创造合适条件以维持电流连续，从而产生 V-I 交叠。而此交叠会持续一段时间是因为三个极间电解电容在每个开关转换中需充电、放电以达到新的电压值从而与开关状态的改变相对应。笼统说来电容值越大，充放电时间就越长，交叠时间就会越长，结果导致交叠损耗越大。进一步分析，电容充电和放电回路包含门极电阻，此电阻值也影响转换时间从而影响开关损耗。

图 5-6 右边图形进一步简化了模型。将漏极内部和外部电感等效为一个漏感 L_{LK}。假设 PCB 布线非常完美，从而可以忽略栅源极之间的电感。同时将 MOSFET 内部小电阻与外部的门极电阻、驱动电阻（内部上拉或下拉）等效为一个电阻量 R_{drive}，或称驱动电阻。

图 5-6 中主电感为连通的，它有续流通路，但漏电感（寄生电感）是非连通的，它没有释放能量的通路。这样在改变其流过的电流时会产生电压尖峰。但本文分析时假定此漏感很小（尽管其值可能不能忽略）。可以看到这会导致开关波形中的人为因素，使其看起来与图 5-4、图 5-5 所示的开关理想波形有一些细小的差别。当然，在 R_{drive} 很小的情况下，此差别实际影响不大，仅为理论分析感兴趣的问题。此外，它一定程度上还有

助于减小交叠损耗。因此，从这个角度看理想的波形更为“保守”，进行分析时应该以此理想波形为基础。

注意图5-6所示电路实际无法工作。由第1章讨论可知，若没有设置输出电容就不能使电感达到伏秒数平衡，从而无法得到稳定的输出。所以此电路仅为理想模型，它用于帮助人们对开关转换过程进行理论分析。

然而，最终人们关心的是开关管关断时两端电压，以及导通时流过的电流，因而此简化电路可以有效地用于描述任意拓扑中开关状态转换的情况。例如，可以将图5-6中的主电感和漏感移到MOSFET的源极。因为门极驱动仍然可以有效耦合到源极(门极与源极间无电感)，所以对电路并无影响。我们知道若一元件(或电路)A与另一元件(或电路)B串联，通常可以交换两者的位置而不影响电路功能，因此上例就不足为奇了。

最后，需要注意的是分析电路时所称的“漏极”并非元件封装的漏极的引脚，也不是开关节点。由图5-6可知电感L_{LK}将这些点隔开。因此，当二极管导通续流时开关节点电压等于输入端电压V_{IN}，MOSFET的漏极电压与节点电压有细微差别，两者压差为L_{lk}两端电压。

5.5 变换系统中寄生电容的表示

现在仔细分析MOSFET接电感时开关转换过程，为此将导通和关断过程分割为若干小区间。可以发现在大部分子区间中栅极类似于一个简单的输入电容，它通过电阻R_{drive}充电和放电。这种情况与第1章讨论的RC电路相同。从效果上看，栅极不反映漏极和源极发生的现象(由于MOSFET的跨导)。

若从直流驱动信号角度深入分析栅极，可发现有效输入充电电容是C_{gs}和C_{gd}的并联(算术和)，讨论中简称为栅极电容或输入电容C_g，因此

$$C_g = C_{gs} + C_{gd}$$

栅极充电/放电时间常数为

$$T_g = R_{drive} \times C_g$$

注意：此处讨论假设开关导通和关断的驱动电阻相同，而事实并非如此。我们所列的所有方程都很容易对导通和关断时的驱动电阻的差别加以考虑，因此导通和关断的交叠时间通常不同。也要注意，由于导通和关断都存在一定交叠时间，所以开关电压转换与电流转换的时间不同(与电阻负载情况不相同)。

建立一个变换的系统来描述电容，用有效输入电容C_{iss}、输出电容C_{oss}和反向传输电容C_{rss}表示，它们与极间电容的关系如下

$$C_{iss} = C_{gs} + C_{gd} \equiv C_g$$

$$C_{oss} = C_{ds} + C_{gd}$$

$$C_{rss} = C_{gd}$$

可得

$$C_{gd} = C_{rss}$$
$$C_{gs} = C_{iss} - C_{rss}$$
$$C_{ds} = C_{oss} - C_{rss}$$

在大部分销售商给出的元件资料中，一般都能在“典型特性参数曲线”中找到 C_{iss}、C_{oss}和 C_{rss}。这些寄生电容为电压的函数，这使电路分析变得复杂，因此可以近似认为极间电容都为常数。观察 MOSFET 的典型工作波形，找出给定应用条件下开关关断时其两端电压所对应的电容值。以下会介绍如何通过使用缩放比例系数来使误差最小。

5.6 门极开启电压

图 5-1 所示的“完美 MOSFET”在其栅极电压大于零时就开始导通，但实际的 MOSFET 有一定栅极开启电压 V_t。逻辑电平 MOSFET 中 V_t 的典型值为 1～3V，高电平 MOSFET 中 V_t 的典型值为 3～5V。因此，必须使栅极电压超过开启电压才能使 MOSFET 完全导通，即把流过 MOSFET 的电流超过 1mA 时的状态定义为导通状态。

由于 V_t 不为零，所以传导方程的定义需要做一定修改

$$g = \frac{I_d}{V_{gs}} \Rightarrow g = \frac{I_d}{V_{gs} - V_t}$$

注意在上述分析中都假定传导为一常数。

了解了以上背景知识，就可以开始深入分析开关导通、关断转换过程的现象。

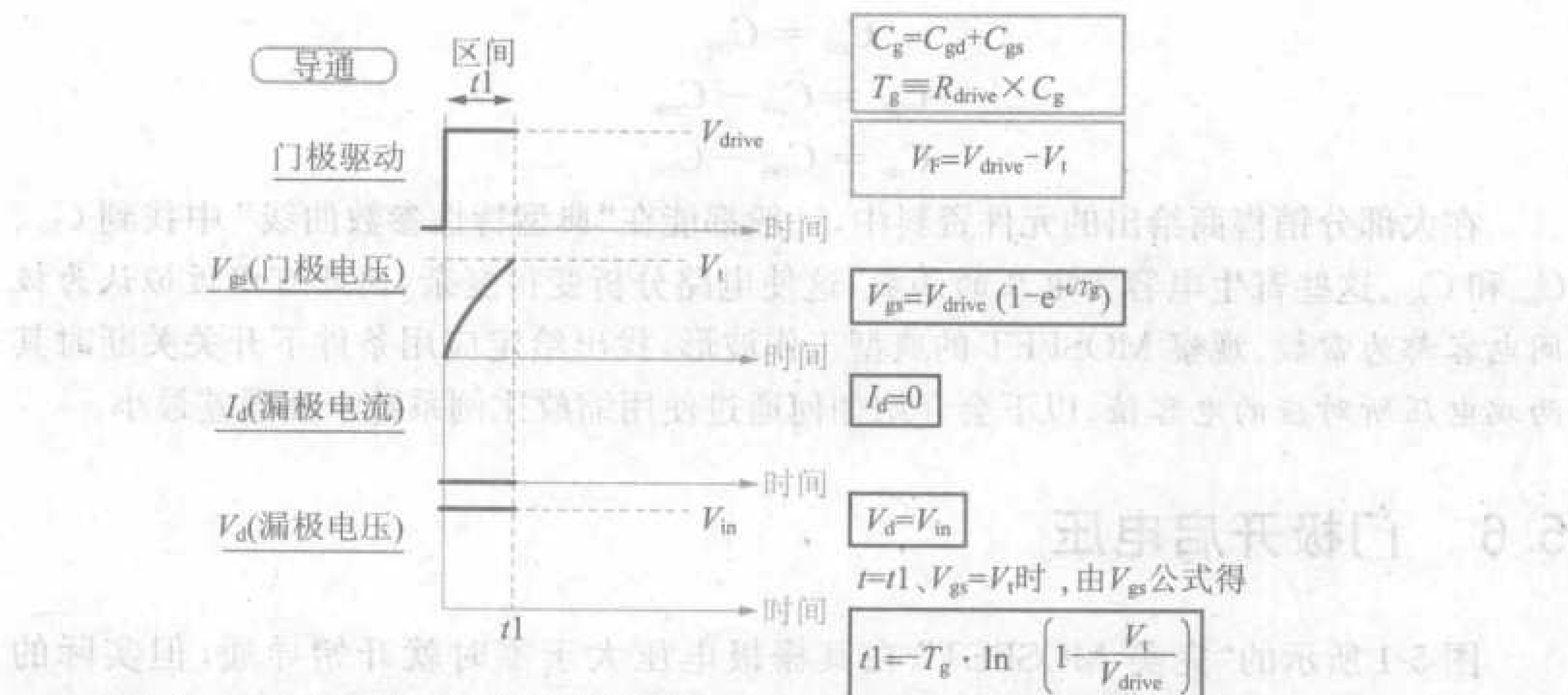
5.7 导通转换

将导通过程分为四个子区间，用图 5-7 到图 5-10 分别描述。为便于分析和理解，将每个小区间对应的分析在其各自的图中给出。

$t1$ 区间为达到栅极开启电压 V_t 所需的时间。在此时间段，模型为一简单的 RC 充电电路。

在 $t2$ 区间，栅、源极间电压仍按指数规律上升，但此时漏电流开始上升。实际应用中，漏电流不影响栅极，这是因为漏电流完全反应在传导上，漏极电压没有改变。

在 $t3$ 区间，由于电感电流完全转移到开关中，二极管停止导通，漏极电压下降，同时向电容 C_{gd} 注入电流。尽管此电容很小，但由于它直接从开关高电压节点（漏极）向栅极注入电流，所以对交叠时间有很大影响。在 $t3$ 区间之前，C_{gd} 两端有相当高的电压，而当开关完全导通时，C_{gd} 两端电压必须降到较低电平。因此，在 $t3$ 区间 C_{gd} 放电，这产生一个问题：C_{gd} 的放电回路在哪里？对此作如下分析，放电电流到达门极后有两个选择：流入电容 C_{gs} 或驱动电阻 R_{drive}。但栅极电压已经达到一个常量（$V_t + I_O/g$），这是 MOSFET 维持电感满电流 I_O 所需门极电压，因此 C_{gs} 两端电压（门极电压）必须维持不变。通过电容的电流与电容两端电压关系为 $I = C\mathrm{d}V/\mathrm{d}t$，由于在此区间 C_{gs} 两端电压不



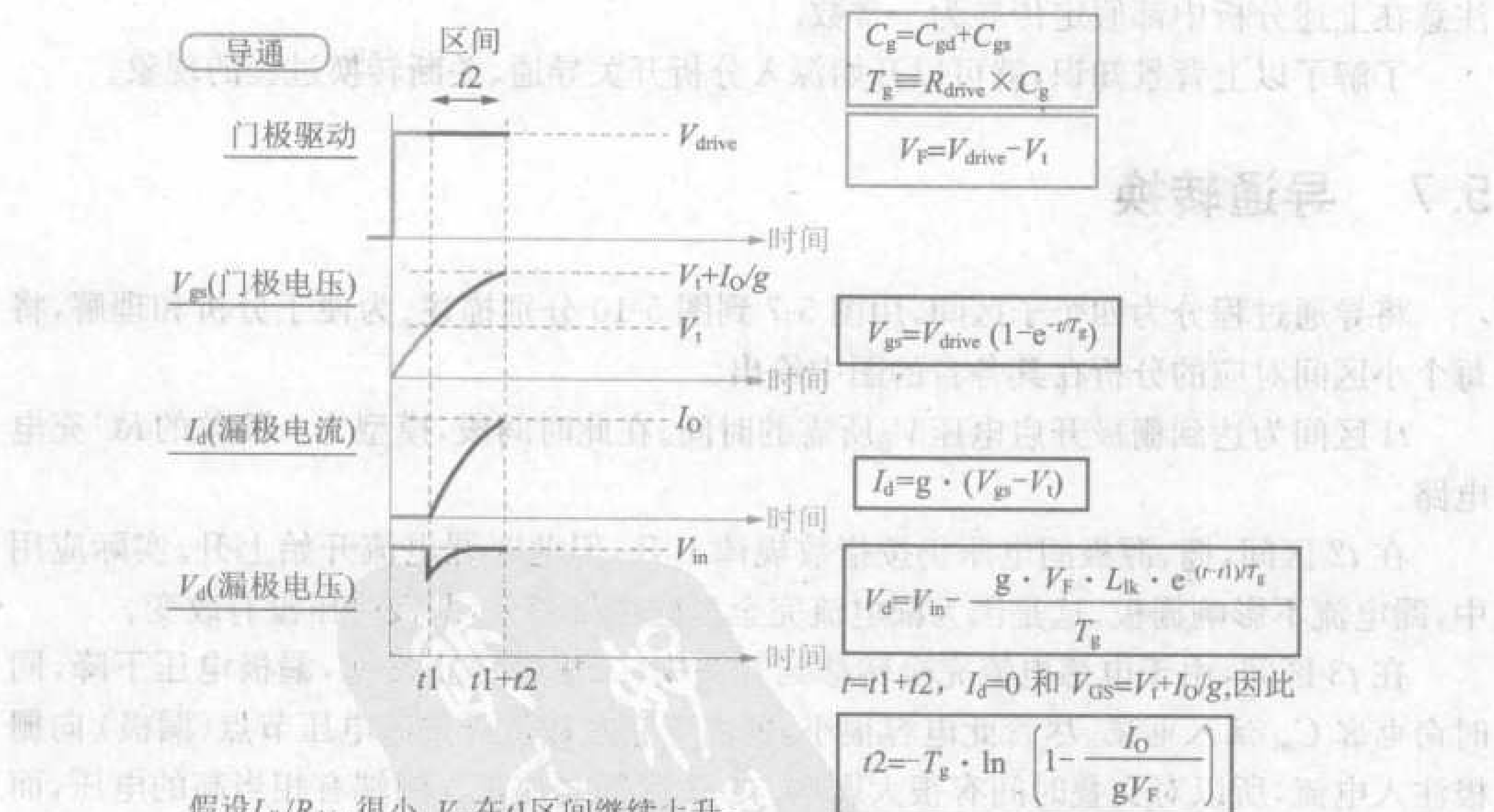
由于V_{gs}小于V_t，漏极电流为零，漏极电压等于V_{in}。

由于漏极电压固定，几乎没有电流注入门极（通过C_{gd}），因为漏极电压的改变才会产生此电流。

由于V_{gs}的上升，会有一个微小的电流流过C_{gd}。但影响此电流的时间常数T_g的因素中$C_g=C_{gd}+C_{gs}$而非C_{gs}。

在开关电源中，导通过程内开关节点（注意：在电路中此节点通过漏感与V_d分开）电压只有在电感电流完全从续流二极管转移到开关中时才改变，因为二极管必须正向偏置才能流过电流。注意：忽略二极管导通压降。

图 5-7　导通过程的第一个阶段



假设L_{lk}/R_{drive}很小，V_{gs}在$t1$区间继续上升。

V_d有一个小的电压尖峰，由于开关节点电压被钳位，所以此电压由$V=L_d(I_d)/dt$决定。

通过C_{gd}的电流很小，因此V_{gs}上升很小，可以忽略。

注意，由于V_d经过了$t-t1$阶段，因此需要重新初始化调整器以满足临界条件。

漏极电流I_d由MOSFET的跨导g（对逻辑电平FETS的典型值为100mhos）与瞬时电压V_{gs}和门极开启电压V_t的差值共同决定。

图 5-8　导通过程的第二个阶段

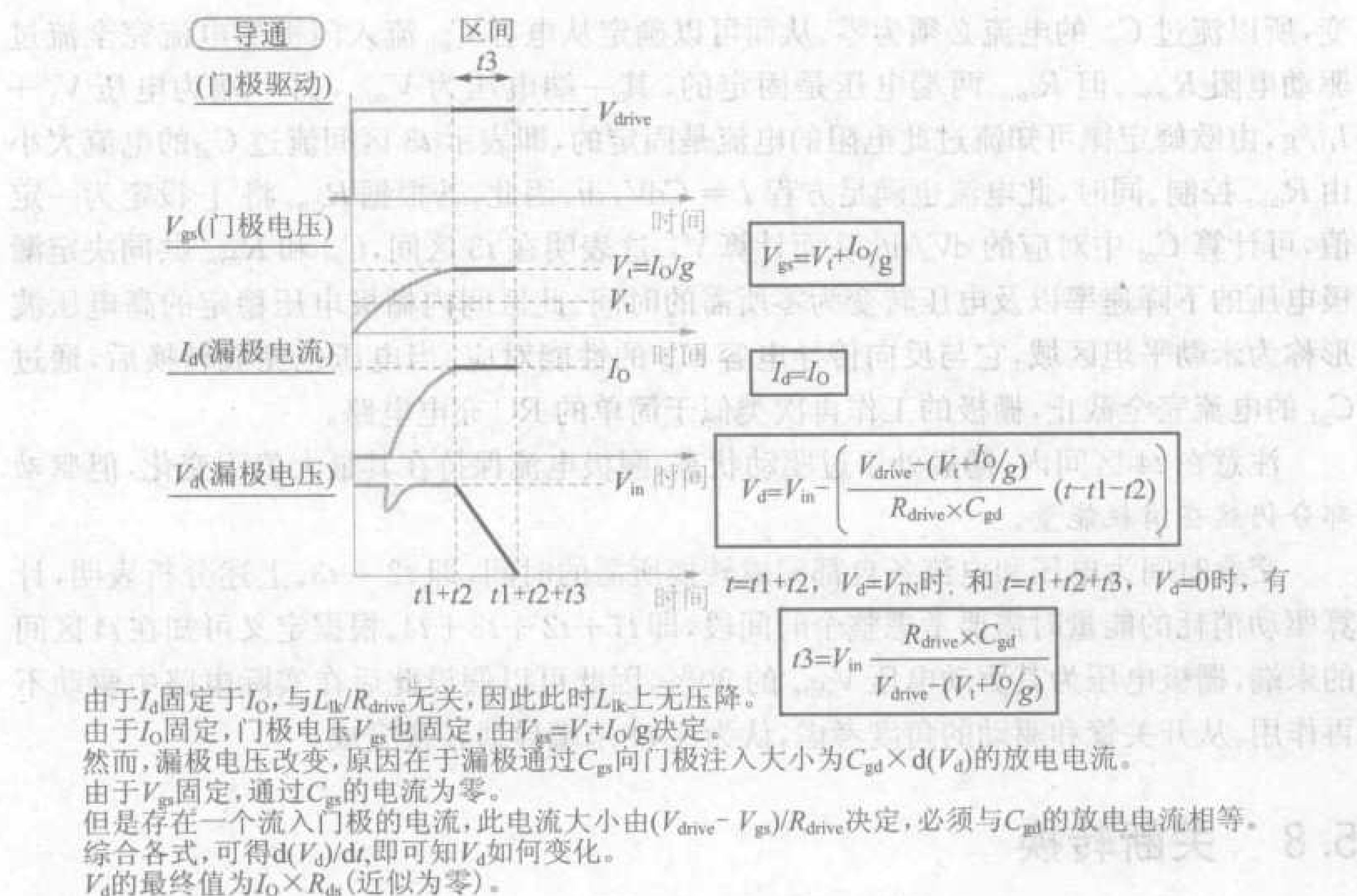
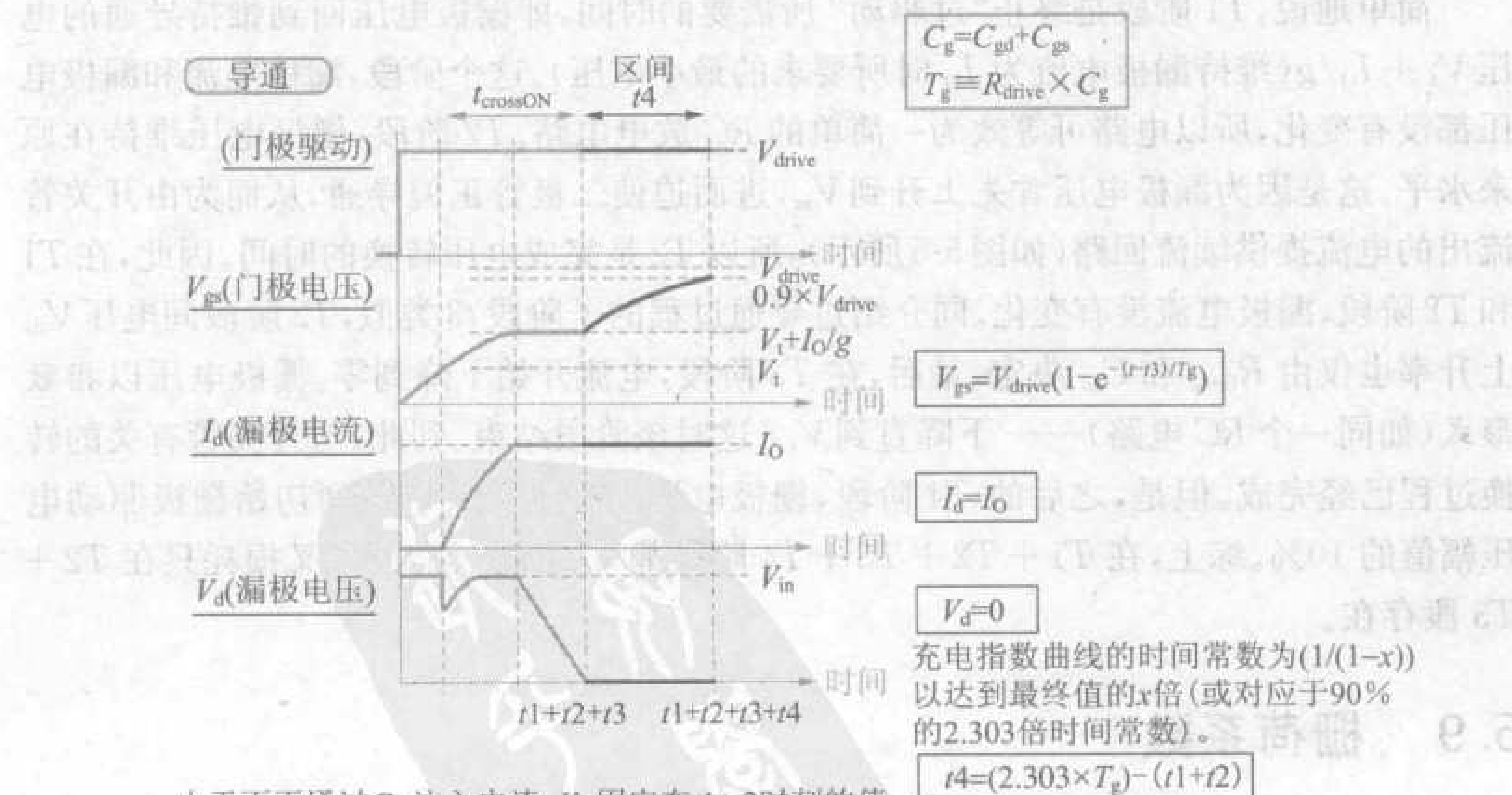


图 5-9　导通过程的第三个阶段



由于不再通过C_{gd}注入电流，V_{gs}固定在$t1+t2$时刻的值。

$t1$与$t2$阶段V_{gs}的方程在$t4$阶段同样适用，注意必须忽略米勒区域($t3$)。因此需要将前面的曲线水平移动$t3$时间，为简化分析，用$t-t3$代替式中的t，即可得到$t4$阶段V_{gs}的值。

开关损耗中的交越损耗只产生于$t2+t3$阶段。但在$t1$和$t4$阶段，驱动电路持续向门极提供电流，因此需要分析$t4$阶段以计算所有的驱动功耗。

根据指数曲线规律，将电压达到V_{drive}的90%的时间定为$t4$。

图 5-10　导通过程的第四个阶段

变，所以流过 C_{gs} 的电流必须为零。从而可以确定从电容 C_{gd} 流入门极的电流完全流过驱动电阻 R_{drive}。但 R_{drive} 两端电压是固定的，其一端电压为 V_{drive}，另一端为电压 $V_t + I_O/g$，由欧姆定律可知流过此电阻的电流是固定的，即表示 $t3$ 区间流过 C_{gd} 的电流大小由 R_{drive} 控制。同时，此电流也满足方程 $I = CdV/dt$。因此，若根据 R_{drive} 将 I 设定为一定值，可计算 C_{gd} 中对应的 dV/dt，从而计算 V_d。这表明在 $t3$ 区间，C_{gd} 和 R_{drive} 共同决定漏极电压的下降速率以及电压转变为零所需的时间。此区间内栅极电压稳定的高电压波形称为米勒平坦区域，它与反向传导电容 C_{gd} 的性能对应。当电压也完成转换后，通过 C_{gd} 的电流完全截止，栅极的工作再次类似于简单的 RC 充电电路。

注意在 $t4$ 区间内，栅极处于过驱动状态，漏极电流保持在其最大值不变化，但驱动部分仍然在消耗能量。

交叠时间为电压和电流各自都完成转换所需的时间，即 $t2 + t3$。上述分析表明，计算驱动消耗的能量时需要考虑整个时间段，即 $t1 + t2 + t3 + t4$。根据定义可知在 $t4$ 区间的末端，栅极电压为其驱动电压 V_{drive} 的 90%，因此可以假设此后在实际电路中驱动不再作用。从开关管和驱动的角度考虑，认为在 $t4$ 末端导通转换完成。

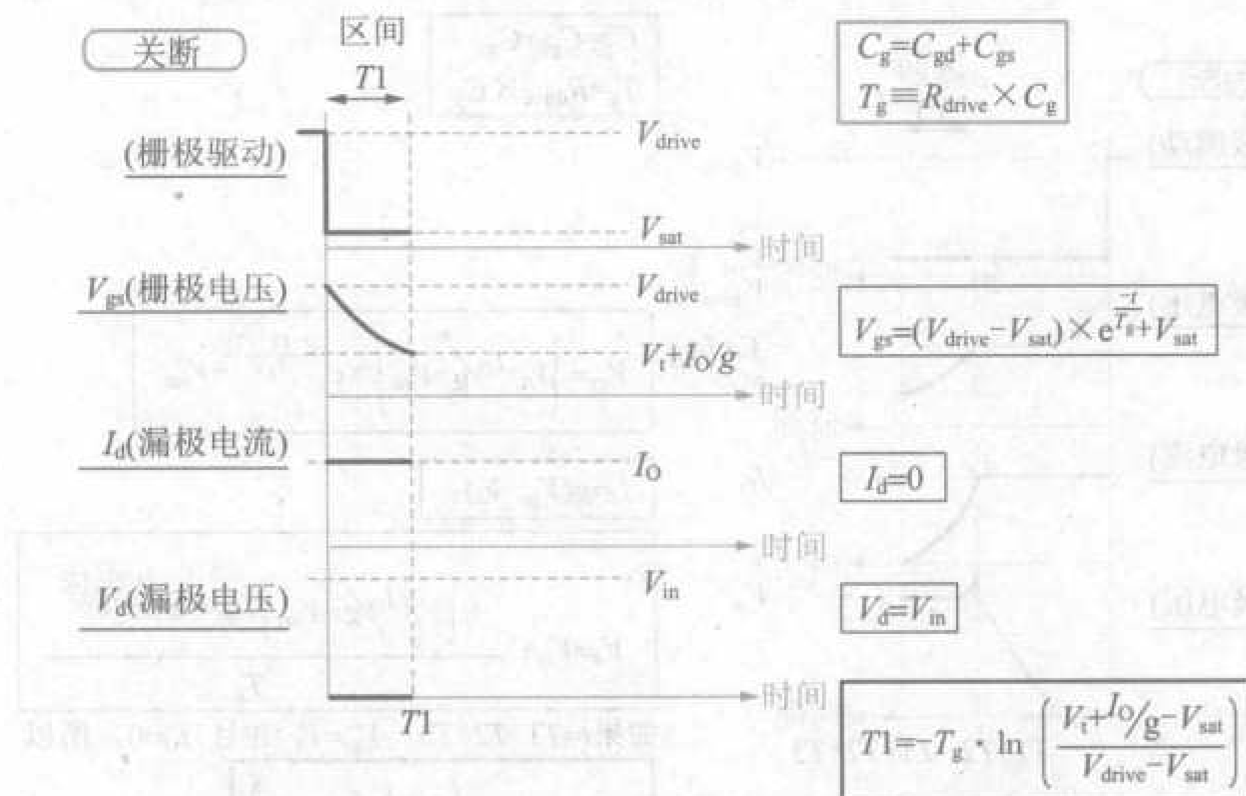
5.8　关断转换

同介绍导通过程一样，可把关断过程分成四个子区间，参见图 5-11 ~ 图 5-14。

简单地说，$T1$ 阶段是终止“过驱动”所需要的时间，即栅极电压回到维持导通的电压 $V_t + I_O/g$（维持漏极电流为 I_O 时所要求的最小电压）。这个阶段，漏极电流和漏极电压都没有变化，所以电路可等效为一简单的 RC 放电电路。$T2$ 阶段，栅极电压维持在原来水平。这是因为漏极电压首先上升到 V_{in}，进而迫使二极管正偏导通，从而为由开关管流出的电流提供续流回路（如图 5-5 所示），所以 $T2$ 是完成电压转换的时间。因此，在 $T1$ 和 $T2$ 阶段，漏极电流没有变化。同介绍过导通过程的子阶段 $t3$ 类似，$T2$ 阶段间电压 V_{ds} 上升率也仅由 R_{drive} 和 C_{gd} 决定。最后，在 $T3$ 阶段，电流开始下降到零。栅极电压以指数形式（如同一个 RC 电路）—— 下降直到 V_t，这时该阶段结束。到此，与开关管有关的转换过程已经完成。但是，之后的 $T4$ 阶段，栅极电压以指数形式下降到初始栅极驱动电压幅值的 10%。综上，在 $T1 + T2 + T3 + T4$ 阶段都有驱动损耗，而交叉损耗只在 $T2 + T3$ 段存在。

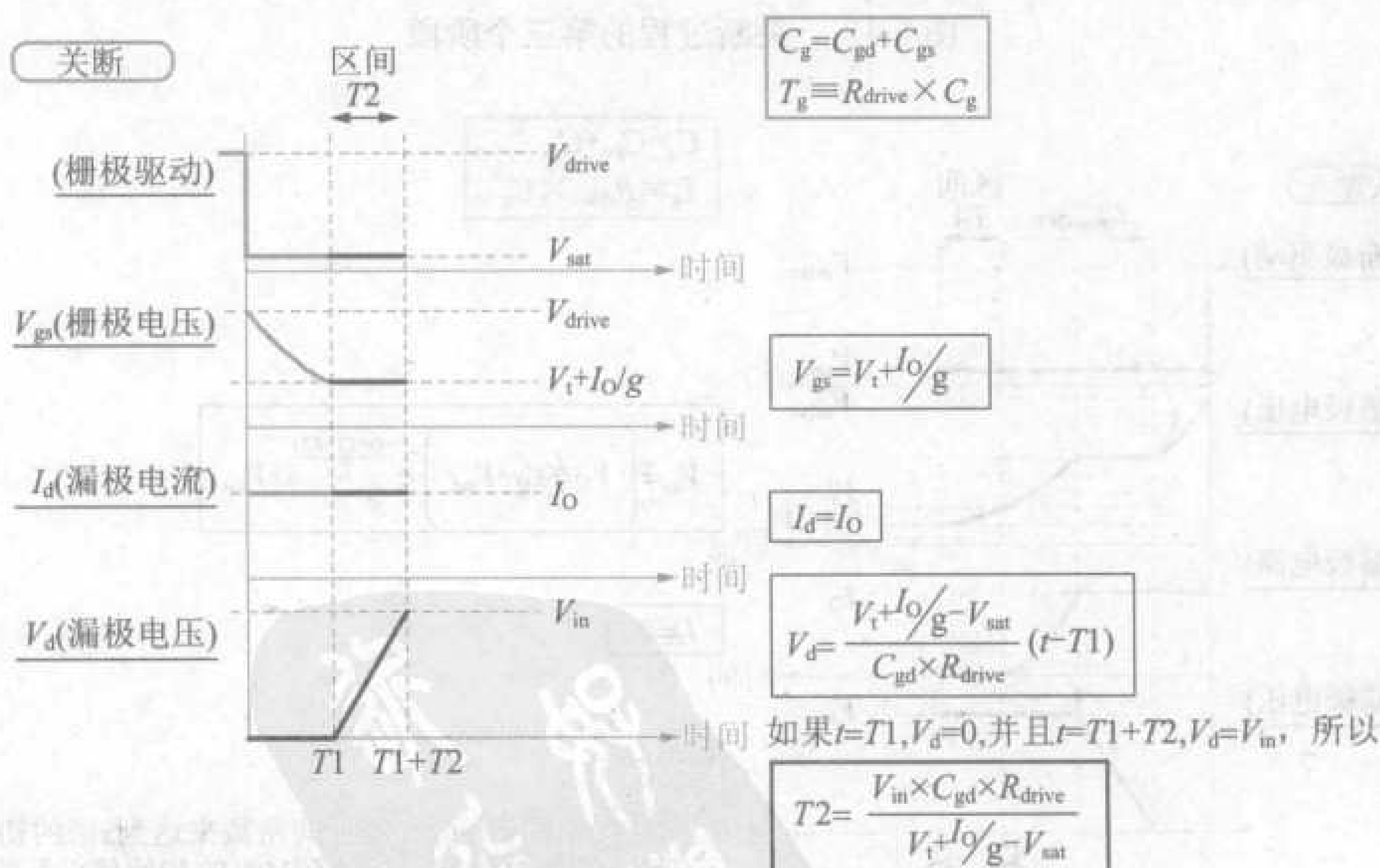
5.9　栅荷系数

在 MOSFET 管中，一种描述其寄生缓冲电容的影响最通用的方法是栅荷系数。图 5-15 中定义了 Q_{gs}、Q_{gd} 和 Q_g 等参数。图中表右边一栏中，给出了在假设电容为定值情况下栅荷系数和电容的关系。因为极间电容是外加电压的函数，所以图 5-15 中的栅荷系数的表述很精确。但是，到目前为止关于导通和关断各阶段的分析都是基于极间电容



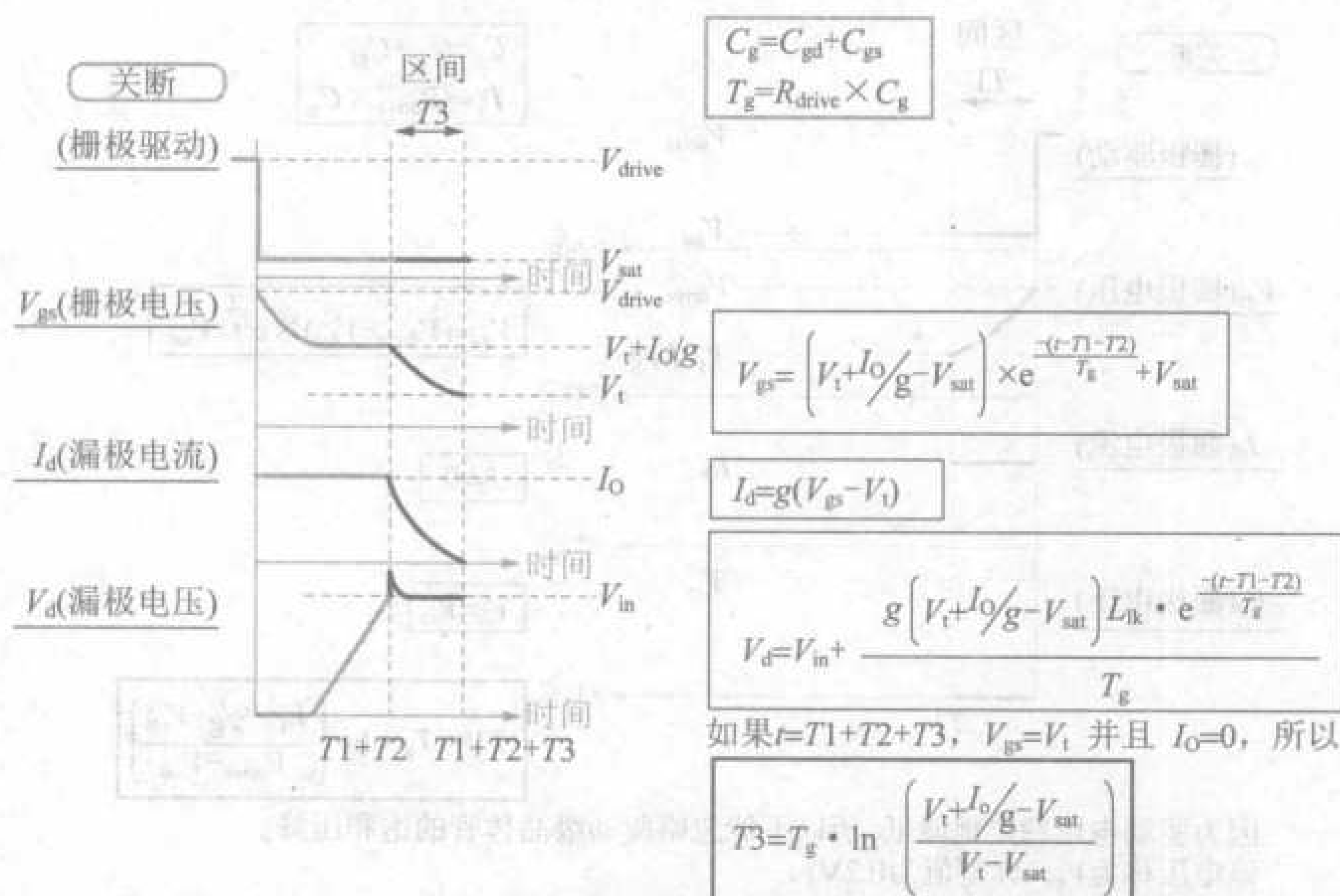
因为驱动电压稳定地降低，所以不能忽略驱动级晶体管的饱和压降。
该电压称为V_{sat}（典型值为0.2V）。
V_{gs}以指数下降，这里给出的公式适合所要求的边界条件。
这里I_d和V_d都没有变，这是因为V_{gs}仍然为高电平，所以MOSFET仍然完全导通。

图 5-11　关断过程的第一个阶段



关断区间，只要开关节点的电压（即V_d）没有完全达到V_{in}，则漏极电流没有变化，因此二极管（忽略其导通压降）正向导通来开始分担一些或全部的漏极电流I_d，V_{gs}被钳位为V_t+I_O/g，所以通过C_{gs}的电流为0。但是，漏极电压有变化，所以有一个变化的电流C_{gd}*d(V_d)/dt通过C_{gd}注入栅极，但是也有一个$(V_{sat}-V_{gs})/R_{drive}$的电流流出栅极，所以，它必须等于$C_{gd}$的充电电流，考虑上述关系，可得$V_d$的公式。

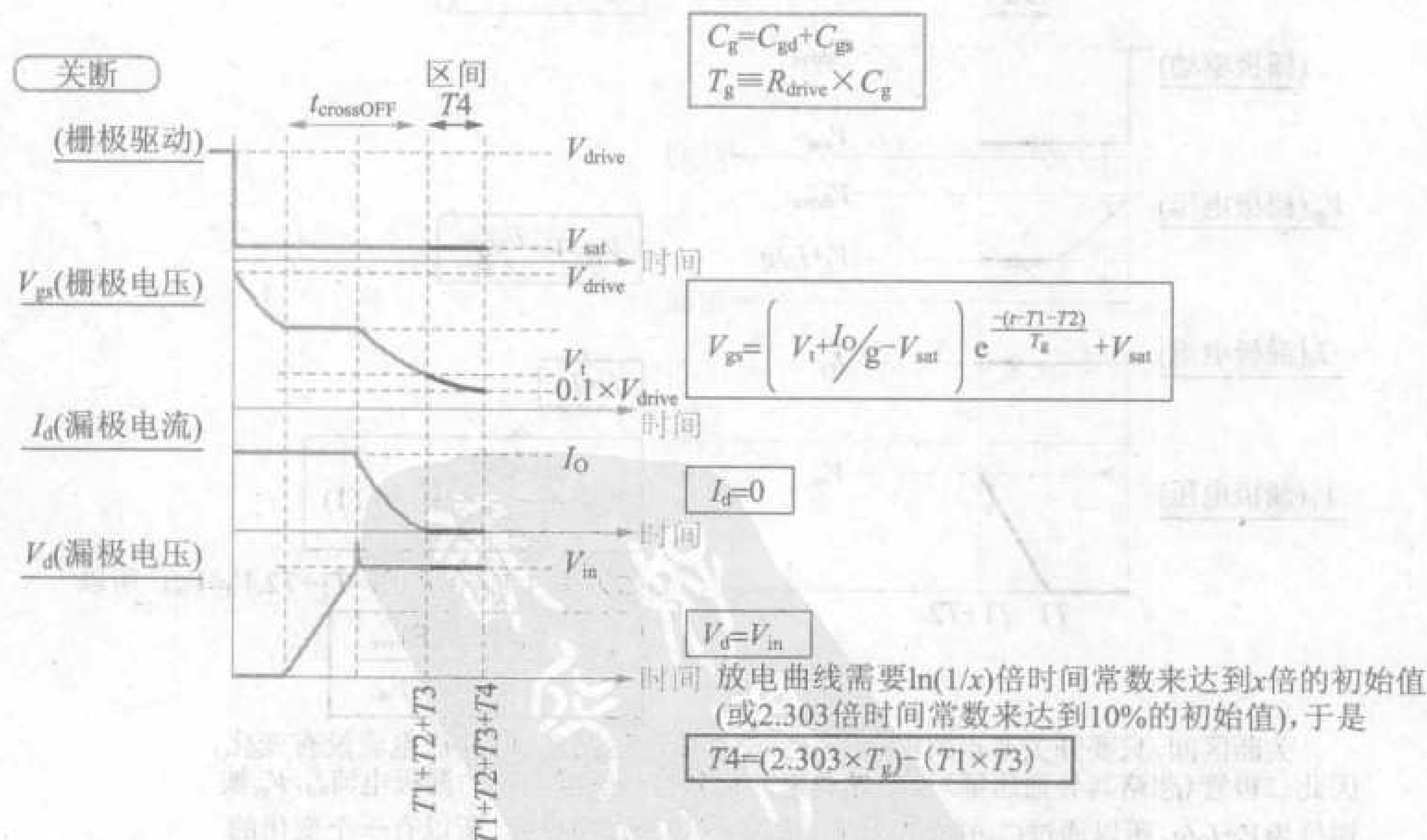
图 5-12　关断过程的第二个阶段



V_{gs}继续以指数形式降低，因为米勒区域已经过了（V_d停止摆动）。这里的方程也适用于所指的边界条件。

若L_{lK}/R_{drive}很小，可以假定注入C_{gd}的电流很小，并且它对V_{gs}的影响可以忽略。上部的寄生电感L_{lK}上的电压是V_{in}，但是它的低压端（即V_d）存在一个电压尖峰$V=L_{lk}\times d(I_d)/dt$。

图 5-13　关断过程的第三个阶段



V_{gs}继续以指数形式下降（方程同$T3$时）。该方程同样适合所要求的边界条件。

可以根据V_{gs}达到开始值的10%时，按指数方程来计算$T4$持续时间，注意在计算$T4$的方程中忽略了V_{sat}。但是若V_{sat}比驱动电压大10%，那么现在还没有计算精确的$T4$方程。仅在$T2+T3$阶段存在交叉损耗。但是，$T1+T4$阶段，驱动电路继续为栅极提供电流。所以，为了知道总的驱动损耗，必须知道$T4$。

图 5-14　关断过程的第四个阶段

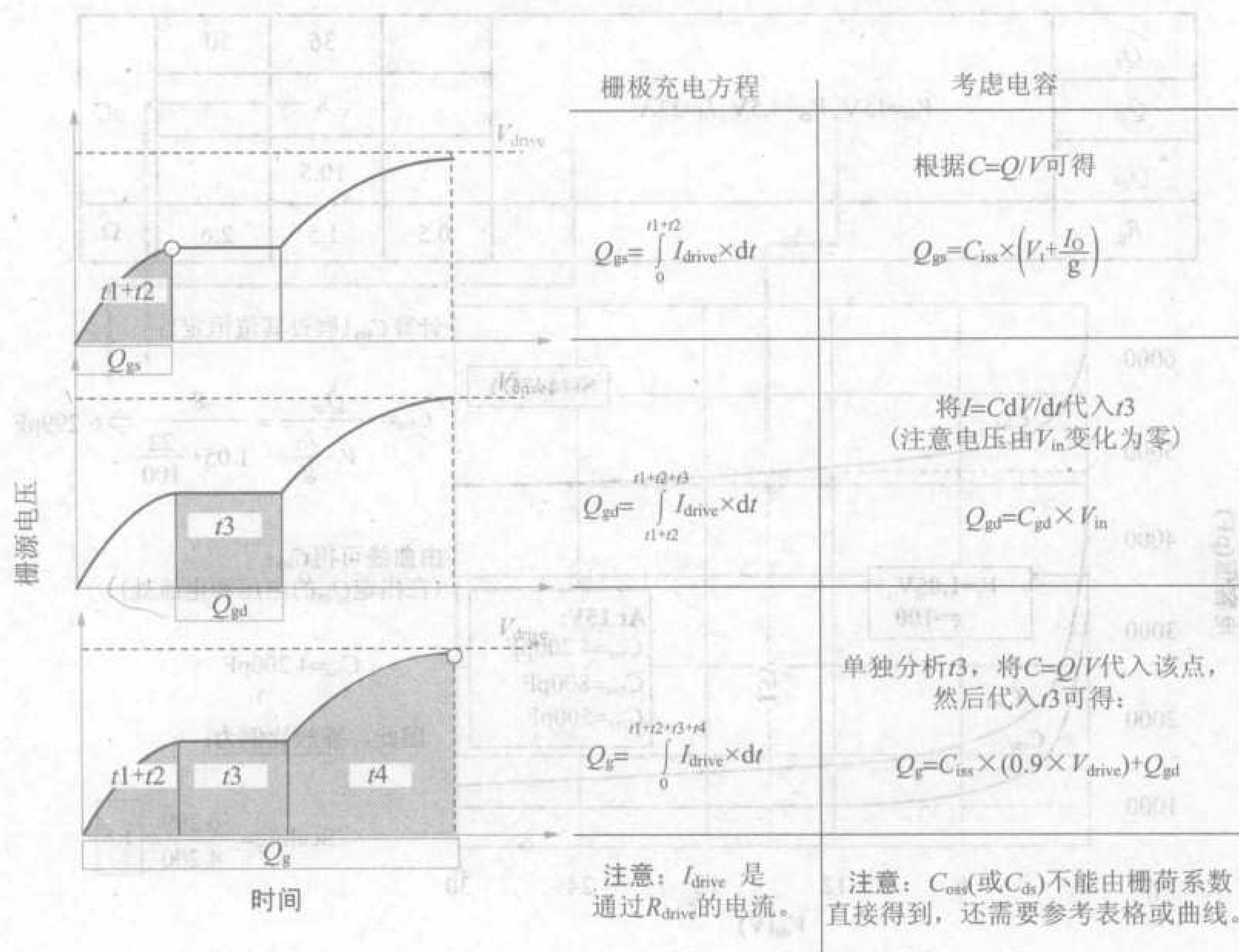


图 5-15　MOSFET 管的栅荷系数

为定值的假设。因此，这也有助于减少估算开关管损耗时产生的错误，这里以 Si4442DY(Vishay 公司)举例说明，如图 5-16 所示。

一般地，我们用栅极系数来解释什么是有效电容值(电压由 0 变化到 V_{IN})。有效输入电容值(C_{iss})比我们可以直接从典型特性曲线中读出的单点 C_{iss} 值大 50%(即用 6300pF 代替 4200pF)。这个系数有效地说明了当电压降低时电容值增加的事实。注意，我们已经单独计算出每个电容值的缩放系数。但是首先找到一通用的缩放系数然后把它应用于所有的电容值上的方法用起来更方便(这里以 C_{iss} 为例介绍)。照这样，由图 5-16 可得到有效极间电容。在实际设计中应该用这些值(优先于直接从曲线中读出的 C_{iss}、C_{oss} 和 C_{rss})来计算开关管损耗。注意，如果用 C_{rss}(C_{gd})代替 C_{iss} 计算缩放系数，则将会发现计算出的有效电容值只比我们从曲线中直接读出的值大 40%。所以，一般可以认为缩放系数的典型值在 1.4 ～ 1.5。

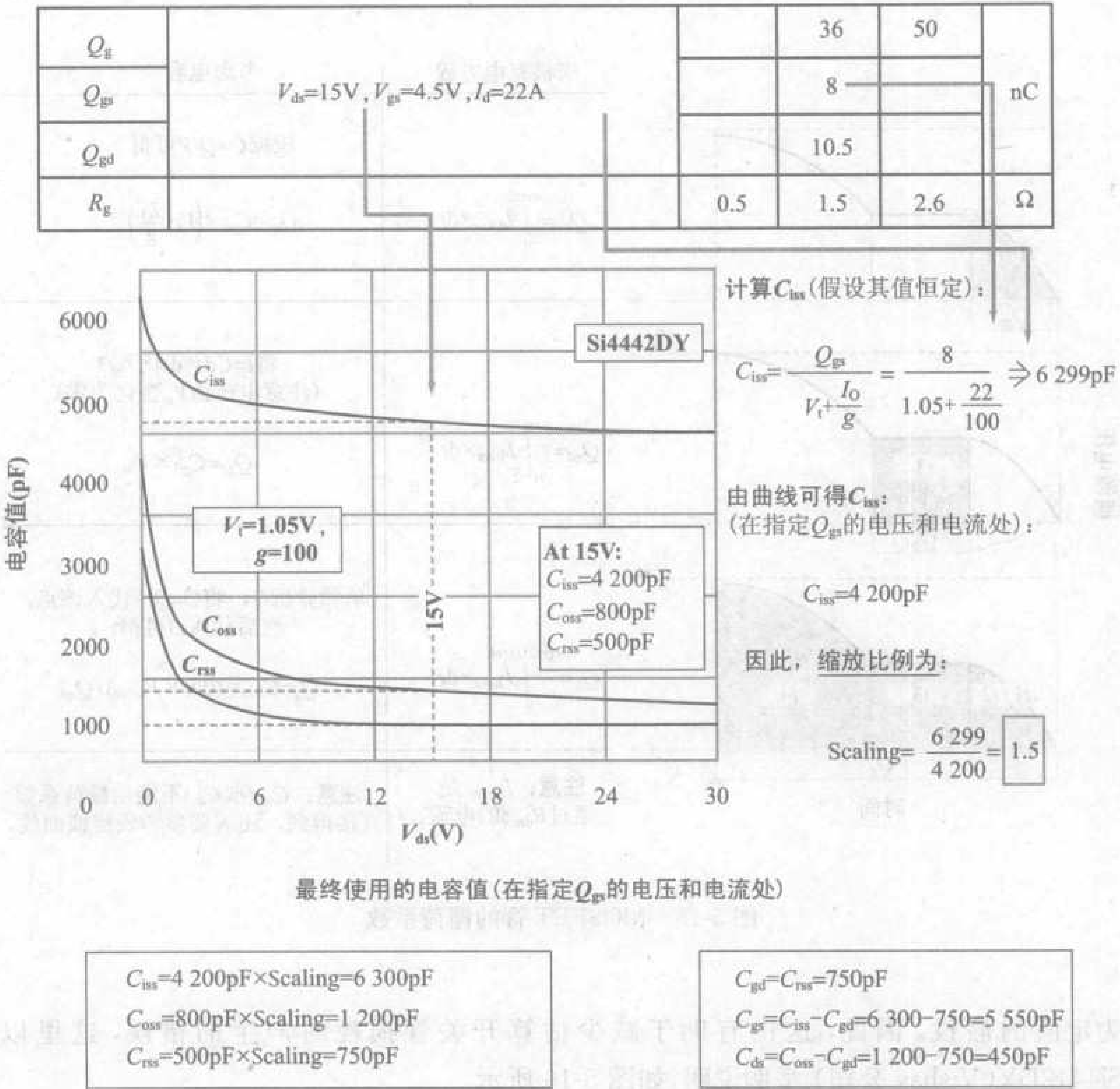


图 5-16　由栅荷系数估算极间有效电容值(以 Si4442DY 为例)

5.10　实际例子

假设开关管 Si4442DY 的工作条件是：电流 22A、电压 15V、频率 500kHz。其最低驱动电阻(一个幅值是 4.5V 的脉冲通过它作用于栅极) 是 2Ω。关断时，开关管的关断电阻是 1Ω。据此可计算出其开关损耗和导通损耗。

由图 5-16 可知 $C_g = C_{gs} + C_{gd} = 6\,300$pF。

5.10.1　导通时

时间常数是

$$T_g = R_{drive} \times C_g = 2 \times 6\ 300\text{pF} = 12.6\text{ns}$$

电流传输时间为

$$t2 = -T_g \times \ln\left(1 - \frac{I_O}{g \times (V_{drive} - V_t)}\right) = -12.6 \times \ln\left(1 - \frac{22}{100 \times (4.5 - 1.05)}\right)$$

$$t2 = 0.83\text{ns}$$

电压传输时间为

$$t3 = V_{in} \times \frac{R_{drive} \times C_{gd}}{V_{drive} - \left(V_t + \dfrac{I_O}{g}\right)} = 15 \times \frac{2 \times 0.75}{4.5 - \left(1.05 + \dfrac{22}{100}\right)}$$

$$t3 = 6.966\text{ns}$$

所以，导通过程的交叉时间是

$$t_{cross_turnon} = t2 + t3 = 0.83 + 6.966 = 7.8\text{ns}$$

因此，导通的交叉损耗是

$$P_{cross_turnon} = \frac{1}{2} \times V_{in} \times I_O \times t_{cross_turnon} \times f_{sw}$$

$$= \frac{1}{2} \times 15 \times 22 \times 7.8 \times 10^{-9} \times 5 \times 10^5$$

$$P_{cross_turnon} = 0.64\text{ W}$$

5.10.2 关断时

时间常数是

$$T_g = R_{drive} \times C_g = 1 \times 6\ 300\text{pF} = 6.3\text{ns}$$

电压传输时间为

$$T2 = \frac{V_{in} \times C_{gd} \times R_{drive}}{V_t + \dfrac{I_O}{g}} = \frac{15 \times 0.75 \times 1}{1.05 + \dfrac{22}{100}}$$

$$T2 = 8.858\text{ns}$$

电流传输时间为

$$T3 = T_g \times \ln\left[\frac{\dfrac{I_O}{g} + V_t}{V_t}\right] = 6.3 \times \ln\left[\frac{\dfrac{22}{100} + 1.05}{1.05}\right]$$

$$T3 = 1.198\text{ns}$$

所以，关断过程的交叉时间是

$$t_{cross_turnoff} = T2 + T3 = 8.858 + 1.198 = 10\text{ns}$$

因此，关断的交叉损耗是

$$P_{cross_turnoff} = \frac{1}{2} \times V_{in} \times I_O \times t_{cross_turnoff} \times f_{sw}$$

$$= \frac{1}{2} \times 15 \times 22 \times 10 \times 10^{-9} \times 5 \times 10^5$$

$$P_{\text{cross_turnon}} = 0.83\text{W}$$

最终，总的开关交叉损耗是

$$P_{\text{cross}} = P_{\text{cross_turnon}} + P_{\text{cross_turnoff}} = 0.64 + 0.83 = 1.47\text{W}$$

注意，到目前为止还没有用到 C_{ds}。这个电容并不影响 $V-I$ 重叠面积(因为它不和栅极相连接)。但是，仍然需要对它加以考虑！每个周期，它在开关管关断时充电，而在开关管导通时释放出储存在 MOSFET 中的能量。所以，为了得到 MOSFET 的实际损耗，必须在交叉损耗的基础上加上这个额外的损耗。注意，在低压应用场合，此额外的部分并不重要，但是在高压/离线场合，它的影响很明显。下面计算上例应用场合中 C_{ds} 的损耗：

$$P_C_{ds} = \frac{1}{2} \times C_{ds} \times V_{in}{}^2 \times f_{sw} = \frac{1}{2} \times 450 \times 10^{-12} \times 15^2 \times 5 \times 10^5 = 0.025\text{W}$$

所以，总的开关管损耗是

$$P_{sw} = P_{\text{cross}} + P_C_{ds} = 1.47 + 0.025 = 1.5\text{W}$$

驱动损耗是

$$P_{\text{drive}} = V_{\text{drive}} \times Q_g \times f_{sw} = 4.5 \times 36 \times 10^{-9} \times 5 \times 10^5 = 0.081\text{W}$$

注意，上面计算的损耗比实际的驱动损耗大约低 20%，这可由开关管的驱动电流和施加于其上的电压相互交叉部分的积分确定。产生此误差的原因很简单，因为两者交错时，一些额外的电流(不是来自于存储在 Q_g 中的电荷)会注入驱动电阻。所以，驱动损耗正确的估计值是 1.2 × 0.081 = 0.097W。驱动提供的电流是 0.081/4.5 = 18mA。

5.11 把开关损耗分析应用于开关拓扑

现在介绍怎么把上面的分析应用到实际的开关调节系统中，尤其是得出相应拓扑的“V_{in}”和“I_O”值是多少。

在 buck 变换器中，当开关管导通时，开关管(和电感)的瞬时电流为 $I_O \times (1-r/2)$，这里 r 是电流纹波率，I_O 是 DC-DC 变换器的负载电流。关断时，电流为 $I_O \times (1+r/2)$。通常，可以忽略电流纹波率，并认为无论导通还是关断时电流都是 I_O。所以，做开关损耗分析的 I_O 就是 DC-DC 变换器的负载电流 I_O。类似地，在 boost 和 buck-boost 变换器中，做开关损耗分析的电流 I_O 实际上是电感平均电流 $I_O/(1-D)$。

对 buck 变换器，MOSFET 关断时施加于其上的电压，大约等于 DC-DC 变换器的输入电压 V_{in}。类似地，对于 buck-boost 变换器，电压 V_{in} 大约等于 $V_{in} + V_O$，这里 V_O 是 DC-DC 变换器输出电压。对 boost 变换器，电压 V_{in} 等于 V_O，即变换器输出电压。注意，若计算隔离式反激变换器，开关管关断时施加于开关管的电压是 $V_{IN} + V_Z$，这里 V_Z 指钳位电压(一次绕组两端电压)。但是，导通时，MOSFET 上的电压是 $V_{IN} + V_{OR}$(V_{OR} 指输出的反射电压，$V_O \times n_p/n_s$)。在单端正激变换器中，关断时电压是 $2 \times V_{IN}$，而导通时仅是 V_{IN}。注意，以上都是在 CCM 模式下讨论的。

现将上述结论制成表 5-1 以便查询。

表 5-1　各种拓扑的开关损耗分析

	"V_{IN}"		"I_O"	
	导通时	关断时	导通时	关断时
buck	V_{IN}		I_O	
boost	V_O		$I_O/(1-D)$	
buck-boost	$V_{IN}+V_O$		$I_O/(1-D)$	
Flyback	$V_{IN}+V_{OR}$	$V_{IN}+V_Z$	$I_{OR}/(1-D)$	
Forward	V_{IN}	$2\times V_{IN}$	I_{OR}	

$V_{OR}=V_O\times n, I_{OR}=I_O/n$，这里 $n=n_P/n_S$

若开关变换器工作在 DCM 模式下，则原则上讲导通时没有开关损耗，因为这时电感中没有电流流过。而关断时，电流是 $I_{PK}=\Delta I$，该值可由 $V=L\times\Delta I/\Delta t$ 求得。

5.12　对开关损耗而言的最恶劣输入电压

现在必须重回到最重要的问题，当输入电压范围很宽时，用哪个点的输入电压计算的开关损耗最严重？

一般，计算开关损耗的方程是

$$P_{sw}=V_{in}\cdot I_O\cdot t_{cross}\cdot f_{sw}\ \text{W}$$

可以看出，损耗由 V_{IN} 和 I_O 的乘积决定。到目前为止，都是根据表 5-2 知道 V_{IN} 和 I_O。所以，可对各种变换器的状态作如下分析

- ☐ 对 buck 变换器，"$V_{in}\times I_O$" $=V_{IN}\times I_O$。所以最大损耗发生在 V_{INMAX} 处。
- ☐ 对 boost 变换器，"$V_{in}\times I_O$" $=V_O\times I_O/(1-D)$。所以最大损耗发生在 D_{MAX}，即 V_{INMIN} 处。
- ☐ 对 buck-boost 变换器，"$V_{in}\times I_O$" $=(V_{IN}+V_O)\times I_O/(1-D)$。又知，$D=V_O/(V_{IN}+V_O)$，所以，可画出"$V_{in}\times I_O$"对于 D 的函数曲线，如图 5-17 所示。注意，由图可知，该曲线关于 $D=0.5$ 对称分布，并且这点的开关损耗最小。该点以下随着 D 减少，电压明显增加，而该点以上随着 D 的增加，电流明显增加。所以，越远离 $D=0.5$，开关损耗越大。因此，一般需要首先检查输入电压范围，然后看哪点离 $D=0.5$ 最远。例如，如果实际应用场合中，与输入电压范围对应的占空比范围是 0.6～0.8，那么需要在 $D=0.8$（即 V_{INMIN}）处计算开关损耗。但是，如果占空比的范围是 0.2～0.7，那么我们就需要在 $D=0.2$（即 V_{INMAX}）处计算开关损耗。

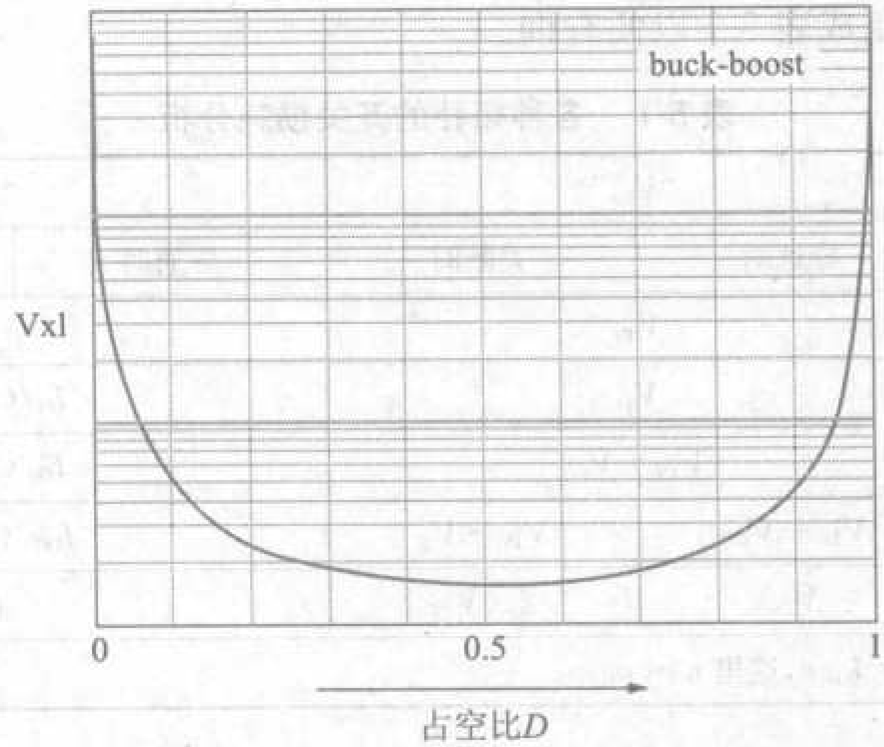


图 5-17　buck-boost 变换器的开关损耗与占空比的关系

5.13　开关损耗怎样随寄生电容变化

图 5-18 中给出当 Si4442DY 的 C_{iss} 变化时发生的情况。右边纵坐标是对应的(估计的)开关损耗。注意，计算损耗曲线时，都将左边纵坐标给出的 C_{iss} 值乘以 1.5 倍的放大比例。

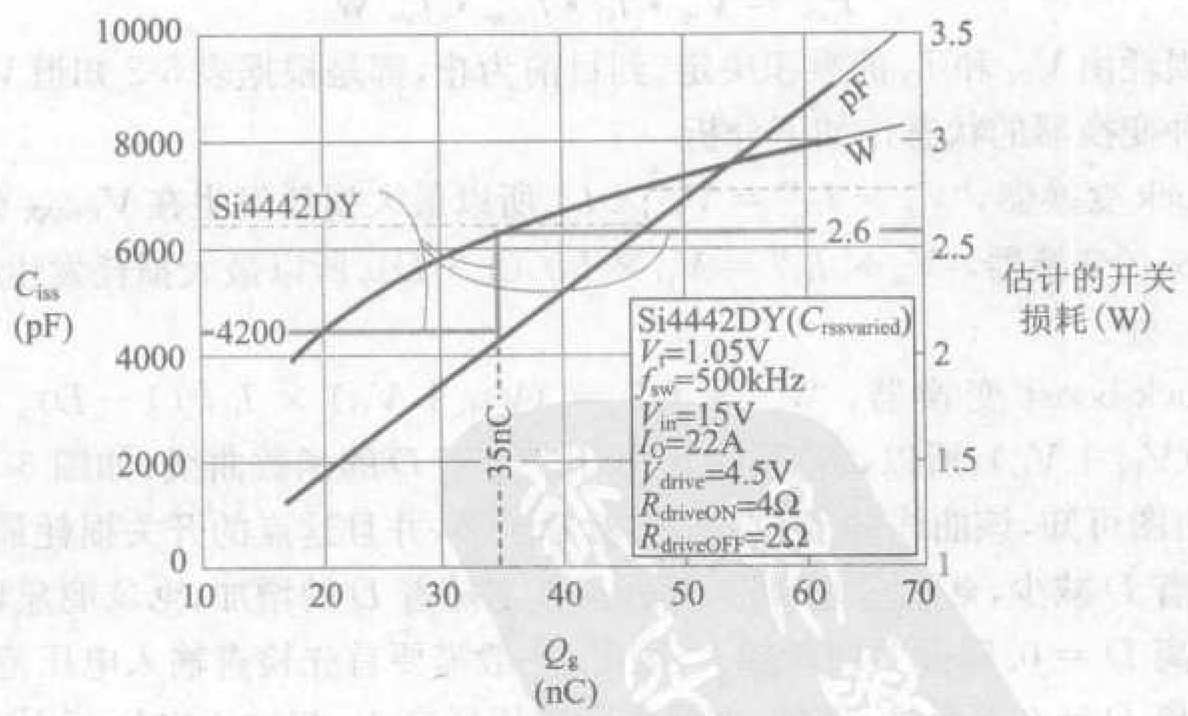


图 5-18　改变 Si4442DY 的 C_{iss}

图中灰色的竖直交叉线(35nC 处标识出)是 Si4442DY 实际的曲线。这时估计的开关损耗是 2.6W。如果 C_{iss} 增加 50%，即从 4 200pF 增加到 6 300pF，可看出当 Q_g 增加到 47nC 时，损耗仅为 2.8W。

注意：在实际的计算中，用了 1.5 倍的放大倍数，即“4 200pF”实际是 6 300pF，而

"6 300pF" 实际是 9 450pF。

图 5-19 中给出当 Si4442DY 的 C_{rss} 变化时到底发生了什么情况。图中灰色的竖直交叉线(35nC 处标识出)是 Si4442DY 实际的曲线。这时我们估计的开关损耗是 2.6W。如果 Ciss 增加 50%，即 500pF 增加到 750pF，可看出 Q_g 当增加到 39nC 时，损耗上升到 3.1W。

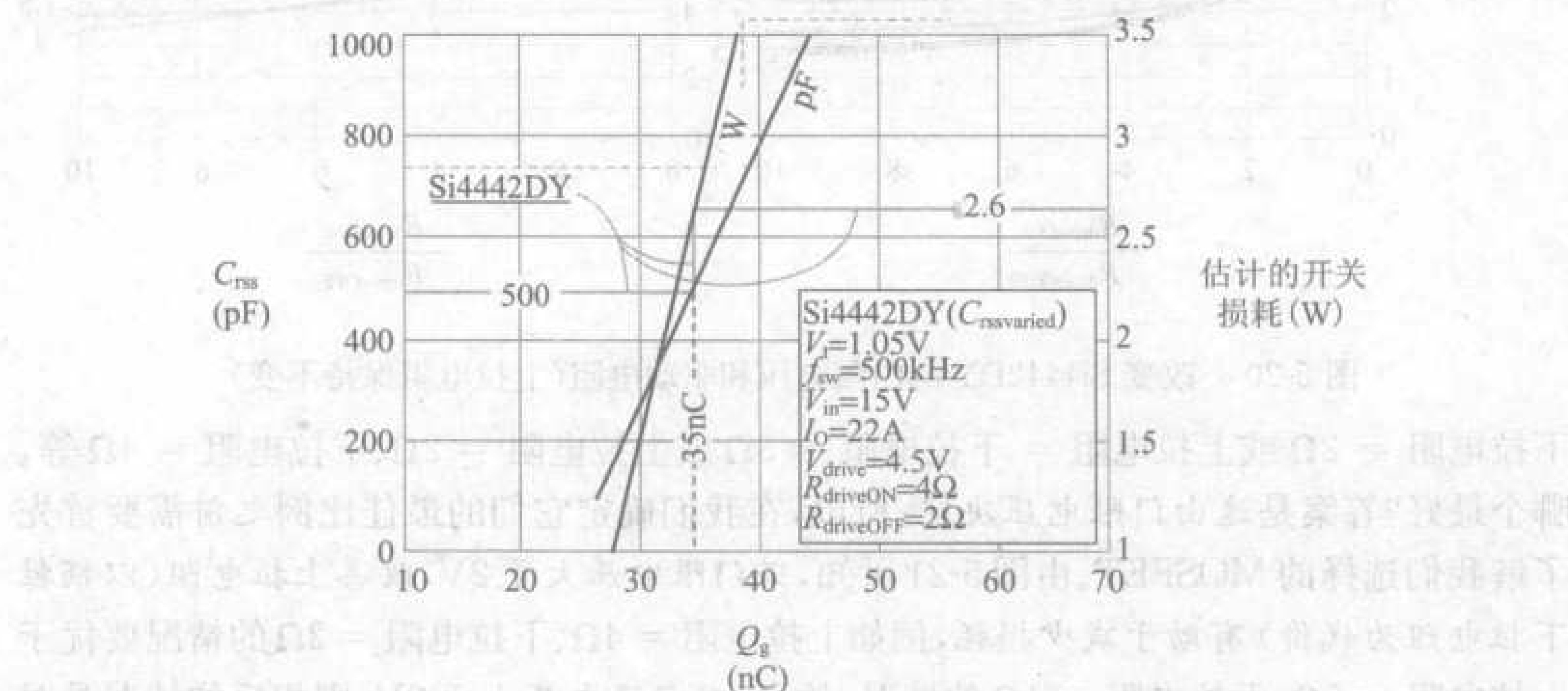


图 5-19　改变 Si4442DY 的 C_{rss}

换句话说，Q_g 确实能影响开关损耗，但它并不是描述开关损耗的一个关键指标 —— 应选择 Q_{gd} 小的 MOSFET 而不是选择低 Q_g 的 MOSFET。

注意：在设计例子中，我们估算出的损耗是 1.5W。这里认为上拉电阻是 2Ω，下拉电阻是 1Ω。然而在图 5-18 中，我们基本上把上拉电阻和下拉电阻增加 1 倍。但是，开关损耗并没有增加 1 倍，而是仅增加 73%。

5.14　使驱动器相对于 MOSFET 性能最佳

图 5-20 中有两个图。左边图中的上拉电阻固定为 4Ω，X 轴是上拉电阻 / 下拉电阻。所以，X 轴上坐标为 2 处的下拉电阻是 4Ω/2 = 2Ω，同样，坐标为 4 处的下拉电阻是 4Ω/4 = 1Ω。由图可见，损耗随下拉电阻的增加而降低。也可看到门限电压变化对其产生的影响。所以，采用低门限电压也有助于减少损耗 —— 假设下拉电阻不是很小。类似地，由右图可得到上拉电阻固定为 10Ω 时的结果，据此可以估算改变上拉电阻对损耗的影响。

最后，图 5-21 中，保持上拉电阻与下拉电阻的和恒定，而改变它们的比率。这是从 IC 设计者的角度看，假设他或她已经粗略地为驱动级分配了一个空间，例如仅简单地确定了上拉电阻与下拉电阻的和。那么问题是，怎么分配上拉电阻和下拉电阻以提高可用的驱动能力。例如，若上拉电阻 + 下拉电阻 = 6Ω，则下面的设置：上拉电阻 = 4Ω、

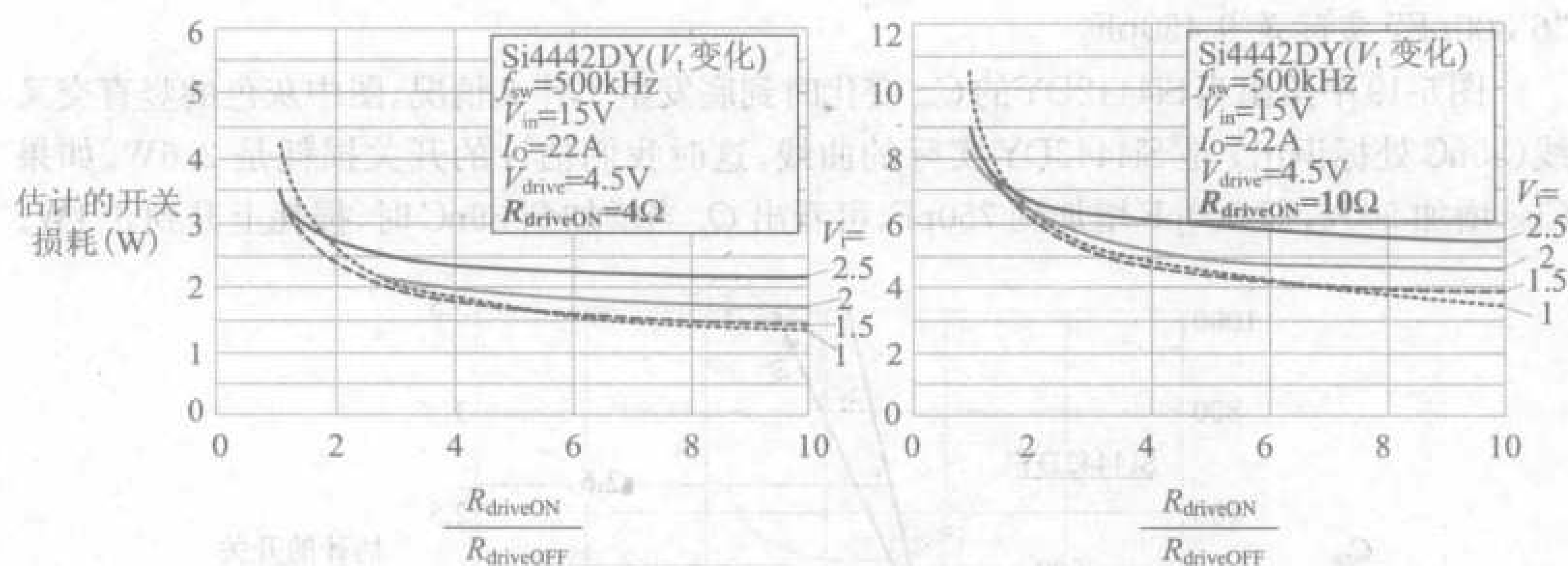


图 5-20　改变 Si4442DY 的门限电压和驱动电阻(上拉电阻保持不变)

下拉电阻 = 2Ω 或上拉电阻 = 下拉电阻 = 3Ω 或上拉电阻 = 2Ω、下拉电阻 = 4Ω 等，哪个最好?答案是这由门限电压决定。所以，在我们确定它们的最佳比例之前需要首先了解我们选择的 MOSFET。由图 5-21 可知，若门限电压大于 2V，改善上拉电阻(以牺牲下拉电阻为代价)有助于减少损耗，例如上拉电阻 = 4Ω、下拉电阻 = 2Ω 的情况要优于上拉电阻 = 5Ω、下拉电阻 = 1Ω 的情况。然而，若门限电压小于 2V，则相反的情况是对的，所以，现在改善下拉电阻(以牺牲上拉电阻为代价)有助于减少损耗。

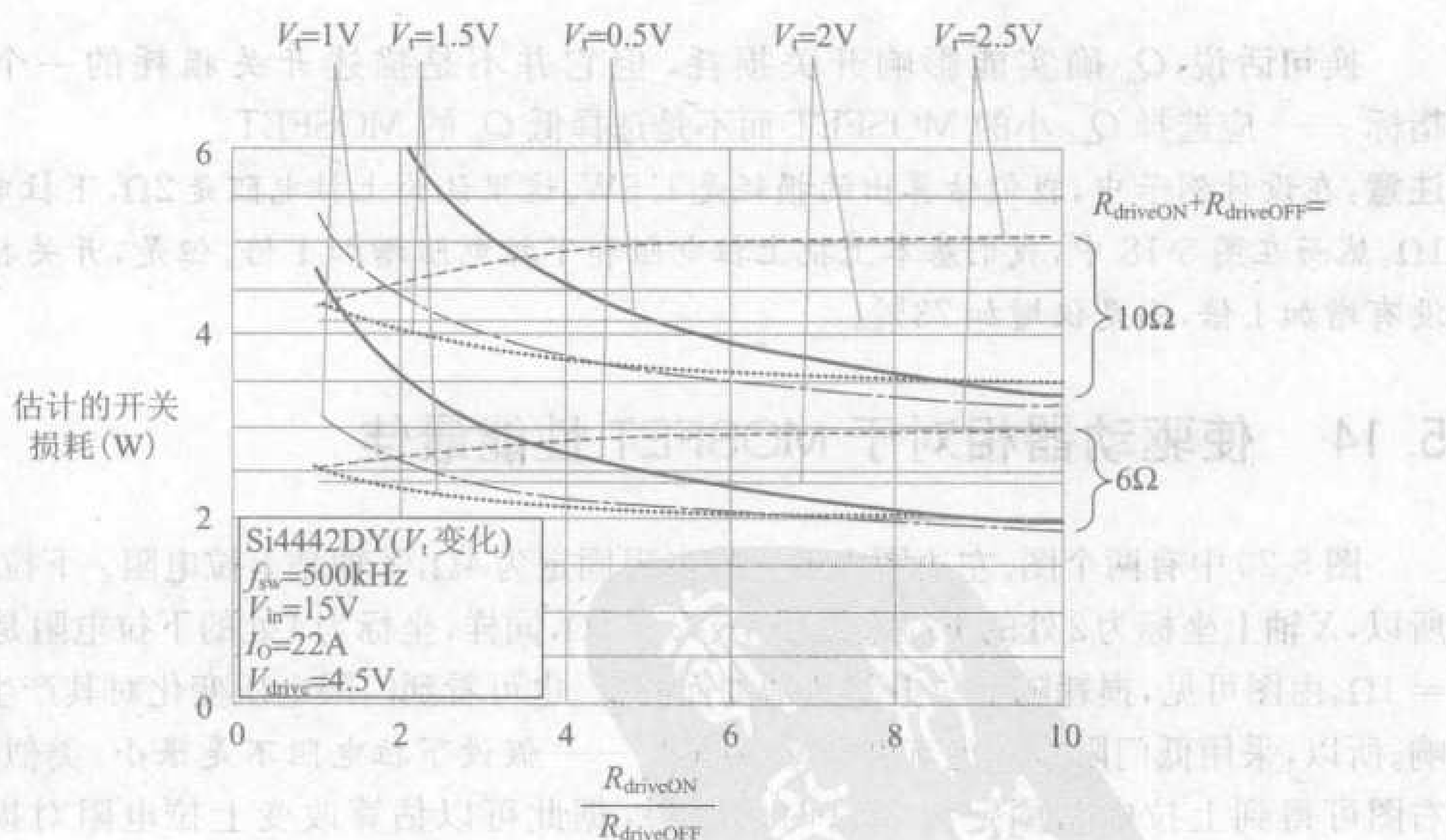


图 5-21　改变 Si4442DY 的门限电压和驱动电阻(保持总驱动电阻不变，即上拉电阻 + 下拉电阻不变)

注意：一些供应商只提供了门限电压的范围(MIN 到 MAX)，而没有提供其典型(TYP)值。但是令人惊奇的是，有一些供应商根本不提供门限电压。它们仅指出其 MOSFET 可以被 4.5V 的电压驱动(比如网站 www.renesas.com 上大多数的 MOSFET)。

第6章 印制电路板的布线

6.1 引言

很多用户关于开关IC的“抱怨”最终都归结到PCB布线方面。设计开关调整器PCB时，需知最终产品的好坏完全取决于它的布线。当然，有些开关IC可能会比其他开关IC对干扰更敏感。有时，从不同供应商购得的“同类”产品也可能有完全不同的噪声敏感度(参见附录1通用芯片384x系列)。此外，某些开关IC结构本身也会比其他IC对噪声更敏感(如电流模式控制芯片比电压模式控制芯片“布线敏感度”高很多)。事实上，用户必须面对这样的现实：半导体器件生产商不会提供其产品噪声敏感度的资料(通常需由用户自己去摸索)。而作为设计人员，往往对布线不够重视，结果将似乎可稳定工作的IC弄得波形震荡，易受干扰，以致误动作，甚至导致灾难性的后果(开关烧掉)。另外，这些问题在调试后期往往很难纠正或补救，因此开始阶段就正确布线非常重要。

本章中讨论的大多数关于布线的建议仅确保基本功能和基本性能。不过幸运的是，有困扰的开关设计师会高兴地看到，电现象通常是关联的，并且问题的指向相同。如好的布线有利于IC正常工作，也减少电磁干扰。而减少电磁干扰的好的布线也使IC工作稳定。当然也有一些例外，特别是在PCB上随意大面积布铜造成无限制的“铜滥”(或称“铜灾”)时，这将在后面讨论。读者也可通过阅读后面关于EMI的章节，掌握更深入的关于开关调整器PCB实际设计的知识。

6.2 布线分析

开关转换发生在导通(开关闭合)到关断(开关断开)瞬时，其持续时间一般小于100ns。但绝大多数问题都发生在该时段。实际上，噪声与变换器基本开关频率没有很大关系，多数噪声及其他相关问题发生在转换瞬间。而且，可以看到，开关转换时间越短，产生的问题越多。

作为设计师首先应了解变换器主电路电流的流向，从而识别出PCB中有麻烦的或

"关键的"走线，必须特别注意这些走线的布线。该走线的判定随拓扑结构不同也不同。因此，不能用设计 buck 电路 PCB 的方法来设计 buck-boost 电路 PCB。其规律有很大差别，而很多 PCB 布线人员并不清楚这一点！因此，电源设计师最好亲自布线，或至少要用心指导 PCB 布线人员的操作。

6.3 布线要点

布线要点总结如下：

□ 在开关转换期间，某些走线(PCB 上的敷铜线路)的电流会瞬间停止，而另外一些走线电流同时瞬间导通(均在开关转换时间 100ns 之内发生)。这些走线被认为是开关调整器 PCB 布线的"关键走线"。每个开关转换瞬时，这些走线中都产生很高的 dI/dt。如图 6-1 所示，整个线路混杂着细小但不低的电压尖峰。若你已学过第 1 章，则不难理解这是方程 $V=L\times dI/dt$ 在走线中起作用，L 是 PCB 走线的寄生电感。根据经验，每英寸走线的寄生电感约为 20nH。

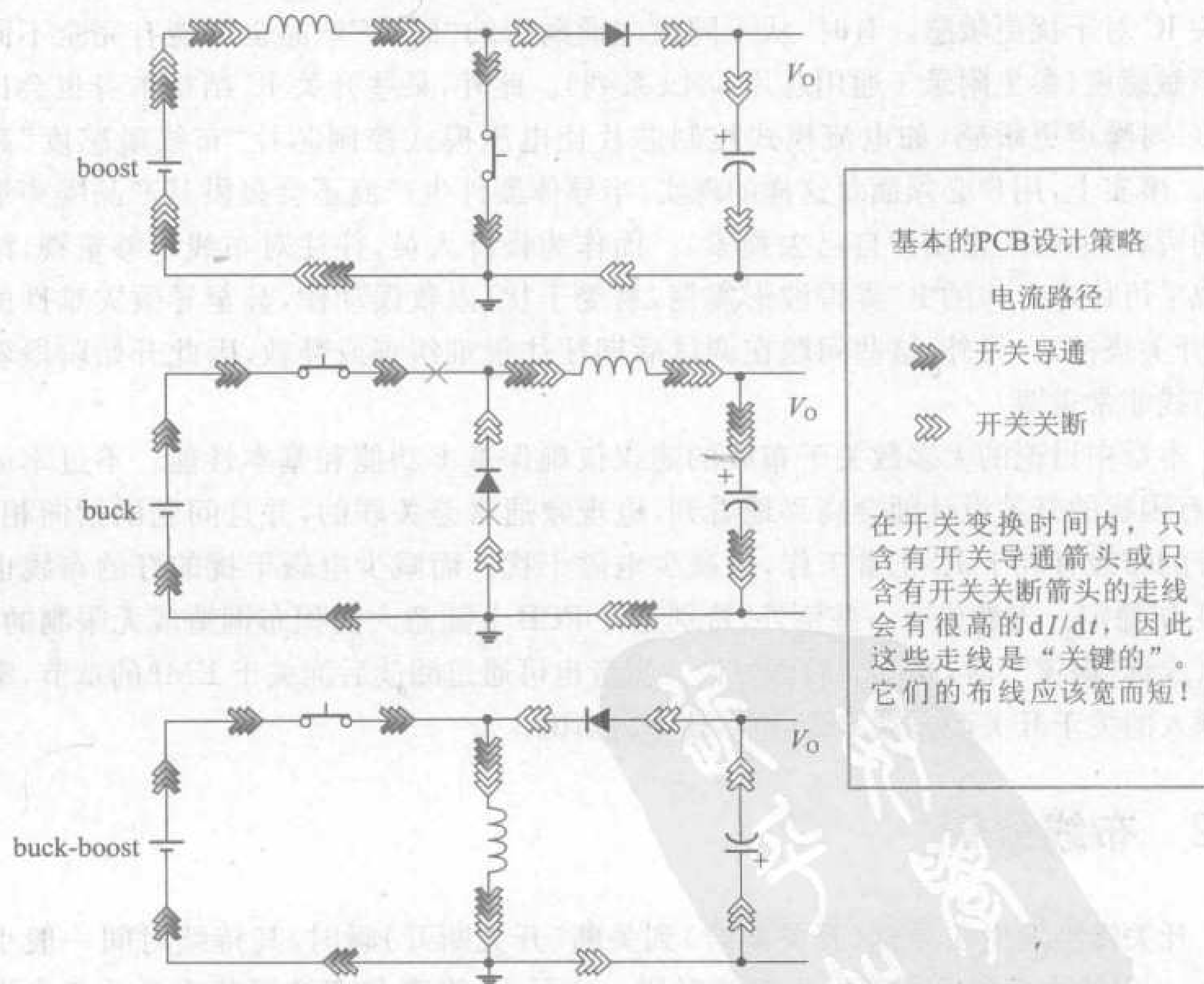


图 6-1 确定三种拓扑中的关键走线

□ 噪声尖峰一旦产生，不仅传递到输入/输出(影响电源性能)，而且渗透到 IC 控

制单元，使控制功能失稳失常，甚至使控制的限流功能失效，导致灾难性后果。

☐ MOSFET 比 BJT 转换速度更高。MOSFET 的开关转换时间一般为 10ns～50ns，而 BJT 一般为 100ns～150ns。由于它们在其 PCB 关键走线中产生更高的 dI/dt，采用 MOSFET 开关的变换器将产生更恶劣的“尖峰”。

注意：对 1in 的铜走线开关，在 30ns 的开关转换时间流过 1A 的瞬态电流，将产生 0.7V 的尖峰电压。若是 3A 的瞬态电流流过 2in 铜走线，将产生近 4V 的尖峰电压！

注意：噪声尖峰几乎是观察不到的。首先，各种寄生参数一定程度上帮助吸收尖峰噪声（尽管它们也会使“控制器失常”）。其次，用示波器探头观察时，探头自身 10pF～20pF 的电容也能吸收该类尖峰，从而看不到任何显著信息。另外，探头感应了太多空气传播的开关噪声，使观察者难以确定所看到的到底是什么。

☐ 所有集成 IC 的开关均与其控制部分封装在一起。这样虽然应用方便且价格便宜，但是通常这样的 IC 对走线寄生电感所产生的噪声更敏感。这是因为其功率级“开关节点”（“扰动节点”，即连接二极管、开关管和电感的节点）仅是该 IC 本身的输出引脚，该引脚将开关节点产生的高频噪声直接传递到控制部分，导致“控制失常”。

☐ 注意在调试实验装置时，如图 6-1 所示，不应在关键走线的某处使用一段软线接入电流探头，因为该电流环路将形成一个附加电感，使噪声尖峰急剧增高。因此，实际上单独测出开关电流或者二极管电流（特别是对开关 IC）几乎是不可能。这种情况下，只能真正测量出电感电流波形。

☐ 注意对 buck 和 buck-boost 电路，输入电容也处于关键路径中。这意味着在这些拓扑中功率级需要有良好的输入解耦装置。因此，除了功率级所需的大容量电容（通常是大容量钽电容或铝电解电容）外，还应在开关的“静默”端（电源侧）与最靠近开关的地端之间接入一小容量陶瓷电容（约 0.1μF～1μF）。

☐ 图 6-1 未画出控制部分。控制电路本身需要良好的解耦装置。为此，需在紧临 IC 的地方接入一个小容量陶瓷电容。但应清楚，对于集成开关，功率级陶瓷解耦电容有两重功能，它也作为控制电路的解耦电容（需指出这仅指 buck-boost 电路，因为只有它们才需要输入功率解耦电容）。

☐ 有时，控制 IC 可能需要更有效的解耦装置，用一连接输入电源高端的小电阻（通常 10Ω～22Ω）与陶瓷电容串联接于 IC 的输入与地脚之间，从而构成了 IC 电源的小型“RC 滤波器”。

☐ 对所有拓扑，电感均不处于关键路径，因此不必过多担心它的布线，至少从产生噪声的观点来看是如此。但要考虑电感产生的电磁场，它会影响附近的电路及敏感走线，同样会产生问题（虽然不算很严重）。因此一般情况下，若成本允许，最好使用“屏蔽电感”以解决上述问题。若条件不允许，应将其置于远离 IC 处，特别要远离反馈走线。

☐ 从图 6-1 可见，对 boost 和 buck-boost 电路，输出电容处于关键路径。因此该电

容和二极管应尽量靠近控制 IC。在该电容两端并联一陶瓷电容是有利的，但要求它不会引起环路不稳定(特别是在电压控制模式，参见第7章)。

对 buck 电路，应注意虽然要求输出二极管尽量靠近 IC/开关，但对输出电容没有严格要求(由于电感的存在使得该路径电流平滑)。若用一陶瓷电容与输出电容并联，则只是为进一步降低输出高频噪声和输出纹波。但该做法不可靠，特别对电压控制模式，当输出电容等效串联电阻(ESR)值变得太小(小于 100mΩ)时，可能造成环路严重不稳定。

- 对所有拓扑，二极管处于关键路径。二极管连接开关节点，并通过节点直接连接到开关 IC 内部。对开关 IC，当 buck 变换器布线造成二极管离 IC 距离太远时，可通过在开关节点与地之间(跨过二极管，靠近 IC)并联一小型 RC 缓冲器来进行后级调整。该 RC 缓冲电路由一个 10～100Ω 电阻(最好为低感型)与一个约 470pF～2.2nF的电容(最好为陶瓷电容)串联组成。注意电阻功耗为 $C\times V_{\mathrm{IN}}^2\times f$。这样不仅电阻瓦数应选合适，电容容值也不能随意增加，以避免效率损失太多。
- 长度为 l 直径为 d 的导线电感值可由以下近似公式计算

$$L=2l\times\left(\ln\frac{4l}{d}-0.75\right)\mathrm{nH}$$

l 和 d 单位均为 cm。

注意，PCB 走线电感计算公式与导线电感公式区别不大

$$L=2l\times\left(\ln\frac{2l}{w}+0.5+0.2235\frac{w}{l}\right)\mathrm{nH}$$

其中 w 为走线宽度。注意 PCB 走线电感基本与敷铜厚度无关。

从以上对数关系可以看出，若 PCB 走线长度减少一半，则其电感也减少一半。但走线宽度必须增加 10 倍才使其电感减少一半。即仅增加走线宽度用处不大，要减少电感应使走线尽量短。

- “过孔”电感由以下公式计算

$$L=\frac{h}{5}\left(l+\ln\frac{4h}{d}\right)\mathrm{nH}$$

式中 h 为过孔深度，单位为 mm(其等于板厚，一般为 1.4mm～1.6mm)，d 为过孔直径，单位为 mm。这样，1.6mm 厚的板直径为 0.4mm 的过孔电感为 1.2nH。虽然不大，但实际证明它也影响开关 IC 工作，特别是在使用 MOSFET 时。因此必须使用一输入陶瓷电容为 IC 解耦，一定要注意该电容应尽可能靠近 IC 引脚与 PCB 连接处，并且在该电容与 IC 引脚焊点之间不能有过孔连接。

- 事实上增加某些走线宽度对电路工作可能是不利的。例如，对正输入—正输出 buck 变换器，从开关节点到二极管的走线是“热”(电压变动的)的。任何带有变动电压的导体，不管它流过电流的大小，只要其尺寸足够大就会形成 E 型天线。因此应该减少开关节点处的走线面积，而非增加它。这就是为什么要避免不当的“铜滥”的原因。唯一允许大面积敷铜的电压节点是接地点或外壳接地点。其

他走线(包括输入电源母线)都可能因寄生高频噪声而产生严重辐射效应。

□ 在美国所谓的 1oz 板实际上是指板敷铜厚度为 1.4mil(或 35μm)。类似地,2oz 是指前面的两倍厚度。对 1oz 板,在中等温升(低于 30℃)电流低于 5A 的场合,最小敷铜宽度为 12mil/A。而对 2oz 板,敷铜宽度至少为 7mil/A。这个经验规则仅基于走线的直流电阻。若要减小其感性阻抗和交流电阻,则需要更大的敷铜宽度。

□ 已知减小走线电感的最好方法是减小长度,而不是增加宽度。超过某一定限度后再加宽走线并不能显著减小电感。同样,使用 1oz 或 2oz 板对电感也无明显影响,也不在于走线是否加"镀层"(给走线镀焊/铜,从而增加了有效导线截面)。因此,若由于某些原因,走线长度不能进一步减少,则可以通过将电流前向和返回走线并行的方法来减小电感。电感之所以出现是因为它们存储了磁能量。该能量存在于磁场中。反过来讲,若磁场消失,则电感也随之消失。通过将两条电流走线平行布置,流过它们的电流大小相等而方向相反,从而使磁场大大削弱。这两条平行走线在 PCB 的同一面上时,要靠得非常近。若使用双面 PCB,最好的办法是将两条平行走线置于板子两面(或相邻层)相对位置。为加强互耦以消去磁场,这些走线应尽量宽些。

□ 对大功率离线反激变换器,二次侧走线的电感会反射到一次侧,从而极大地增加了一次等效漏感,使效率降低(参见第 3 章)。当要应付较大 RMS 电流,需并联多个输出电容时,上述情况将更严重。但仍可利用消去磁场的方法来减小电感。具体做法如图 6-2 所示。在输出二极管布线之后设置两块铜面。其中一块为地,另外一块为输出正端。利用两块并行铜面承载前向和返回电流,基本上可消除通路电感,形成所需的良好的高频续流路径。这种简便的方法对输出电容均流也非常有利。

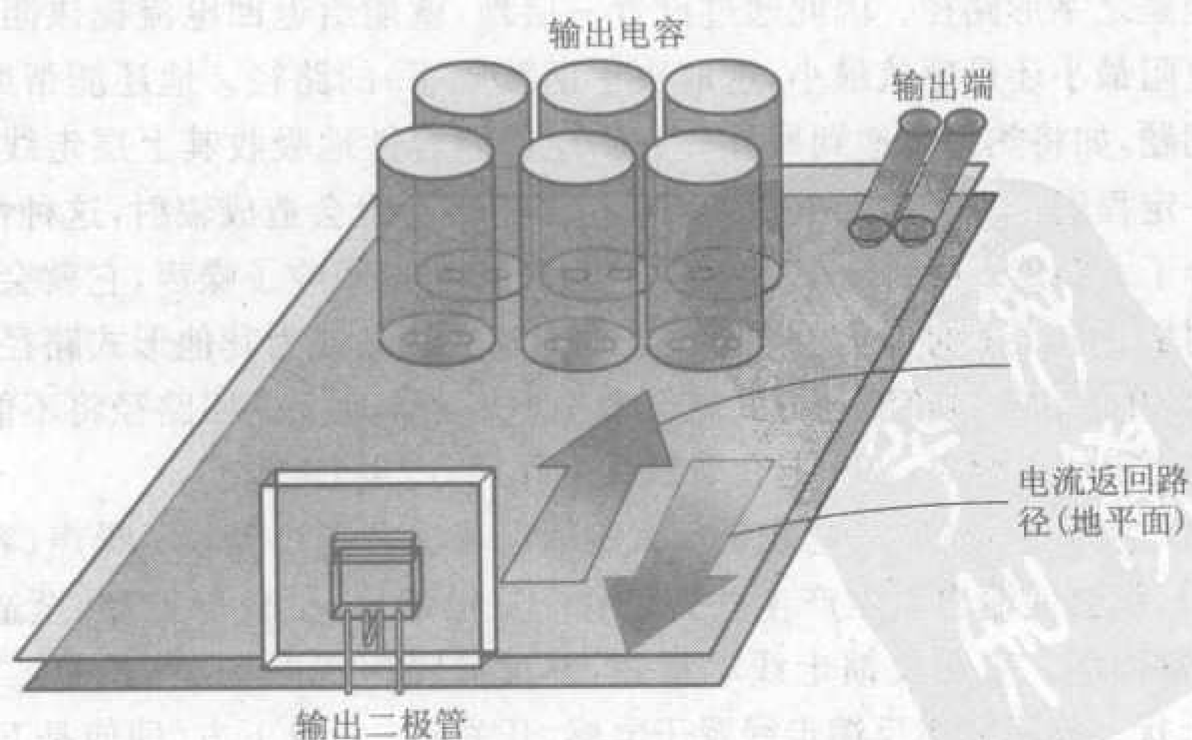


图 6-2 如何降低反激输出电容布线的等效电感

□对单面板,保证若干并联输出电容均流的常用方法如图 6-3 所示。虽然不能使电感减到最小,但它确能保证下游的第一个电容不会由于电流路径过长而不均流。注意右图的布线,所示三条路径从二极管经过每个电容的路径总长基本相等,从而产生更精确的均流。

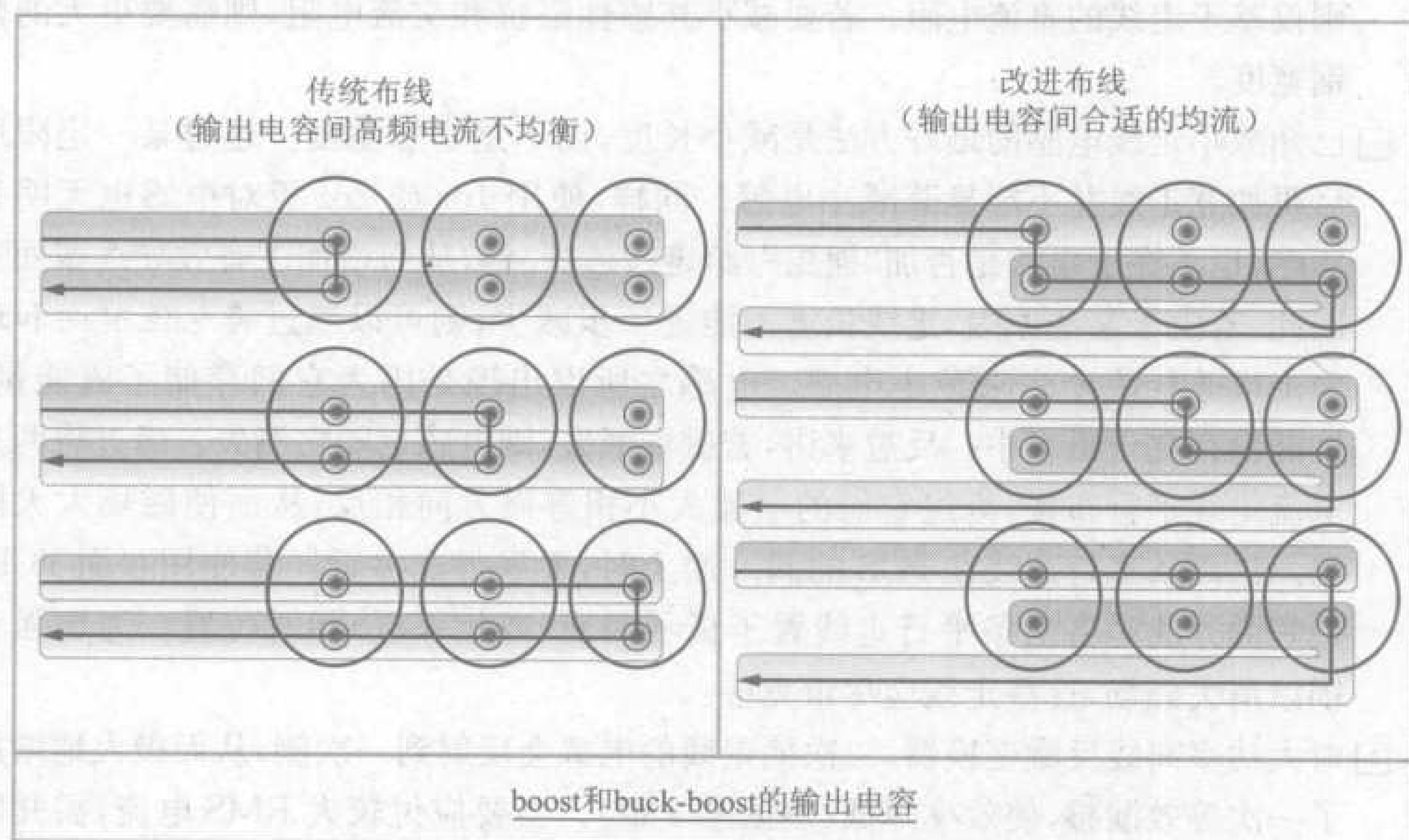


图 6-3　如何在反激拓扑输出电容间均流

□对多层板,通常做法是将全部一层作为地。一些在这方面有经验的人认为该方法能够解决许多问题。已知每个信号都有回路,随着谐波增高,其返回电流将不是沿着直流电阻最小的那条路径(直线),而是沿着地对应电感最小的路径,甚至是之字形路径。因此通过设置一层地,就能给返回电流提供阻抗最小(直流电阻最小还是感抗最小,这取决于谐波频率)的路径。地还能帮助处理一些热问题,如将热量传递到另外一方。地还能容性地吸收其上层走线的噪声,从而一定程度减少噪声和电磁干扰。但若不小心也会造成辐射,这种情况可能在耦合了太多走线噪声时发生。地并非十全十美,吸收了噪声,它就会受到影响,特别是铜皮很薄时情况更严重。若地为建立热岛或为其他形式路径,被分割为不规则的图形,电流流动方式就会变得不规则。地上返回路径将不能直接对应其前向走线。此时,地也起鱼骨天线的作用,产生 EMI。

□通常认为最重要的信号走线是反馈走线。若这条走线吸收了噪声(容性的或感性的),就会使输出电压产生些许偏移——极端情况(较少见)甚至造成不稳定或器件损坏。应使反馈走线尽量短,并远离噪声或磁场源(开关、二极管和电感)干扰。绝不能将反馈走线置于电感、开关或二极管下方(即使是 PCB 的另外一面的下方),也不能让它靠近或平行噪声走线超过 2mm～3mm,即使 PCB 的

临近层也要这样考虑。有地处于中间层时，应在层间提供足够的屏蔽保护。

有时使反馈走线很短是不现实的。应认识到使走线尽量短并非第一位的要求。事实上，经常会有意识地将它布得长一些，以便使这些走线避开潜在的噪声源。也可小心设计使部分反馈走线穿过地没有返回电流流过的部分，这将使得它被"宁静的海洋"包围着，免受干扰。

6.4 散热问题

对于散热，并非铜皮面积越大越好，铜皮较薄时更是如此。使用 $1in^2$(1in×1in)以上的铜皮面积性价比已经不高。但对 2oz 或更厚敷铜板铜面积可增大到 3in(两面均如此)。超过以上限制，则需使用外部散热器。功率器件表面与大气的实际热阻大约为 30℃/W。即 IC 内部每消耗 1W 温度升高 30℃。可利用下面经验公式求出所需铜皮面积

$$A = 985 \times R_{th}^{-1.43} \times P^{-0.28}\ \text{in}^2$$

式中 P 的单位为 W，R_{th} 为热阻，单位为℃/W。

下面举例说明，假设功耗为 1.5W。要求即使在最恶劣环境温度(即 55℃)时，器件温升也不能超过 100℃(不能超过 PCB 安全温度)。这样，所求热阻应为

$$R_{th} = \frac{\Delta T}{P} = \frac{100-55}{1.5} = 30℃/\text{W}$$

因此，所需铜皮面积为

$$A = 985 \times 30^{-1.43} \times 1.5^{-0.28}\ \text{in}^2$$

$$A = 6.79\text{in}^2$$

若该面积为方形，则边长应为 $6.79^{0.5}=2.6$in。只要能保证该面积，也可将其布成矩形或其他形状。注意由于所需面积超过 $1in^2$，需要使用 2oz 板。2oz 板可更方便考虑功率器件散热，能够空出更大铜皮区域有利于自然对流散热。

应该了解热量并非都是从铜皮表面散失掉的。常用于 SMT(表面处理技术)的板材粘层为环氧树脂 FR4，它是很好的导热材料。安装器件一面的产热可通过上述材料传递到板的另一面，该表面接触空气可帮助降低热阻。因此即使在板的另外一面设置铜平面，同样也有散热效果，但只可以减小 10%～20%的热阻。注意该"背面"的铜平面并不需要与散热器件同电位——它可以是公共地的铜平面。还有一种可大幅减小热阻(约 50%～70%)的方法，它利用一排小过孔(也称"热孔")将器件的产热从 PCB 的一面传到另一面。若使用热孔，其孔径应很小(内径 0.3mm～0.33mm)，这样可在过孔镀过程中将它们填满。热孔太大会在波峰焊时产生"焊芯"，从而使孔中吸入大量焊锡，易使孔附近器件产生虚焊点。对散热区域，热孔的"间距"(热孔中心距)一般为 1mm～1.2mm。功率器件的周边、近旁甚至其散热片(若需要)下方都可以设置这类热孔网络以实现散热。

第 7 章 反馈环路分析及稳定性

7.1 传递函数、时间常数与强制函数

第 1 章讨论了简单的串联电阻电容(RC)充电电路。通过合上开关给 RC 网络施加阶跃电压(激励),研究该 RC 网络的“响应”——定义“响应”为电容两端电压。

像 RC 网络这样的电路可看作“黑箱”,它有两个输入端(输入或激励),两个输出端(输出或响应)。对于输入和输出,可能它们其中的一端为公共端(如接地端),称这样的网络为“二端口网络”。这种把电路网络看作为“黑箱”的方法很有效,开关电源也可看作为“黑箱”——它也有两个输入端和两个输出端。

首先,我们来更深入地研究基本 RC 网络,以更清楚地表述“黑箱”观点。RC 网络输入是幅值为 v_i 的阶跃电压,输出定义为电容两端电压,记为 v_O,注意,v_O 是时间的函数。定义所有这样的二端口网络输出与输入之比为“传递函数”,RC 二端口网络中传递函数为v_O/v_i。了解了 RC 二端口网络具体工作情况,就可写出其传递函数为

$$\frac{v_O(t)}{v_i}=1-e^{-t/RC}$$

通常,传递函数并非一定是“电压/电压”(无量纲)。实际上,二端口网络的输入和输出不一定都是电压,或者其他相同的物理量。例如,一个简单电流检测电阻就是二端口网络,该二端口网络的输入是流过电流检测电阻的电流,输出是电流检测电阻的端电压。因此,该二端口网络的传递函数就是输出电压除以输入电流,也就是电流检测电阻的阻抗。若详细分析开关电源,以其脉宽调制器(PWM)部分为例,它的输入是“控制电压”,输出是一个无量纲量——占空比。因此,脉宽调制器的传递函数为$1/V$的形式。

回到基本 RC 网络,我们提出一个问题,上述传递函数怎样得到?为此,首先根据基尔霍夫电压定律写出如下微分方程

$$v_i=v_{res}(t)+v_{cap}(t)=i(t)R+\frac{q(t)}{C}$$

式中,$i(t)$是充电电流,$q(t)$是电容电荷,$v_{res}(t)$是电阻电压,$v_{cap}(t)$是电容电压(也就是输出 $v_O(t)$)。电容电荷与电流的关系为$\mathrm{d}q(t)/\mathrm{d}t=i(t)$,可进一步写出下面方程

$$v_i=R\times\frac{\mathrm{d}q(t)}{\mathrm{d}t}+\frac{q(t)}{C}$$

或者

$$\frac{dq(t)}{dt}+\frac{1}{RC}q(t)=\frac{v_i}{R}$$

根据指数函数 $y(x)=e^x$ 性质，得出下面的解

$$q(t)=Cv_i(1-e^{-t/RC})$$

代入 $q=C\times v_{\rm cap}$，则可得到前述 RC 网络传递函数。

注意，上面关于 $q(t)$ 的微分方程一般是一阶微分方程，因为方程中只含时间的一阶导数。

实际上，有更好的方法解上述方程——利用“拉普拉斯变换”。但是在理解和使用拉普拉斯变换之前，首先必须学会在“频域”分析问题，下面将会详细介绍。

上述一阶微分方程中，作为 $q(t)$ 的分母（RC 网络中为“RC”）的那一项称为时间常数，定义方程的常数项（RC 网络中为 v_i/R）为强制函数。

7.2 理解 e 及绘制对数坐标曲线

上一节中，一阶微分方程的求解引出了指数常数 e，其中 e≈2.718。为什么这样的电路常常会有指数形式响应？原因部分在于指数函数具有某些有用的性质。例如

$$\frac{d(e^x)}{dx}=e^x \quad 和 \quad \int(e^x)dx=e^x+c \quad (c是常数)$$

实际生活中，可体会到指数常数 e 是世界上大多数“自然”参数之一。以下例子可说明这一点。

例 假设有 10 000 个电源，每年有 10% 的失效率。这就意味着，若我们 2005 年有 10 000 个可以工作的电源，那么到 2006 年将只有 10 000×0.9=9 000 个，2007 年为 9 000×0.9=8 100 个，2008 年为 7 290 个，2009 年为 6 561 个，等等。若将这些点（10 000、9 000、8 100、7 290、6 561，等等）以时间为横轴在坐标平面上描出来，可得到指数衰减函数（如图 7-1 所示）。

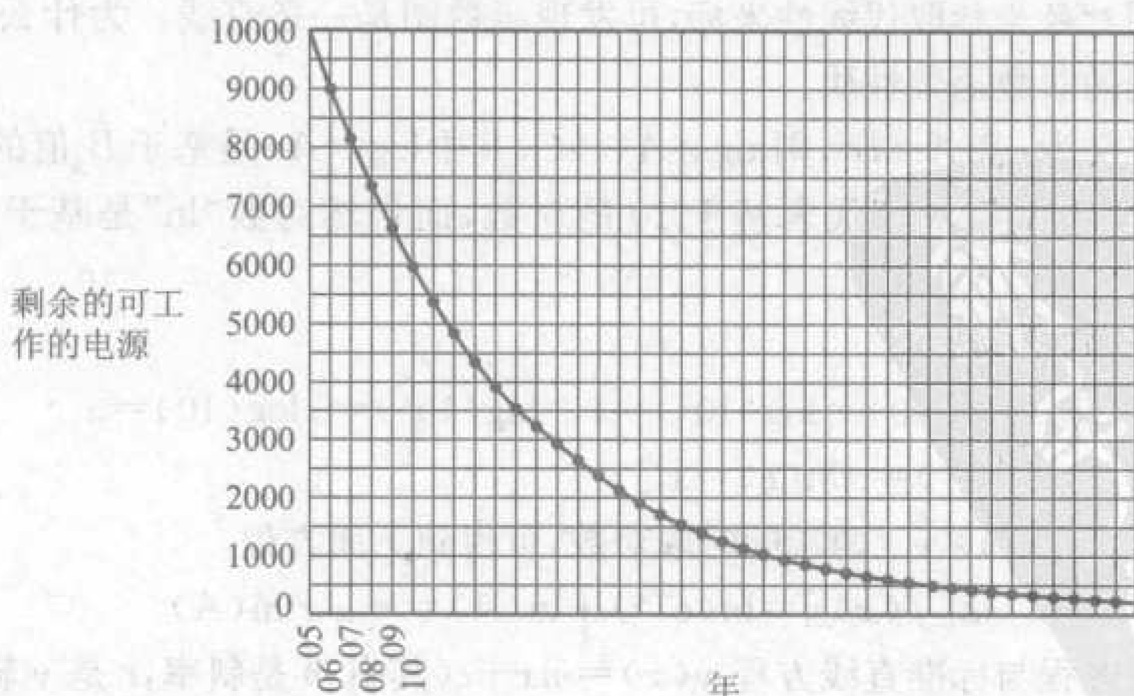


图 7-1 指数衰减曲线的产生

由此可见，一个简单的常数失效率的假设就能产生指数曲线，那是因为指数曲线就是各个数据点（这些数据点相隔很近）的简单连接。这些数据点是简单的等比级数，也就是说，任意一个数据与前一个数据的比都是常数。很多自然过程表现非常相似，e是最常见的。

图7-2中，绘出了一条更常见的指数衰减函数，它的拟合函数为 $f(x)=A\times e^{-x}$（为分析方便，取 $A=1$），通过建立横轴和竖轴来分析该函数。

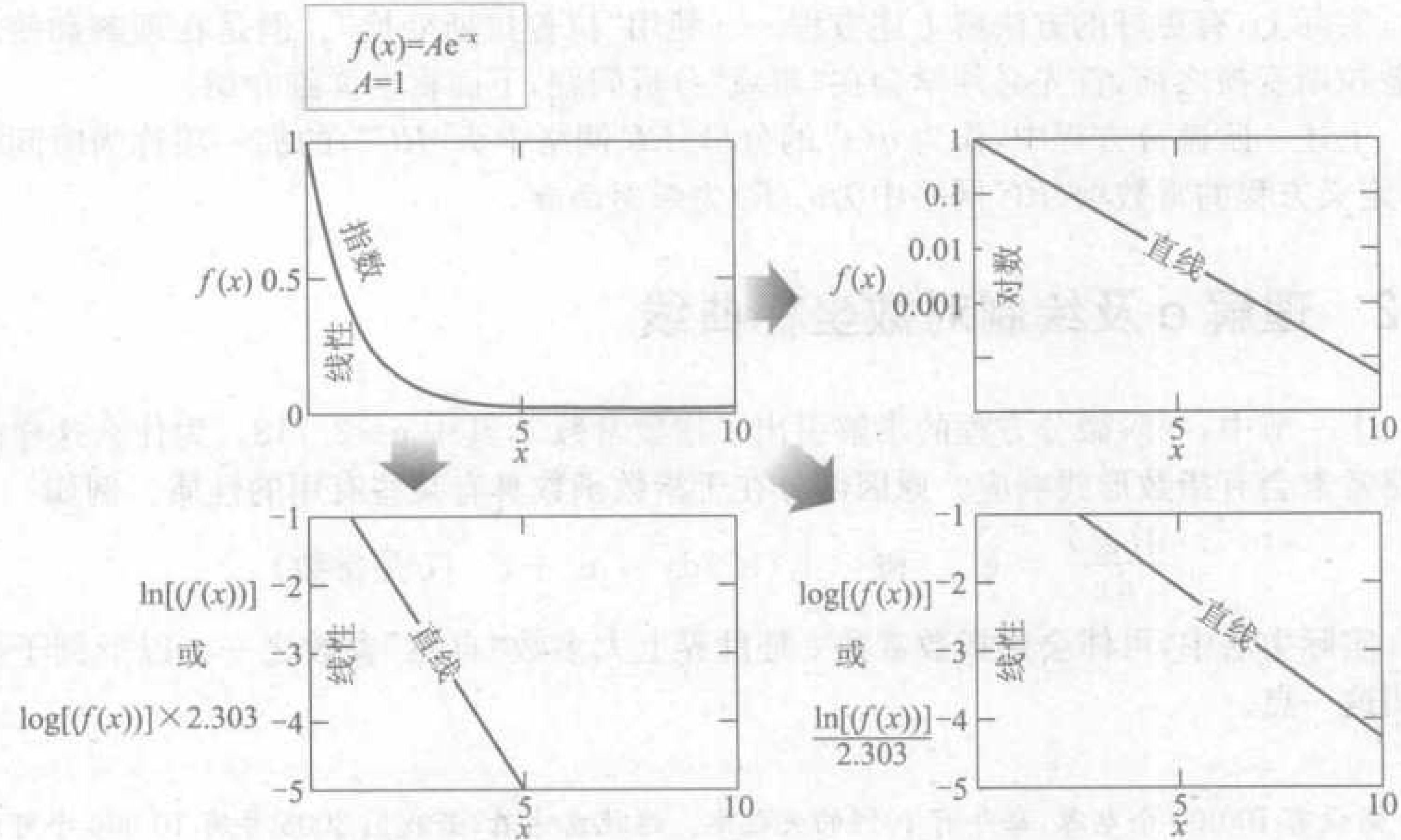


图7-2　基于对数坐标（y轴）的指数函数曲线的绘制及基于线性坐标（y轴）的指数函数对数曲线绘制

若竖轴用对数坐标取代线性坐标，可发现函数图是一条直线。为什么？主要是因为下面要讲到的对数函数性质。

对数的定义为：若 $A=B^C$，则 $\log_B(A)=C$，其中 $\log_B(A)$ 是基于 B 值的 A 的对数。通常，“logarithm”或者“log”代表基于10的对数，而自然对数“ln”是基于e的对数的缩写。

因此，可得到下列关系

$\log(10)=1$　$\log(100)=\log(10^2)=2$　$\log(10^x)=x\log(10)=x$

$\ln(e)=1$　$\ln(e^x)=x\ln(e)=x$

对方程 $f(x)=A\times e^{-x}$ 两端同时取对数，可得到下面方程

$$\ln[f(x)]=\ln(e^{-x})+\ln(A)=-x+\ln(A)$$

若用上面方程与标准直线方程 $y(x)=mx+c$（其中 m 是斜率，c 是y轴截距）相比较，可知，若竖轴（“y”）用 $\ln f(x)$ 代替 $f(x)$（x 为横轴或“x”轴），则可得到一条直线。

通常，在对数坐标上绘函数图和在线性坐标上绘函数的对数图等效。

若竖轴用 $\log f(x)$ 代替 $\ln f(x)$，会怎么样？该问题就等效于——$\log_{10}\mathrm{e}$ 是多少或 $\log_{\mathrm{e}}10$ 是多少？实际上并没多大差别，因为基于 10 和基于 e 的对数相互成比例。这样表达更容易理解，一个数基于 10 的对数乘以 2.303 就得到这个数的自然对数，反之一个数的自然对数除以 2.303 就得到这个数基于 10 的对数。可表示为下式

$$\ln(10)=2.303 \text{ 和 } \frac{1}{\log(\mathrm{e})}=2.303$$

因此，对数坐标（基于 10）上的任意函数图和其在自然对数坐标上的函数图的基本形状一样，而且若函数是指数函数，则其在对数坐标上的函数图是条直线（当然横轴是线性的），如图 7-2 所示。

7.3 时域分析与频域分析

若电路（或者网络）中只含电阻，则电路（或者网络）中任意一点的电压仅由输入电压决定。若输入电压改变，网络中各点电压也同时做相应比例改变。也就是说，输入电压改变与各点电压改变没有延迟也没有超前。然而，若网络含无功元件（电容和/或电感），则需分析随着时间变化由激励所产生响应的变化，这就是“时域分析”。

我们知道任意周期波形都可分解成一系列不同频率的正弦（和余弦）波形，这些频率是基本周期频率 f（基波频率）的倍数。这就是“傅里叶分析”所要讲的内容。在傅里叶分解中，虽然得到无数项，但各项分量频率都是基波频率 f 的倍数。也就是说，分析周期波形时，得到的各项分量频率是离散的。但是，当遇到更多任意波形（非周期）时，还是需要用连续频率来分解。

把波形分解为不同频率的分量意味着各项分量是相互独立的。这就像中学物理课所学的——把矢量（比如力）在正交的 x 方向和 y 方向分解，在各个方向上独立分析，然后综合得到最终矢量。

通常，分析系统对激励的不同频率分量的响应称为“频域分析”。

7.4 复数表示

在这里复习相关数学知识会有帮助。

我们知道，电感阻抗为 $L\omega$，电容阻抗为 $1/C\omega$。其中 $\omega=2\pi f$ 为角频率，单位是 rad/s，f 是基波频率。这两种无功元件在其电压和电流之间会产生相移（滞后或者超前）。因此，含无功元件的电路中，对电压和电流不用算术运算。若电压矢量和电流矢量的两要素（模和辐角）都给出，则可使用矢量分析法。而且，与常规矢量不同，这两个要素是不同的量，因此，不能用常规矢量分析法。采用虚数 $\mathrm{j}=\sqrt{(-1)}$ 可清楚表示出矢量的模和辐角。

任意电气参数都由实部和虚部组成

$$A=\mathrm{Re}+\mathrm{j}\,\mathrm{Im}$$

其中，Re 表示复数 A 的实部，Im 表示复数 A 的虚部。因此，复数 A 准确的模和辐角可表示为：

$$\|A\|=\sqrt{\mathrm{Re}^2+\mathrm{Im}^2}\quad（复数模）$$

$$\phi=\tan^{-1}\left(\frac{\mathrm{Im}}{\mathrm{Re}}\right)\mathrm{rad}\quad（复数辐角）$$

阻抗也可写成复数矢量形式，尤其是与频率相关的。

无功元件复数阻抗如下式：

$$Z_{\mathrm{L}}=\mathrm{j}\times L\omega$$

$$Z_{\mathrm{C}}=\frac{1}{\mathrm{j}\times C\omega}$$

可看出$1/\mathrm{j}=-\mathrm{j}$，虚数 j 是很有用的。因为，实际上它表示出了无功元件电压矢量和电流矢量之间 90°相位差。因此，上面的阻抗方程意味着：电感电流滞后电压90°，电容电流者超前电压90°。电阻只有实部，因此只在复平面 x 轴上（辐角为零）。

为得到在复阻抗上施加复数电压的响应，必须运用基本电路定律复数形式。因此，根据欧姆定律，可得：

$$V(\omega t)=I(\omega t)\times Z(\omega)$$

前文曾提到指数函数具有一些有趣的性质，其实正弦函数也有类似性质。比如，正弦波变化率就是余弦波，只是余弦波相位相对于正弦波移了90°，因此很容易得出下面关系：

$$\mathrm{e}^{\mathrm{j}\theta}=\cos(\theta)+\mathrm{j}\sin(\theta)\qquad \sin(\theta)=\frac{\mathrm{e}^{\mathrm{j}\theta}-\mathrm{e}^{-\mathrm{j}\theta}}{2\mathrm{j}}$$

$$\mathrm{e}^{-\mathrm{j}\theta}=\cos(\theta)-\mathrm{j}\sin(\theta)\qquad \cos(\theta)=\frac{\mathrm{e}^{\mathrm{j}\theta}+\mathrm{e}^{-\mathrm{j}\theta}}{2}$$

电路分析中，设 $\theta=\omega t$，其中 θ 是辐角，单位是弧度（180°为 π 弧度）。$\omega=2\pi f$，其中 ω 是角频率，单位是 rad/s，f 是频率，单位是 Hz。

以上面方程为例，可得到指数函数 $f(\theta)=\mathrm{e}^{\mathrm{j}\theta}$的模和辐角：

$$模(\mathrm{e}^{\mathrm{j}\theta})=\sqrt{\cos(\theta)^2+\sin(\theta)^2}=1$$

$$辐角(\mathrm{e}^{\mathrm{j}\theta})=\tan^{-1}\left(\frac{\sin(\theta)}{\cos(\theta)}\right)=\tan^{-1}\tan(\theta)=\theta$$

注意：严格来说，纯正弦函数是相角为 0、幅值为 1 的函数。然而，一般在分析电路时，“正弦波”是任意相角和任意模的正弦形式的波形，可用 $A_{\mathrm{O}}\times\mathrm{e}^{\mathrm{j}\omega t}$ 表示——模为 A_{O}，相角为 ωt。例如，“正弦波”输入电压复数表达式为 $V(t)=V_{\mathrm{O}}\times\mathrm{e}^{\mathrm{j}\omega t}$。

7.5　非周期激励

现实中没有完全“周期性”的激励。周期意味着波形永远周期性完全重复。但是，

现实中，只在一定时间内施加给定的激励波形（其他的时间则不使用）。比如，加在网络输入端的正弦波也不是周期性的。然而，这种激励可能会被看作是周期性的，激励加入系统的时间足够长，系统已经远离暂态过程。实际上，这是“稳态分析”时常做的隐含假设。

但有时候，我们还是想知道外加激励时系统运行状况，系统响应是周期的、稳定的或者其他的，比如在 RC 网络加阶跃电压。若对电源，必须确保输出不能“过冲”（或者“下冲”）太多。

为了解这样的非周期波形，不能像分解周期波形那样把非周期波形分解成不同的离散频率项，而是使用连续频率。

进一步地，考虑到波形（或者不同频率项的幅值）随时间会变化（扰动变化），需要引入指数项（实数）$e^{\sigma t}$。然而，稳态分析时，正弦波还是用 $e^{j\omega t}$ 形式，而暂态分析则用 $e^{\sigma t}\times e^{j\omega t}=e^{(\sigma+j\omega)t}$。这也是“正弦波”，但是幅值会出现指数增加（$\sigma$ 为正）或指数衰减（σ 为负）。若只对系统做稳态分析，则令 $\sigma=0$。

7.6 s 平面

传统复数平面交流分析中，电压和电流都是复数，但频率通常是实数。然而，为了能分析任意波形，在效果上我们创造了复数频率平面，$(\sigma+j\omega)$，称为 s 平面，其中 $s=\sigma+j\omega$。s 平面分析是频域分析更广义的形式。

s 平面中，无功元件可表示为

$$Z_L=Ls$$

$$Z_C=\frac{1}{Cs}$$

电阻还是电阻（与频域或 s 平面无关）。

下面讨论 s 平面元件串、并联关系。

串联阻抗的等效阻抗为

$$Z(s)=Z_1(s)+Z_2(s) \quad \text{（串联阻抗）}$$

对并联阻抗，阻抗的倒数相加等于等效阻抗的倒数，因此

$$\frac{1}{Z(s)}=\frac{1}{Z_1}+\frac{1}{Z_2} \quad \text{（并联阻抗）}$$

或者

$$Z(s)=\frac{Z_1\times Z_2}{Z_1+Z_2}$$

因此，两个串联电感的等效阻抗就等于它们的和

$$Ls=L_1s+L_2s$$

因此，等效电感为

$$L=L_1+L_2 \quad \text{（串联电感）}$$

同样,两个并联电感的等效电感为

$$L=\frac{L_1\times L_2}{L_1+L_2}\quad(\text{并联电感})$$

因此,电容好像与电阻和电感的串并联关系相反。两个并联电容的等效电容为它们的和

$$\frac{1}{Z(s)}=\frac{1}{Z_1}+\frac{1}{Z_2}\Rightarrow Cs=C_1s+C_2s\Rightarrow C=C_1+C_2$$

$$C=C_1+C_2\quad(\text{并联电容})$$

电容并联看似像电阻和电感的串联。两个串联电容的等效电容如下式

$$Z(s)=Z_1(s)+Z_2(s)\Rightarrow\frac{1}{Cs}=\frac{1}{C_1s}+\frac{1}{C_2s}$$

$$C=\frac{C_1\times C_2}{C_1+C_2}\quad(\text{串联电容})$$

这看起来像是串联(对电阻、电感而言),但实际上是电容串联。

为求复数电路的响应和激励的 s 平面表示形式,必须使用上述的阻抗串并联关系以及 s 平面电路定律。比如,s 平面欧姆定律为

$$V(s)=I(s)\times Z(s)$$

最后,s 的使用可以轻松地解由任意激励产生的微分方程,远胜于时域中的解法。这种解法所用方法就是"拉普拉斯变换"。

注意:任意分解方法只是在处理"数学"波形时是实用的。对实际波形,必须先用已知的数学函数近似,然后做进一步分析,而且有些波形可能难以处理。

7.7 拉普拉斯变换

拉普拉斯变换可把时域(含 t)微分方程变换到频域(含 s)。具体变换过程如下。

首先,把外加时域激励(冲击函数或者周期函数——电压或电流)变换到复频域,也就是 s 平面。然后,通过使用阻抗的 s 平面表示形式,把整个电路变换到 s 平面。对变换后的电路,运用基本电路定律的 s 平面形式进行分析。接下来,解含 s 的微分方程(不是 t)。如前文所述,复频域中解这样的微分方程比时域中容易。此外,常用函数的拉普拉斯变换有表可查。这样,就可得到电路频域响应。最后,如有需要,可通过"拉普拉斯反变换"把响应表示成时域形式。整个过程如图 7-3 所示。

此处多用一点数学知识是有用的,这有助于理解下面要讲到的反馈环路稳定性。

若输入信号(时域)为 $u(t)$,输出信号为 $v(t)$,它们之间的关系是一般二阶微分方程形式

$$c_2\frac{\mathrm{d}^2u(t)}{\mathrm{d}t^2}+c_1\frac{\mathrm{d}u(t)}{\mathrm{d}t}+c_0u(t)=d_2\frac{\mathrm{d}^2v(t)}{\mathrm{d}t^2}+d_1\frac{\mathrm{d}v(t)}{\mathrm{d}t}+d_0v(t)$$

可看到,若用 $U(s)$ 表示 $u(t)$ 的拉普拉斯变换,用 $V(s)$ 表示 $v(t)$ 的拉普拉斯变换,则微分方程在频域中可表示为:

$$c_2s^2U(s)+c_1sU(s)+c_0U(s)=d_2s^2V(s)+d_1sV(s)+d_0V(s)$$

所以

$$V(s)=\frac{c_2s^2+c_1s+c_0}{d_2s^2+d_1s+d_0}U(s)$$

定义 $G(s)$ 为传递函数(s 平面中的输出比输入)

$$G(s)=\frac{c_2s^2+c_1s+c_0}{d_2s^2+d_1s+d_0}$$

则

$$V(s)=G(s)\cdot U(s)$$

时域中,传递函数 $f(t)$ 也有类似形式

$$v(t)=f(t)\cdot u(t)$$

由于类似 $G(s)$ 的方程解法已经得到了很好的研究和证明,则容易计算出激励(U)的响应(V)。

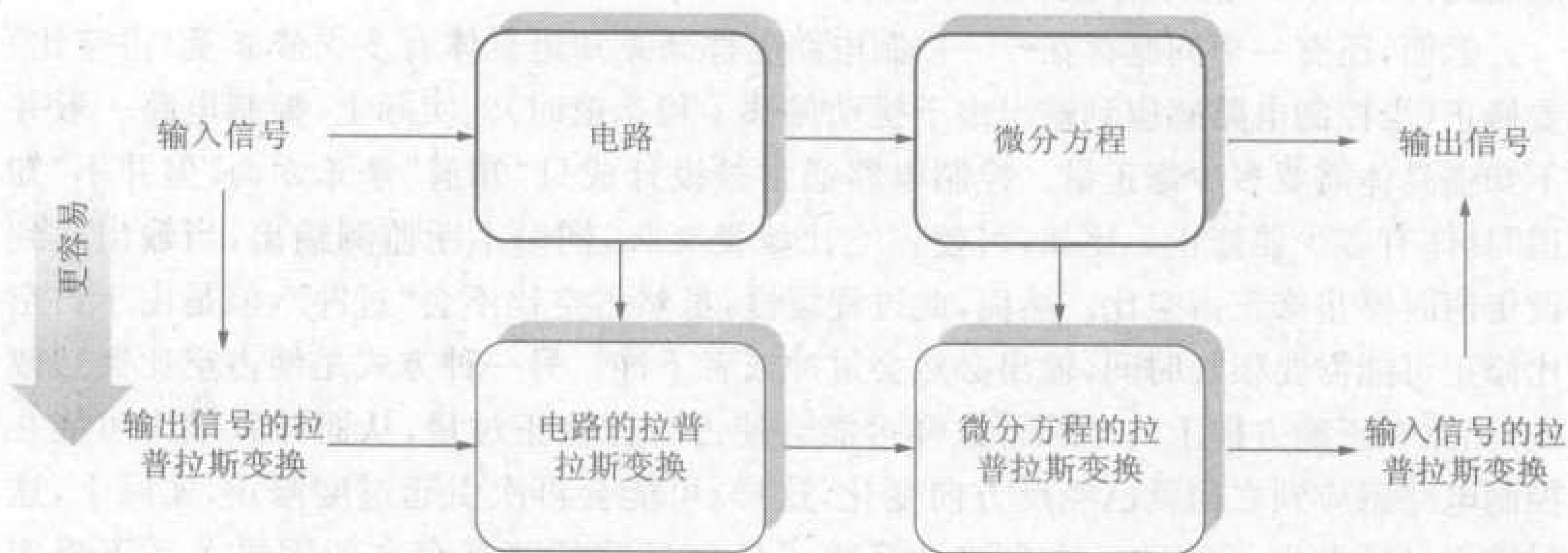


图 7-3 s 平面运算过程的符号表示

电源设计者要确保自己设计的电源能够在一定范围内稳定工作。为获知电源工作情况,可在电源适当的点注入正弦波,改变正弦波的频率,然后分析响应。这种工作可在实验室完成,也可以"在纸上"完成,下文将阐述。实际上,这样做就是分析电源对周期或非周期脉冲的不同频率分量的响应。实际上也就是分析稳定正弦波(扫频)激励的响应,因此,设 $s=j\omega(\sigma=0)$。

既然最终设 $s=j\omega$,那为什么还需要复平面?答案是并非总设 $s=j\omega$。比如,可能会要分析电源对一些特定扰动(比如,网压或负载的阶跃变化)的精确响应,遇到这些情况就需使用 s 平面和拉普拉斯变换。因此,虽然对 s 结构系统通常只做稳态分析,但是若有必要,仍然可对更一般的激励的系统响应做更精确的分析。

然而,欣慰的是,电源设计者没有必要懂得怎样计算函数的拉普拉斯变换,除非需对系统阶跃响应做精确分析。若只是为保证系统稳定裕度,则只做稳态分析就完全可达到目的。因此,虽然最初在 s 平面做数学运算,但是最终,为得到裕度分析结果,仍设 $s=j\omega$。

7.8 扰动和反馈作用

对开关电源，输入电压可改变，负载也可增加(可能是瞬间的)。但无论如何，一定要使输出保持良好调整性能，也就是说抗扰动能力要强。

但是，实际的输出调整性能并没想象的完美。比如，若突然增加 buck 变换器输入，则输出也将增加，因为 $D=V_O/V_{IN}$，并且 D 不可能立即改变。为了维持输出稳定，IC 控制部分必须能感应到输出的改变(这可能需要一定时间)，修正占空比(这也可能需要一定时间)，然后等待(相对需要更长时间)电感和输出滤波电容释放一些储存的能量或者吸收更多能量(释放还是吸收能量取决于新的稳态条件)。最终，输出将重新达到稳定。

在电路输出再次稳定之前有很多延迟。因此，减小这些延迟很重要。比如，减小滤波元件(L 和 C)值可使电路响应加快。

然而，还有一个问题存在——控制电路怎样预先知道具体有多少修正量(占空比)要修正(当控制电路感应到输出由于扰动偏移了稳态值时)？实际上，控制电路一般并不知道具体需要多少修正量。控制电路通常被设计成只"知道"修正方向，但并不"知道"具体有多少要修正。比如，可使占空比缓慢变化，同时不断监测输出，当输出达到设定值时停止修正占空比。然而，此过程缓慢，虽然占空比不会"过冲"，但是由于占空比修正可能需要很长时间，输出必然会过冲或者下冲。另一种方式是使占空比突然改变(当然在正确方向上)。然而，这样可能会使占空比修正过量，从而导致输出可能在控制电路感应到之前就已经反方向变化，这样，可能会再次引起过度修正，实际上，这时输出已经发生了波动。这个波动反映了任何反馈环路都存在的因果关系不确定性——控制部分根本不"知道"它所检测到的误差是外部扰动响应，还是期望修正值。因此，若在很多次这样的波动之后输出稳定，则认为变换器只是"临界稳定"。最坏的情况是，稳定之前波动可能永远进行下去，甚至增强，实际上，这样的控制部分已经"完全混乱"了，反馈环是"不稳定的"。

"最佳"反馈环响应速度不能太慢也不能太快。若响应速度太慢，输出会过冲(或者下冲)。若响应速度太快(过度的)，输出可能激烈波动，甚至导致完全不稳定(振荡)。

分析任意扰动在变换器中的传播(在传播过程中是减弱还是加剧)称为"反馈环路分析"。如前文所述，实际中，这样测反馈环路性能——在适当点注入小扰动(原因)，然后看这点模和相位的变化(结果)。若扰动加剧(在某个相位)，系统将不稳定。

上一段中"相位"这个词的使用意味着再次谈到正弦波。然而，实际上这是一个有效假设，因为任意扰动都可分解成一系列不同频率正弦波分量。因此加入系统的信号(在实验室或纸上)是恒正弦波，但幅值任意。在较宽范围内改变频率大小(扫频)，可找到潜在的导致系统不稳定的频率分量(正弦波)——假设加入系统的扰动含使系统不稳定的频率分量。若系统在宽范围正弦波频率内都稳定，那么实际上系统在任意扰

动下都稳定。

说起扰动的幅值，注意到分析的只是线性系统。那就意味着，若二端口网络输入加倍，则输出也加倍，但输出与输入的比值并没改变。那就是为什么传递函数与系统输入信号幅值无关。但实际上，若扰动太剧烈，控制电路的某些部分可能会“饱和”——比如，集成运算放大器输出可能立即接近其饱和电平，使其不能做进一步的修正。现实中没有完美的“线性系统”。然而，若激励（或者响应）足够小，任何系统都可近似为线性系统。那就是为什么在做功率变换器反馈环路分析时，要讨论其“小信号分析”和“小信号模型”。

注入系统的正弦波幅值不能太大，否则会影响数据和结论的有效性。但注入系统的正弦波幅值也不能太小，否则对开关噪声将会有很大影响（小信噪比）。电源设计者在实验室可能需要花些工夫来选定适当幅值来做这样的测试，并且那可能还与频率有关。目前使用的先进仪器可使注入系统正弦波的幅值与频率（变化的）相匹配，如可使高扫描频率时幅值小于低扫描频率时幅值。若在示波器上看开关波形，可看到一个小的波动——通常为稳态值的5%～10%。太小的波动意味着幅值太小，太大的波动能导致奇怪的工作模态，尤其是当系统运行在控制电路最小占空比或者最大占空比限制点或者电流限制点。

7.9 *RC*滤波器的传递函数

现在我们做*RC*网络的频域分析，如图7-4所示。可以看到，整个过程基于为人熟知的直流电压分压器方程，现在拓展到s平面。

既然只考虑稳态激励（不是暂态冲击），则设$s=j\omega$，在频域中绘制传递函数的模（也就是“增益”）及其辐角（也就是“相位”）。这样的增益相位图称为“波特图”。

注意到，增益和相位只定义在稳态，它们实际上与正弦波相关（否则“相位”没有其他意义）。

由波特图可见：

- ☐ 在图7-4所示曲线中，通常把相角（用弧度表示，$\theta=\omega t$）转换成角度，因为大多数人习惯使用角度。转换公式为：角度$=(180/\pi)\times$弧度。
- ☐ 同样也把“角频率”（ω）转换成常用的频率（单位为Hz）。转换公式为：$\mathrm{Hz}=(\mathrm{rad/s})/2\pi$。
- ☐ 通过改变增益和相位图坐标类型，可看到若使用对数vs.对数坐标，则得到的增益曲线是直线（前文讲到，指数函数在对数vs.线性坐标上才是一条直线）。通过观察曲线，高频时，若频率是原来的十倍，则增益就为原来的十分之一。因此，定义“分贝”或者“dB”为$\mathrm{dB}=20\times\log(\text{比值})$——当用来表示电压比或者电流比时，10∶1就是20dB。这样就可以说，增益在高频时以-20dB/十倍频下降，任意该斜率电路称为“一阶滤波器”（本例中是一阶低通滤波器）。

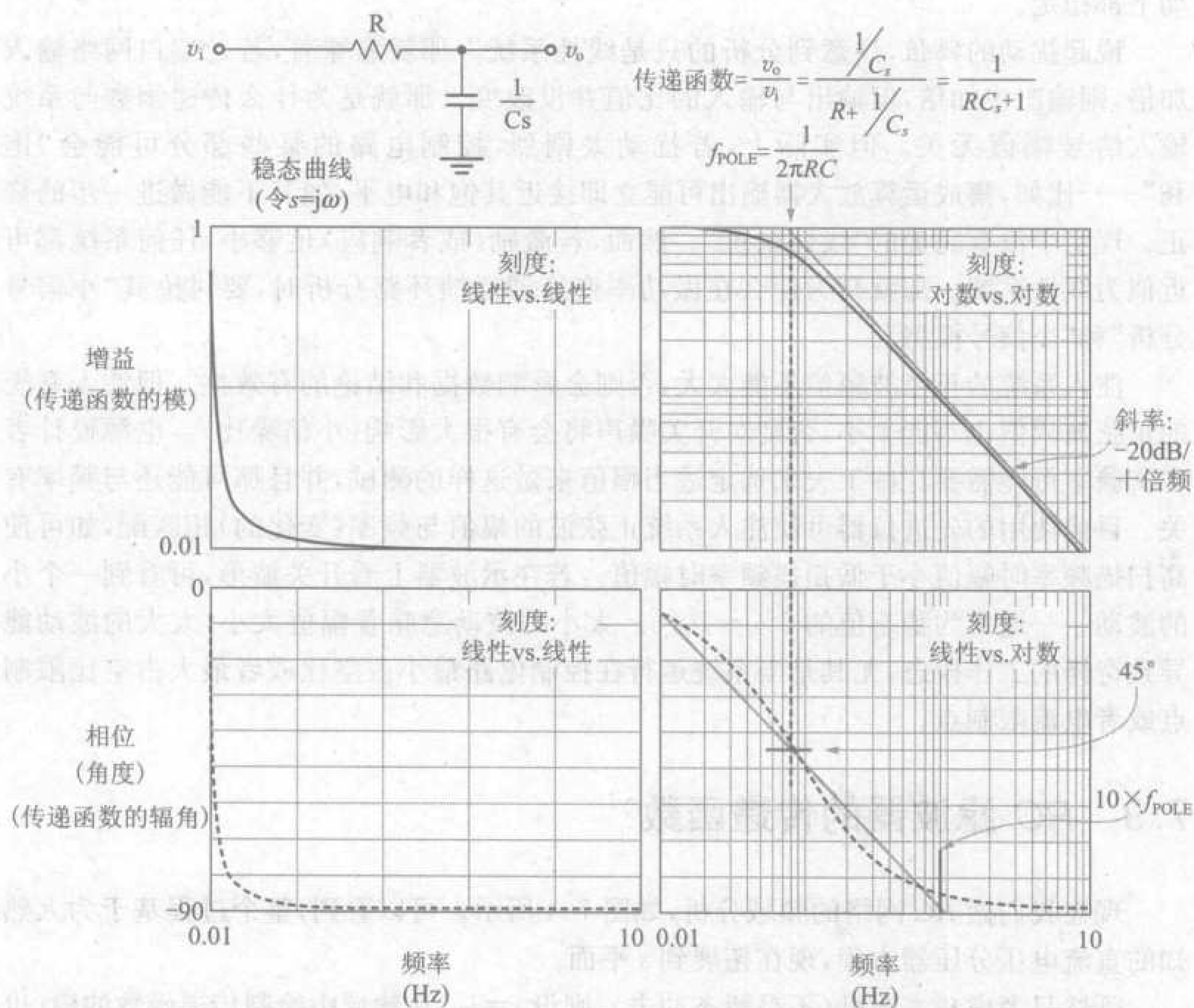


图 7-4　一阶低通 RC 滤波器的频域分析

- □进一步地，既然斜率是常数，若频率是原来的两倍，则增益就为原来的二分之一；同理，若频率是原来的四倍，则增益就为原来的四分之一。但比例 2：1 为 6dB，“倍频”就是频率的两倍。因此，也可以说一阶低通滤波器在高频时增益以 −6dB/倍频下降。
- □若 x 轴和 y 轴为同比例刻度坐标，增益曲线将会与 x 轴成 −45°。此斜率也就是该角度正切值，$\tan(-45°)=-1$。因此，−20dB/十倍频（或者 −6dB/倍频）斜率也称为“−1”斜率。
- □同样，当遇到含两个电抗性元件（电感和电容）的滤波器时，可看到其斜率为 −40dB/十倍频（也就是 −12dB/倍频）。该斜率一般称为“−2”斜率（角度大约为 −63°）。
- □下面两种情况都可得到直线形增益曲线：(a)增益用简单的比率来表示（也就是 V_{out}/V_{in}），并且在对数坐标上（在 y 轴）；(b)增益用分贝来表示（也就是 $20\times\log V_{out}/V_{in}$），并且在直角坐标上。注意到，这两种情况，对 x 轴，用 f（频率）的对

数坐标,或者用 20×log(f)的直角坐标。

- □ 0 的对数为负无穷(log0→−∞),因此不能让对数坐标起始点为 0。但可使起始点接近 0,比如 0.0001 或者 0.001 或者 0.01 等等都可以,但绝对不能为 0。
- □ 图 7-4 右边的两条粗体灰色直线是实际曲线的渐进逼近形式。渐进线有一个拐点频率或者*转折频率*($f=1/(2\pi RC)$)。该频率也是 RC 滤波器谐振频率。
- □ 若用渐进线代替实际曲线,误差通常很小(对一阶滤波器)。如简单 RC 网络增益的最大误差为−3dB,并且发生在拐点频率处。因此,渐进逼近法是条捷径,可用来简化波特图及分析过程。
- □ 从相位渐进线可看到两个拐点频率:一个在$1/10^{th}$,另一个在增益曲线拐点频率的十倍频率处。每个相位曲线拐点频率处相角改变为45°,跨越 100 倍的两个拐点频率总相移为90°(相位曲线的两个拐点频率以增益曲线的拐点频率对称)。
- □ 注意,单极点频率处,相移通常是45°(从起始点开始计算)(也就是总相移的一半),*不管是否使用渐进逼近法*。
- □ 增益和相位都随着频率的增加而减小,因为存在"极点",本例中为拐点 $f=1/(2\pi RC)$。因其斜率为−1,故也是"单极点"。
- □ 稍后,将会遇到"零点",它会使增益和相位都随着频率的增加而增加。
- □ 输出电压总是小于输入电压,至少在(*无源的*)RC 网络中是如此。换句话说,在任何频率,增益总是小于 1。看上去,好像是对的,因无法放大信号,除了使用有源装置(比如运算放大器)。然而,若使用的滤波器含两种类型电抗性元件(电感和电容),则可使输出电压大于输入电压(但是只是在某些频率处),那就是通常说的"谐振"。

7.10 积分运算放大器(零极点滤波器)

在讨论含两个电抗性元件的无源网络前,看一个有趣的 RC 有源滤波器。用来分析的是*积分器*,因它是任意"补偿网络"的基本结构单元。

如图 7-5 所示反相运算放大器的反馈通路中只有一个电容。直流稳态条件下,所有电容都看作开路。本例中,直流稳态条件下负反馈完全不起作用,并且可得到无限大直流增益(实际中运算放大器会限制直流增益过大)。但那并不防碍分析更高频时的精确增益。若分析此电路传递函数,会发现在点 $f=1/(2\pi RC)$ 处有点"特别"。然而,不像无源 RC 滤波器,这个点不是拐点频率(或者极点,或者零点)。在这一点增益*刚好为* 1(0dB),此频率表示为"f_{p0}",这就是*积分器穿越频率*。"穿越"意味着增益波特图与 0dB(增益=1)轴相交。

注意,积分器有一个单极点在"零频率"处。因此,通常把积分器看作"零极点"级或者补偿网络的一部分。该极点一般称为初始极点或者主极点。

介绍零极点的基本原因是:若没有零极点,直流增益会受很大限制。积分器是用

来获得高直流增益的最简单方法。

图7-5右边，特意把图变换成正方形，并且使两个坐标轴上各个格子所代表的数值相等。此外，为使x轴和y轴标度相等，在x轴上用$20\times\log(f)$代替$\log(f)$。这样，x轴和y轴在各方面都相同，可发现为什么这样的斜率为"-1"——因为直线刚好是以45°角度下降(图7-5中可见)。

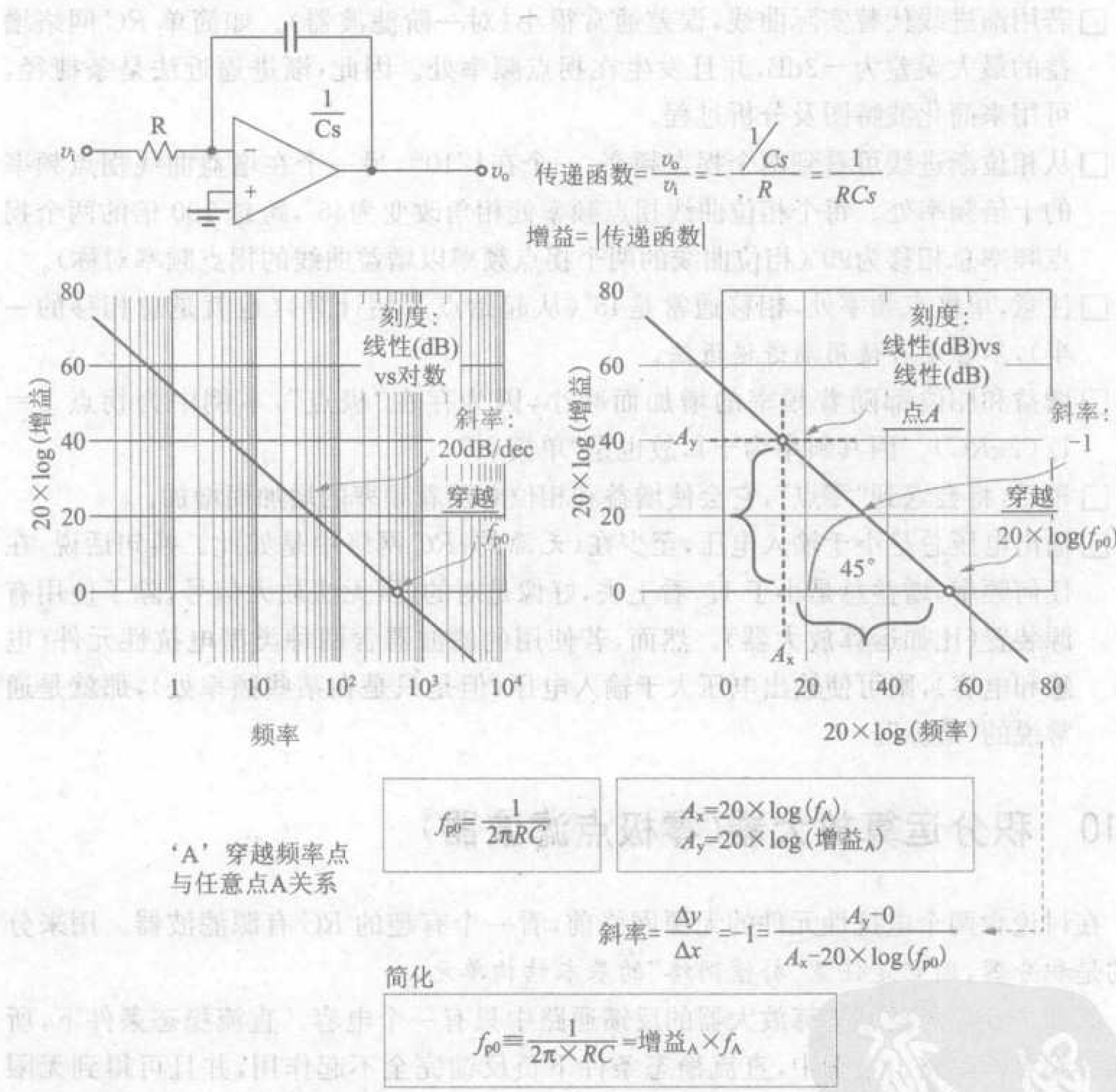


图7-5　积分(零极点)运算放大器

因此，通过画$20\times\log(增益)$ vs. $20\times\log(f)$图，得到斜率为"-1"的直线。这样图7-5中，可做一些简单的数学分析，得到任意点A与穿越频率f_{p0}之间很有用的关系

$$f_{p0}\equiv\frac{1}{2\pi\times RC}=增益_A\times f_A$$

注意，通常像这样的"零极点"函数的传递函数总是有下面的形式

$$\frac{1}{Xs}\quad(零极点传递函数)$$

穿越频率为

$$f_{\text{cross}}=\frac{1}{2\pi X} \quad \text{(穿越频率)}$$

本例中，X 就是时间常数 RC。

7.11 对数平面中的数学

为了进行控制环路分析和补偿网络设计，可把各个级联结构单元的传递函数相乘得到总传递函数。这是因为一个结构单元的输出就是下一结构单元的输入。

实际上，对数平面增益和相位的数学运算比线性平面中简单的多。下面一些简单的运算规则对接下来的学习有所帮助。

- □当求总传递函数的分贝时，只需把各个函数的分贝相加。比如，A 和 B（级联的结构单元）的传递函数为 $C=AB$，这是由性质 $\log(AB)=\log(A)+\log(B)$ 得到的。也就是说，A 增益的分贝数加 B 增益的分贝数就得到 C 增益的分贝数。
- □总相移也就是各个级联结构单元的相移相加。因此，总的相角也就是各个相角相加。
- □从图 7-6 的上面可看出，若知道穿越频率（和曲线的极点），则可得到任意频率点增益。
- □若垂直移动（保持斜率不变）图 7-6 下面的曲线，然后通过图旁边的等式，可算出在曲线垂直移动过程中穿越频率移动了多少。

7.12 LC 滤波器的传递函数

buck 变换器中有后级 LC 滤波器，因此该 LC 滤波器可看作为开关管后面级联的结构单元，总传递函数通过前述运算规则算出来。然而，boost 和 buck-boost 变换器没有后级 LC 滤波器——电感和电容之间有开关管或者二极管连接，电感和电容会改变系统动态性能。但是，boost 和 buck-boost 可转换成“标准模型”，标准模型中输出端有等效后级 LC 滤波器，这样，boost、buck-boost 与 buck 就有一样的模型。唯一不同的是，原始电感 L（boost 和 buck-boost）用等效电感$L/(1-D)^2$ 代替，电容 C 不变。

既然 LC 滤波器能够代表任意典型开关拓扑输出部分，那么我们必须很好地理解它。如图 7-7 所示。

- □大多数情况，可认为负载或者元件寄生电阻不影响增益波特图。因此，滤波器谐振频率可简化为$1/(2\pi\sqrt{LC})$，可见，谐振频率不含电阻项。
- □LC 滤波器增益高频处以“-2”斜率下降，同时相位也会下降，总的相位滞后为 180°。因此，转折频率处是个“双重极点”。
- □Q 为“品质因数”（如图定义）。实际上，品质因数衡量的是转折频率处响应“峰值”。

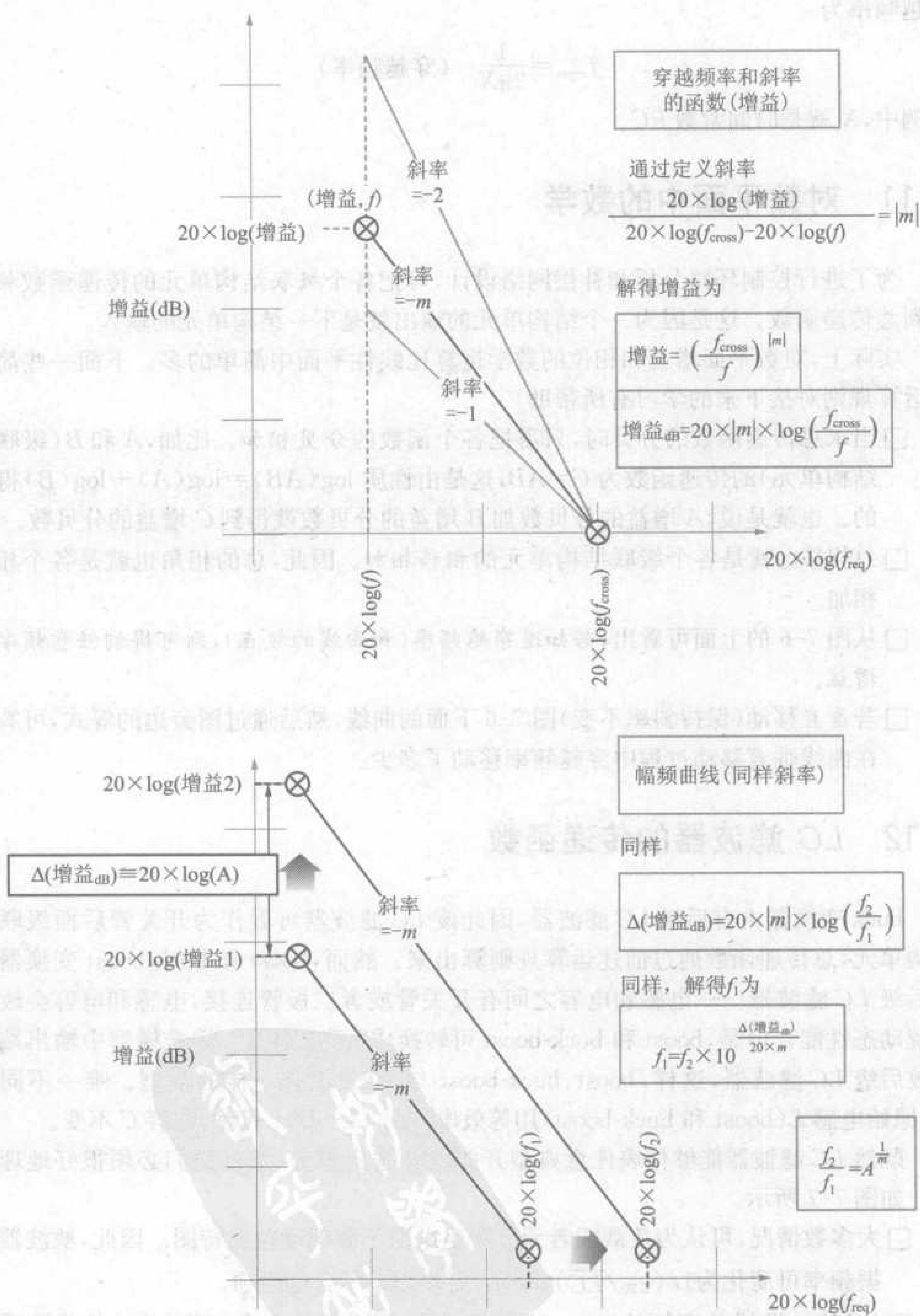


图 7-6　对数平面中的数学

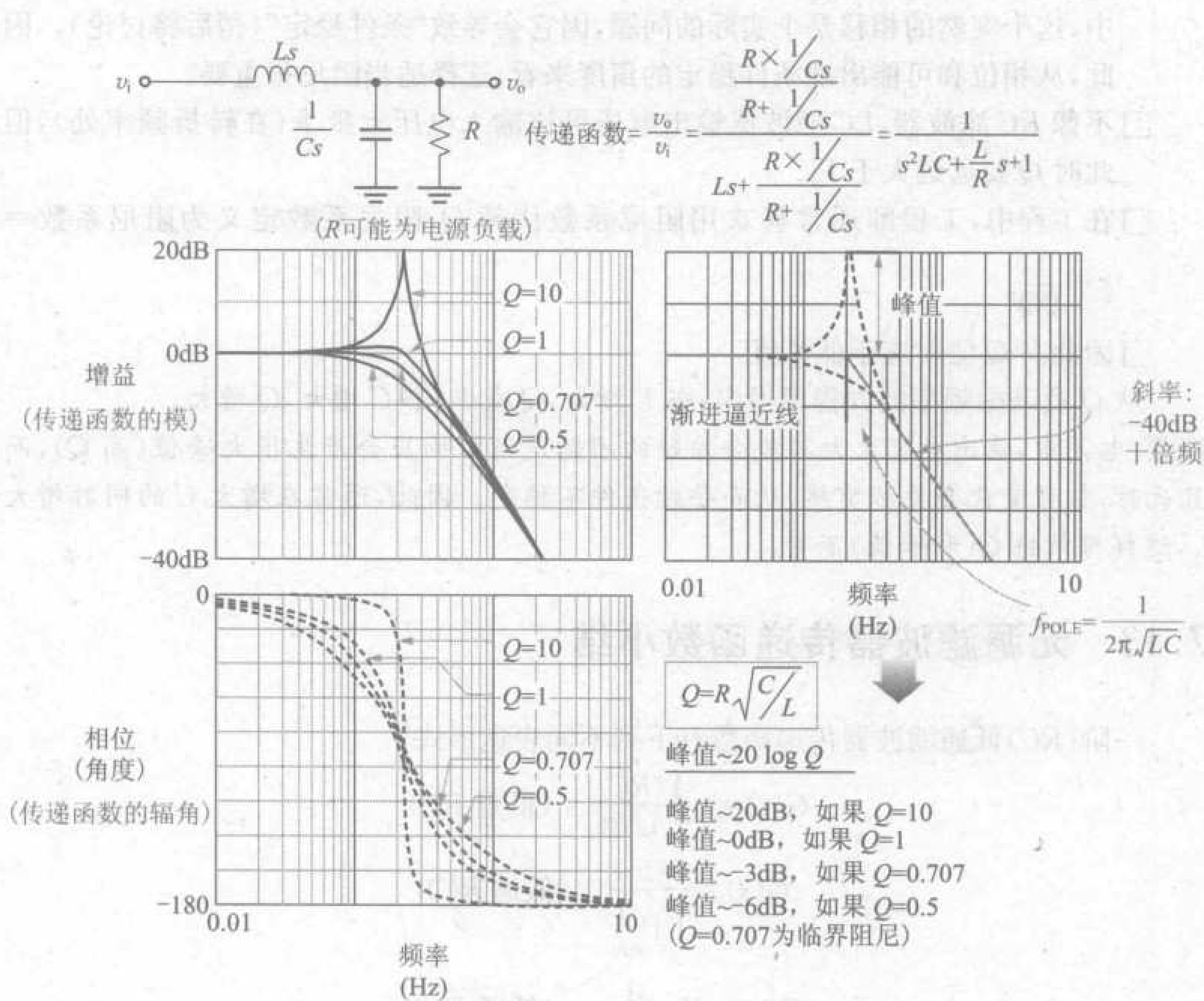


图 7-7 LC 滤波器的频域分析

简单说，若 $Q=20$，则谐振频率处输出电压为输入电压的 20 倍。对数坐标上表示为 $20\times\log Q$，如图所示。若 Q 很大，则滤波器工作在"欠阻尼"状态。若 Q 很小，则滤波器工作在"过阻尼"状态。若 $Q=0.707$，则滤波器工作在"临界阻尼"状态。临界阻尼状态，谐振频率处的增益比直流值小 3dB，也就是说，输出比输入小 3dB(与 RC 滤波器相似)。注意到，-3dB 是 $1/\sqrt{2}=0.707$ 的对数值，也就是说，输出比输入低大约 30%。同样，+3dB 是 $\sqrt{2}=1.414$ 的对数(也就是说，输出比输入高大约 40%)。

☐ 电阻对转折频率的影响很小，因此可忽略。但电阻对 Q(也就是峰值)影响很大(但经常会被忽略)。然而，必须注意，L 和 C 的串联寄生电阻越大，Q 就越小。另一方面，低功率输出时，并联在 C 两端的电阻(也就是负载电阻)比较大，从而使 Q 增大。要记住，并联大电阻相当于串联小电阻，反之亦然。

☐ 就像对 RC 滤波器增益波特图使用渐进逼近法一样，也可对 LC 滤波器增益波特图使用此法。然而，对 LC 滤波器相位，这样做有个问题：若 Q(如图所定义)很大，则误差将会很大。若这样做，接近谐振频率处会产生 180°相移的骤变。电源

中，这个突然的相移是个实际的问题，因它会导致“条件稳定”（稍后将讨论）。因此，从相位和可能出现条件稳定的角度来看，选择适当阻尼很重要。

□不像 RC 滤波器，LC 滤波器输出电压可比输入电压大很多（在转折频率处），但此时 Q 要远远大于1。

□在工程中，工程师通常喜欢用阻尼系数代替 Q，阻尼系数定义为阻尼系数 $=\zeta=\dfrac{1}{2Q}$。

□因此高 Q 值对应于低 ζ 值。

从 Q 及谐振频率的方程可得出：若 L 增大，Q 减小；若 C 增大，Q 增大。

注意：电源中，输出电容太大可能会导致的问题是输出响应会产生很大峰值（高 Q），而且此时，相移变化会更加突然，从而导致条件不稳定。因此，通常在增大 C 的同时增大 L，这样可维持 Q（和峰值）不变。

7.13 无源滤波器传递函数小结

一阶（RC）低通滤波器传递函数有下列不同表达形式

$$G(s)=\frac{1/RC}{s+1/RC}\quad（低通\ RC）$$

$$G(s)=\frac{1}{1+\dfrac{s}{\omega_0}}\quad（低通\ RC）$$

$$G(s)=K\frac{1}{s+\dfrac{1}{\omega_0}}\quad（低通\ RC）$$

其中 $\omega_0=1/(RC)$。注意，最后一个方程的 K 是个常数因子，滤波器设计中经常用到。RC 低通滤波器中，$k=\omega_0$。

对二阶滤波器，其传递函数在文献中有很多等效形式

$$G(s)=\frac{1/LC}{s^2+s(1/RC)+1/LC}\quad（低通\ LC）$$

$$G(s)=K\frac{1}{s^2+\dfrac{\omega_0}{Q}s+\omega_0^2}\quad（低通\ LC）$$

$$G(s)=\frac{1}{\left(\dfrac{s}{\omega_0}\right)^2+\dfrac{1}{Q}\left(\dfrac{s}{\omega_0}\right)+1}\quad（低通\ LC）$$

$$G(s)=\frac{1}{1+2\zeta\left(\dfrac{s}{\omega_0}\right)+\left(\dfrac{s}{\omega_0}\right)^2}\quad（低通\ LC）$$

其中 $\omega_0=1/(LC)^{1/2}$。注意此处，$k=\omega_0^2$。同样，Q 为品质因数，ζ 为阻尼系数。

最后，对LC滤波器传递函数各种形式之间的转换，下面公式很有用

$L/R=1/\omega_0 Q$ 和 $L/RC=\omega_0/Q$ （LC 滤波器）

7.14 极点和零点

下面将讨论极点和零点。前文讨论的一阶和二阶滤波器都有极点，那是因为它们的传递函数分母中都含 s——若 s 取特定的值，可使分母等于零，传递函数则为无限大，定义这样的 s 值为极点。使传递函数分母等于零的 s 的频率为谐振（或者转折）频率，也就是极点位置。比如，传递函数 $1/s$ 有个在零频率处的极点（也就是零极点，将在下面讨论）。

注意，增益也就是传递函数的模（通过设 $s=j\omega$ 计算）在极点处不是无限大。比如，RC 滤波器，它的增益实际上总是小于或等于 1（尽管在转折频率处有个极点）。

注意，若互换前面讨论的低通滤波器的两个主要元件，可分别得到相应的高通 RC 滤波器和高通 LC 滤波器。若计算它们的传递函数，则除了极点，还分别有单零点和双重零点（在零频率处），如图 7-8 所示。零点处的传递函数分子值为零。

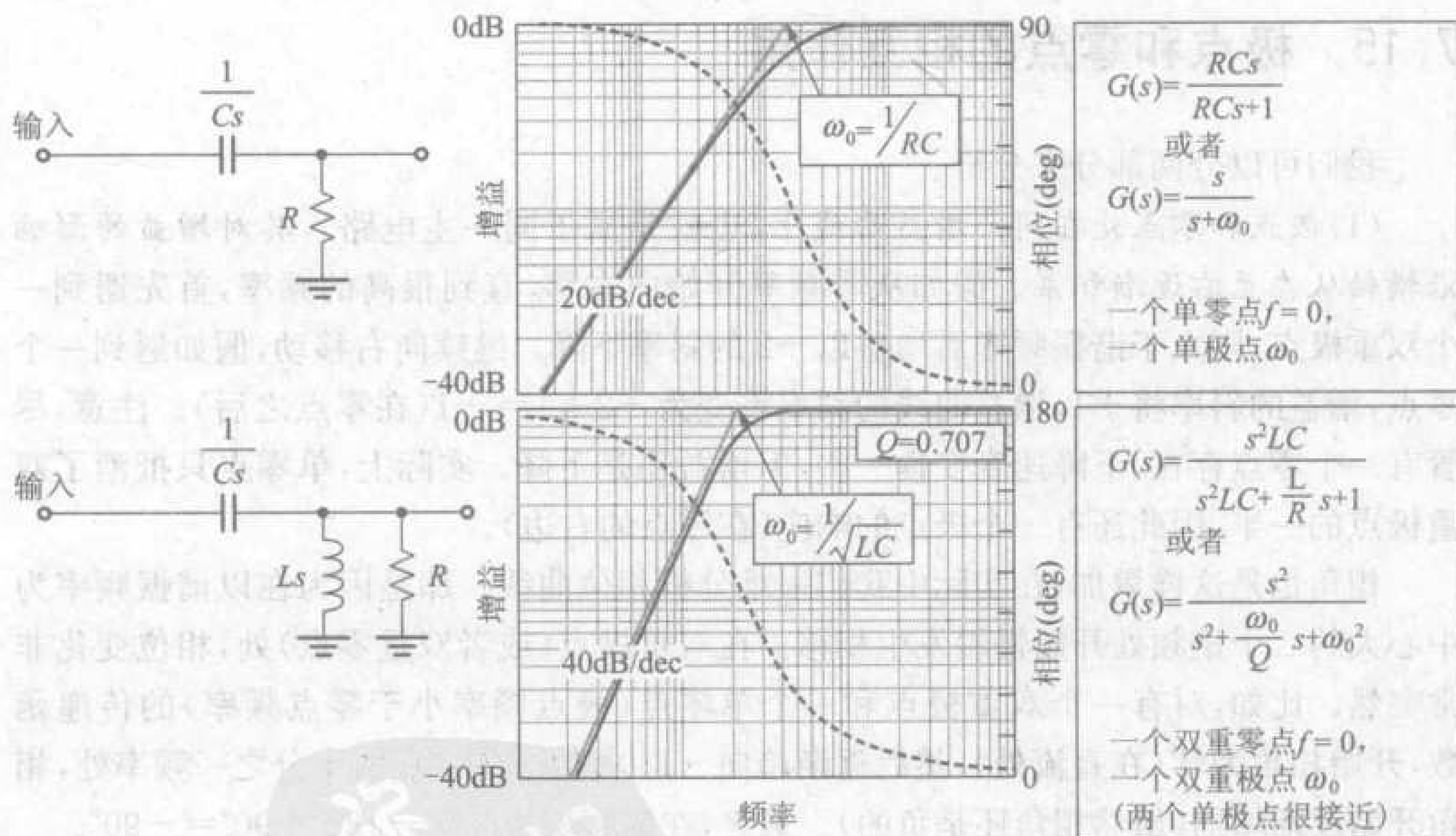


图 7-8 高通 RC 与 LC（一阶与二阶）滤波器

零点与极点在某些方面的性质相反。比如，零点使得增益和相位随着频率的增大而增大，而极点则相反。进一步，零点可以抵消与之同频率的极点。

前文提到，增益相位图也称为波特图。在图 7-8 中，为了方便，增益和相位画在同一图中。图中，实线为增益曲线，通过图左边的 y 轴可读出其值。同样，虚线为相位曲线，通过图右边的 y 轴可读出其值。为了分析方便，使用对数坐标绘制增益曲线。到现在读者应该比较熟悉对数坐标上的波特图，增益增加十倍等于 20dB，增加 100 倍等于 40dB，以此类推。

一个网络的传递函数可表示成两个多项式的比

$$G(s)=\frac{V(s)}{U(s)}=k\frac{a_0+a_1s+a_2s^2+a_3s^3+\cdots}{b_0+b_1s+b_2s^2+b_3s^3+\cdots}$$

还可表示成

$$G(s)=K\frac{(s-z_0)(s-z_1)(s-z_2)\cdots}{(s-p_0)(s-p_1)(s-p_2)\cdots}$$

因此,零点发生在(使得分子为零)在复频率 $s=z_1,z_2,z_3\cdots$,极点发生在(使得分母为零)复频率 $s=p_1,p_2,p_3\cdots$。

电源中,传递函数通常使用这样的形式

$$G(s)=K\frac{(s+z_0)(s+z_1)(s+z_2)\cdots}{(s+p_0)(s+p_1)(s+p_2)\cdots}$$

因此,前文所讨论的极点和零点都在复频率平面的左半平面("*LHP*"极点和零点)。它们的值为 $s=-z_1,-z_2,-z_3,-p_1,-p_2,-p_3\cdots$。

7.15　极点和零点的相互作用

我们可以分两部分来分析。

(1)*极点和零点处在同一增益曲线上*(也就是属于同一主电路),*其对增益的影响沿横轴从左至右逐渐积累*。假如从零频率开始向右移,直到很高的频率,首先遇到一个双重极点,则大于谐振频率后增益以−2的斜率下降。继续向右移动,假如遇到一个零点,增益的斜率将+1,增益曲线的斜率将变为−2+1=−1(在零点之后)。注意,尽管有一个零点存在,下降速度变慢一些,但增益还是下降。实际上,单零点只抵消了双重极点的一半,因此还有一个极点的响应(在零点的右边)。

相角也是这样累加,在实际中我们很难分析相位曲线。那是因为在以谐振频率为中心大约二十倍频处开始慢慢发生相移。在双重极点(或者双重零点)处,相位变化非常突然。比如,对有一个双重极点和一个单零点(极点频率小于零点频率)的传递函数,开始相角为0°(在直流处),然后逐渐趋向−180°,但从单零点的十分之一频率处,相角开始逐渐增加(虽然相角还是负的)。最终,在高频处相角为−180°+90°=−90°。

(2)*对不同增益曲线*(都来自于级联的各级)*的极点和零点*,总增益分贝数等于各个增益分贝数相加。极点和零点的相互作用在数学上很容易描述。比如,假如在某个*频率处*,一条增益曲线有一个双重极点,另一条增益曲线有一个单零点,则总增益曲线在此转折频率处只有一个单极点。因此,我们认为极点和零点总是相互"毁灭"。但是极点和零点各自*以自己的形式*累加。比如,增益曲线有一个双重极点,另一条增益曲线有一个单极点(在同一频率处),那么转折频率之后总增益曲线将以−3的斜率下降。相角也是以同样的方式累加。

稍后分析变换器的开环增益时,这些知识将会更加明了。

7.16 闭环增益和开环增益

图 7-9 代表一般的反馈控制系统。控制对象(有时也称为调节器)的“前馈传递函数”为 $G(s)$。输出的一部分经过反馈环节反馈给控制输入,从而调节输出。反馈信号与参考电平相比较并确定需要调整量的大小。

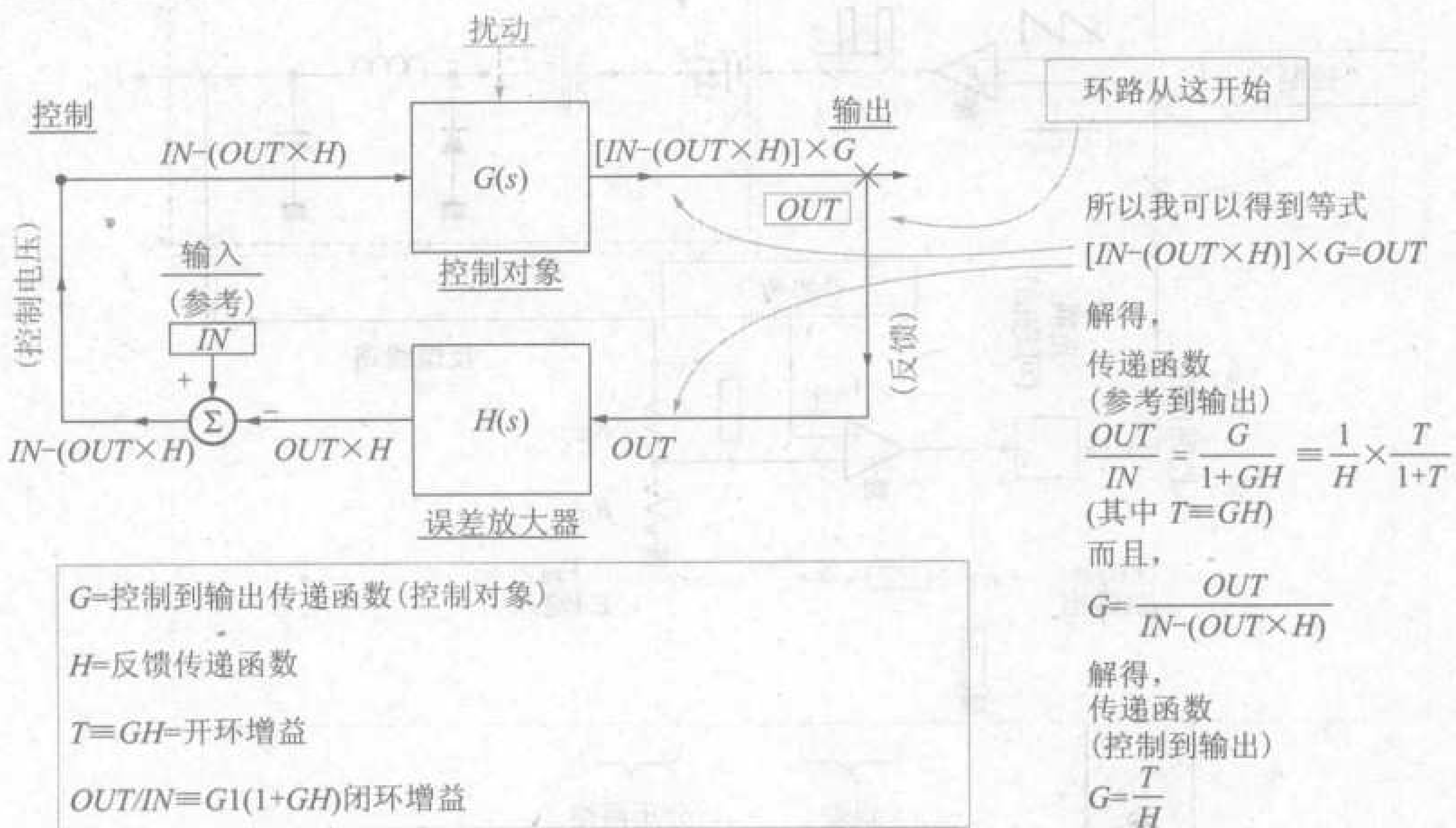


图 7-9 常用反馈环路分析

$H(s)$ 为“反馈传递函数”,它输出到相加点环节(或节点)——用内部带合成符号的圆圈表示。

注意:相加点环节有时候只用一个简单的圆圈代替(没有任何标注),但有时候用一个带乘号(×)的圆圈。然而,它仍然是相加点环节。

相加点环节的其中一个输入是参考电平(从控制系统的角度来说是“输入”),另一个是反馈环节的输出(也就是被反馈的那部分输出)。因此,相加点环节的输出就是“误差信号”。

比较图 7-9 与图 7-10 可见,电源中,调节器可分解成几个串联的块,分别是脉宽调制器(PWM)、功率变换级(含驱动电路开关)及 LC 滤波器。另一方面,反馈包括电压采样网络(如果存在)和补偿误差放大器。注意,我们可能喜欢把补偿误差放大器看作两个串联的部分——一部分是运算误差,另一部分是运算增益(与补偿网络有关系)。注意,我们将在下一部分和图 7-11 中阐述脉宽调制器(决定开关管驱动脉冲波形)。

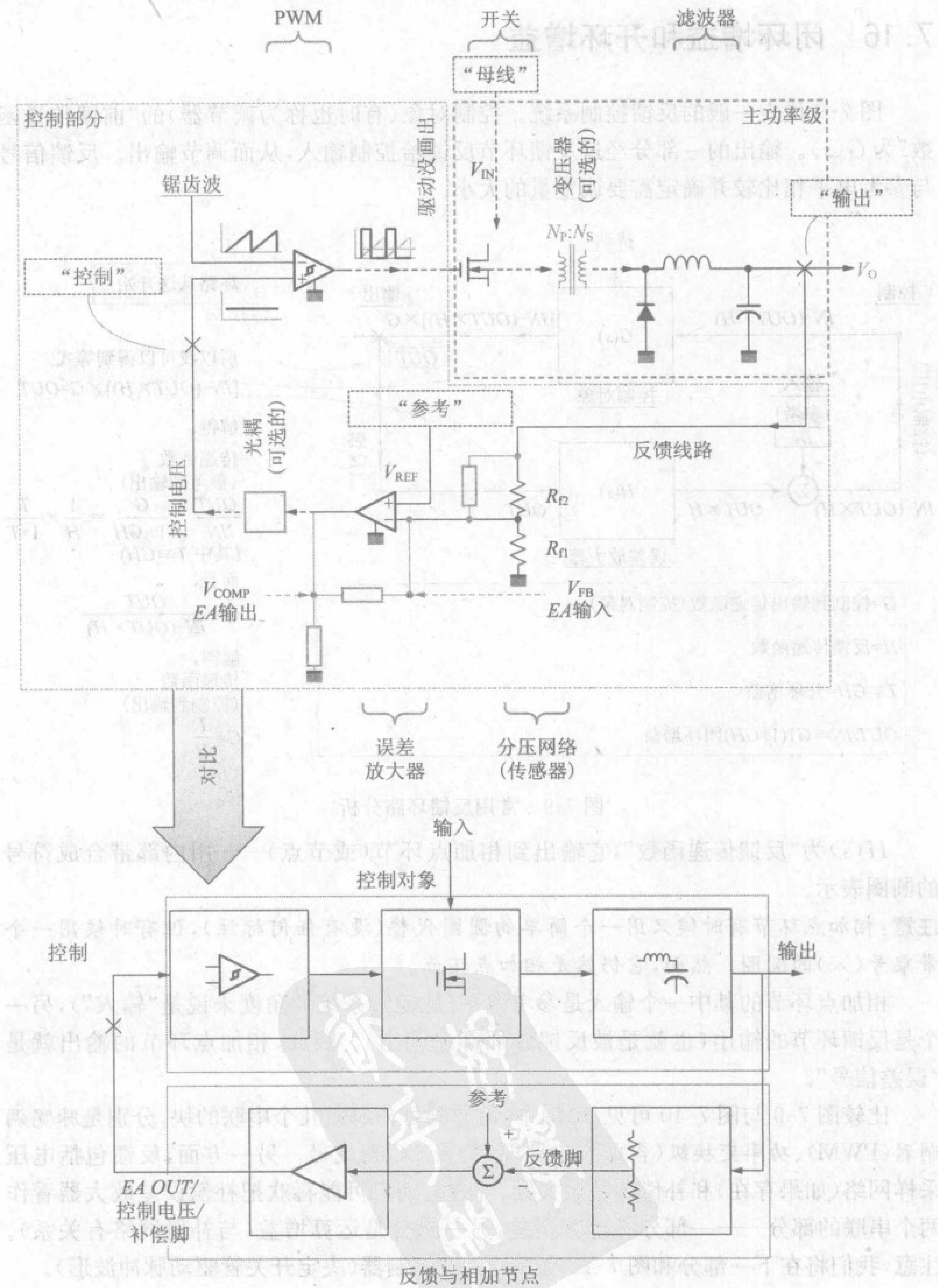


图 7-10　变换器及其控制对象与反馈级

一般来说，调节器会受到不同的"扰动"，从而影响其输出。电源中，网压和负载的变化是不可避免的。反馈的目的就是要减小这些扰动对输出电压的影响。

在图 7-9 中推导出了开环增益，它是前馈传递函数和反馈传递函数乘积的模，也就是说，由整个环路得出。另一方面，参考输入到输出的传递函数的模就是闭环增益。注意，"闭环"这个词实际上与反馈环在字面上是"开环"还是"闭环"没关系。进一步地，GH 称为"开环传递函数"，不管环路在字面上"开环"还是"闭环"。实际上，典型的电源是不希望开环工作的。因为开环增益很大，反馈电压的小改变会导致输出电压大幅波动。因此，实际上，在测所谓的"开环增益"之前，必须使电源闭环工作（使变换器有直流偏置）。

对此可做进一步证明，注意，在图 7-9 中，对整个环路（包括 G 和 H），计算输入到输出的比为：

$$\frac{IN-(OUT\times H)}{OUT\times H}=\frac{IN}{OUT\times H}-1=\left(\frac{1+GH}{G}\right)\frac{1}{H}-1=\frac{1}{GH}+1-1=\frac{1}{GH}$$

因此，输出与输入的比，也就是 G 和 H 串联的传递函数等于 GH——就是开环增益。因此，虽然是闭环，但是总是需要得出开环增益 GH。注意，若参考电压轻微改变，由于"闭环增益"与输出的关系，输出也会变化。

7.17 分压网络

电源的输出电压 V_O 首先经过分压网络。经过分压网络实际上是为了降低输出电压，然后再与参考电压做比较。比较发生在误差放大器的输入端，误差放大器一般是普通的运算放大器（电压放大器）。

事实上，理想运算放大器通过改变输出来使输入脚的电压相等。因此，稳态时，连接 R_{f1} 和 R_{f2}（如图 7-10 所示）的节点的电压可认为（几乎）等于 V_{REF}。假设这个节点没有电流流出（或者流进），通过欧姆定律可得

$$\frac{R_{f1}}{R_{f1}+R_{f2}}=\frac{V_{REF}}{V_O}$$

化简得

$$\frac{R_{f2}}{R_{f1}}=\frac{V_O}{V_{REF}}-1$$

上式表明，为了获得所需电压，我们应该如何设定分压电阻比例。

然而，在把控制环路理论应用到电源中时，我们只关注变化（或者扰动），而不关注直流量（虽然图 7-9 中不明显）。若误差放大器只是普通的运算放大器，下位分压电阻 R_{f1} 只是直流偏置电阻，在交流环路分析中不起任何（直接的）作用。

注意：当误差放大器是理想运算放大器时，交流分析中不用考虑分压电阻 R_{f1}。但实际上，R_{f1} 会影响实际运算放大器的带宽，因此有时还是需要考虑。

注意：若我们看数据表，会发现，改变 R_{f1} 并不影响整个环路（甚至误差放大器是普通的

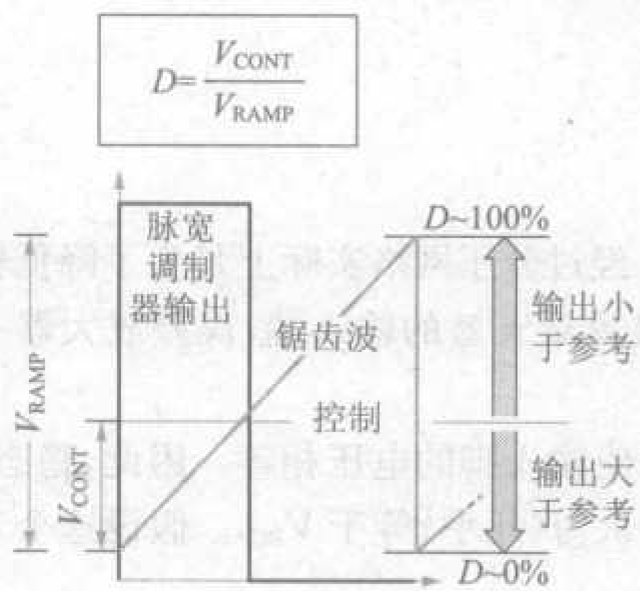
运算放大器)。但是必须明白,正是通过改变 R_{f1} 才改变了变换器的占空比(输出电压),而占空比会影响调节器的传递函数。因此,R_{f1} 的影响是间接的。我们发现,在决定系统极点和零点的方程中都不含 R_{f1}。

7.18 PWM 传递函数(增益)

误差放大器输出(有时称“COMP”,有时称“EA-out”,有时称“控制电压”)是 PWM 比较器的一个输入。PWM 比较器的另一个输入是锯齿波电压斜坡——锯齿波电压斜坡由时钟产生(电压模式控制),或者由电流斜坡推导出来(电流模式控制)。因此,通过比较器可得到所需开关管驱动脉宽。

既然来自电源输出的反馈信号接到误差放大器的反相输入端,那么若电源输出低于参考电压,则误差放大器的转化输出将增大,这样就会使脉宽调制器增大输出脉宽(占空比),并且使输出电压增大。类似的,若电源输出高于参考电压,误差放大器输出将减小,从而使占空比减小。如图 7-11 的上图所示。

脉宽调制详解



在电流模式控制(CMC)中,锯齿波由开关或者电感电流波形得来。

在电压模式控制(VMC)中,锯齿波由内部时钟产生(若锯齿波与输入电压成比例,可得到网压/输入的“电压前馈”。)

电压前馈详解

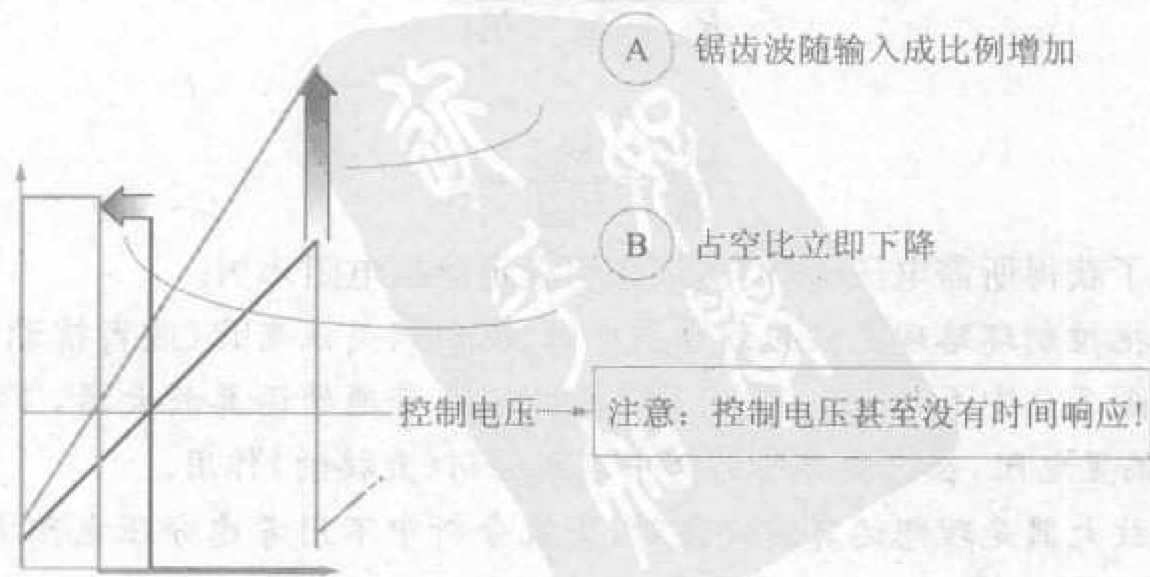


图 7-11　“开环”增益实际在闭环中

如前所述，脉宽调制器的输出是占空比，输入是"控制电压"或者"EA 输出"。因此，脉宽调制器的增益不是无量纲的，其单位为1/V。从图 7-12 可知增益为$1/V_{RAMP}$，其中V_{RAMP}是锯齿波斜坡的峰峰值。

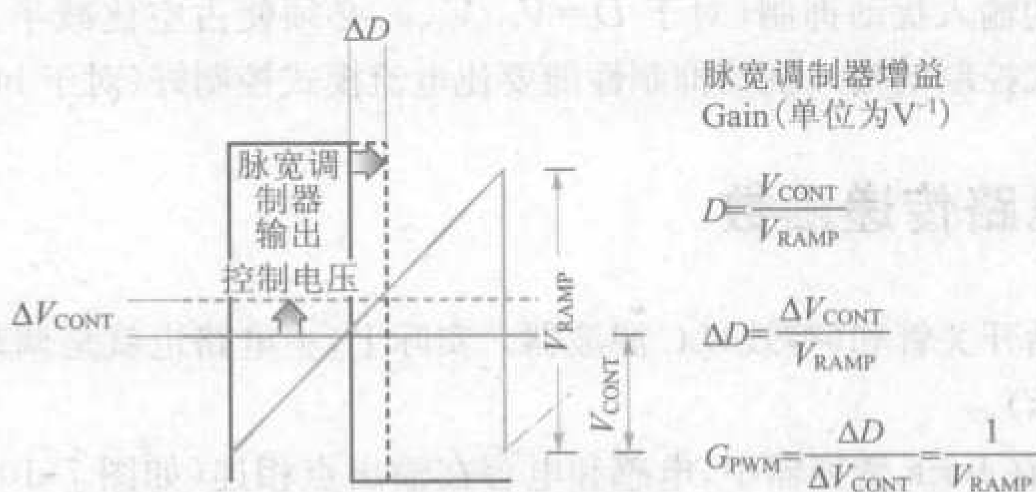


图 7-12　脉宽调制器增益

7.19　电压前馈

如前所述，当系统中存在扰动时，控制系统事先并不知道占空比的具体修正量，在图 7-11 的下图中介绍了一种目前广泛使用的技术能达到此目的（当遇到电网扰动时）。这项技术称为输入电压/网压（输入）前馈，简称为"前馈"。

这项技术要求输入电压能够被检测到，若输入电压增大，则比较器锯齿波斜坡的斜率将增加。同理，输入电压加倍会使锯齿波斜坡的斜率加倍。由图 7-11 可见，若锯齿波斜坡的斜率加倍，占空比将减半——当 buck 变换器的输入加倍时就需要占空比减半。因此通过"自动"斜坡修正来实现所需的占空比修正（对于 buck 变换器 $D=V_O/V_{IN}$）。但是最重要的是，这种修正是即时的——而输出负反馈网络要等到误差放大器检测出输出误差（还要经过基于 RC 补偿网络固有的延时），并且响应为时刻变化的控制电压。因此，本质上，通过加入前馈，旁路掉了所有主要的延时，并且修正是即时的（也就是说，"完美"的扰动抑制）。

前文只是简单的阐述，若输入加倍，则前馈会使占空比减半。下面将详细地分析。buck 拓扑的直流输出—输入传递函数为

$$D=\frac{V_O}{V_{IN}}$$

所以，输入加倍时

$$\frac{V_O}{(2\times V_{IN})}=\frac{D}{2}$$

从上式看出占空比需要减半，前馈正好可以达到此目的。因此，前馈技术对 buck 变换器很有效。然而，对于 boost 或者 buck-boost，占空比与输入的关系不适合用前馈技术。

使用电压前馈来自动抑制输入扰动只对电压模式控制有效。然而，这个方法最初

的灵感来自于电流模式控制。但在电流模式控制中，PWM 比较器的斜坡电压是由电感电流波形产生的。比如在 buck 变换器中，电感电流上升斜率为$(V_{IN}-V_O)/L$。因此，若输入电压加倍，电感电流上升斜率并不加倍，占空比也不会减半。但是实际上，若想得到完全的输入扰动抑制(对于 $D=V_O/V_{IN}$)，必须使占空比减半。也就是说，带前馈的电压模式控制的输入扰动抑制性能要比电流模式控制好(对于 buck 变换器)。

7.20　主电路传递函数

功率级包括开关管和(等效)LC 滤波器。实际上，主电路也就是调节器减去 PWM(如图 7-10 所示)。

前文指出，在 buck 变换器中，电感和电容在输出点相连(如图 7-10 所示)，而另外两种拓扑并非如此。然而，小信号(标准)建模方法能够把后面两个拓扑变换成等效的交流模型——其中，为了分析方便，标准的 LC 滤波器都在开关管的后面(和 buck 变换器一样)。利用这种方法，主电路就可以分离为级联的两个独立部分(和 buck 变换器一样)。

- □第一级把占空比输入(来自于 PWM 的输出)转换成一个输出电压。
- □第二级(等效的 LC 滤波器)把输出电压转换成变换器的输出。

理解了这些，我们就可以建立传递函数。

7.21　所有拓扑的调节器传递函数

下文将分别讨论三种主要拓扑，假设它们都工作于电压控制模式和连续工作模式，而且不考虑“ESR 零点”。

7.21.1　buck 变换器

1. 控制到输出的传递函数

调节器传递函数也称为“控制到输出的传递函数”(如图 7-10 表示)。它等于变换器的输出电压除以“控制电压”(EA-out)。当然，我们只从交流的角度来讨论，因此只对直流偏置的变化感兴趣。

控制到输出的传递函数是 PWM、开关、LC 滤波器(它们是级联的)的传递函数的“积”，也可以说是 PWM 和功率级的传递函数的“积”。

从图 7-12 可知，PWM 的传递函数等于锯齿波斜坡幅值的倒数。如前所述，主电路由两级构成：一级是等效的 LC 滤波器(其传递函数和前文所讲的无源低通二阶滤波器相同)，另一级把占空比变换成一个输出电压。下面将分析后者的传递函数。

问题是，当给占空比一个轻微的扰动时，输出会有什么变化(变换器的输入 V_{IN} 保持不变)？对于 buck 变换器

$$V_O = D \times V_{IN} \quad \text{(buck)}$$

因此，对上式微分得

$$\frac{dV_O}{dD} = V_{IN}$$

上式就为变换器的占空比到输出级的传递函数。

最后，控制到输出的传递函数就为三个传递函数的“积”，为

$$\frac{1}{V_{RAMP}} \times V_{IN} \times \frac{1/LC}{s^2 + s(1/RC) + 1/LC} \quad \text{(buck：控制传递函数)}$$

上式还可表示成

$$\frac{1}{V_{RAMP}} \times V_{IN} \times \frac{1}{\left(\frac{s}{\omega_0}\right)^2 + \left(\frac{s}{\omega_0 Q}\right) + 1} \quad \text{(buck：控制传递函数)}$$

其中，$\omega_0 = 1/\sqrt{LC}$，$\omega_0 Q = R/L$。

2. 输入到输出的传递函数

在所有的变换器的设计中，最重要的不是当有参考输入扰动时（对于闭环传递函数是最重要的）输出有什么变化，而是当有输入扰动时输出有什么变化。输入到输出的传递函数通常称“音频衰减率”（很可能是因为早期的变换器工作在 20kHz，会产生音频噪声）。

输入和输出电压的关系式就为直流输入到输出的传递函数，为

$$\frac{V_O}{V_{IN}} = D \quad \text{(buck)}$$

因此，输入扰动首先乘以系数 D，然后再加到 LC 滤波器的输入端。而我们都知道 LC 滤波器的传递函数，因此，输入到输出的传递函数为

$$D \times \frac{1/LC}{s^2 + s(1/RC) + 1/LC} \quad \text{(buck：输入传递函数)}$$

其中 R 为负载电阻（在变换器输出端）。

上式还可表示为

$$D \times \frac{1}{\left(\frac{s}{\omega_0}\right)^2 + \frac{s}{\omega_0 Q} + 1} \quad \text{(buck：输入传递函数)}$$

其中 $\omega_0 = 1/\sqrt{LC}$，$\omega_0 Q = R/L$。

7.21.2 boost 变换器

1. 控制到输出的传递函数

和 buck 变换器类似，boost 变换器的传递函数的推导步骤如下

$$V_O = \frac{V_{IN}}{1-D}$$

$$\frac{\mathrm{d}V_O}{\mathrm{d}D}=\frac{V_{\mathrm{IN}}}{(1-D)^2}$$

因此控制到输出的传递函数为

$$\frac{1}{V_{\mathrm{RAMP}}}\times\frac{V_{\mathrm{IN}}}{(1-D)^2}\times\frac{1/\underline{L}C\times(1-s(\underline{L}/R))}{s^2+s(1/RC)+1/\underline{L}C}\quad(\text{boost:控制传递函数})$$

其中$\underline{L}=L/(1-D)^2$。注意，这是在“等效 LC 滤波器”标准模型中的电感，C 没有改变。

上式还可表示为

$$\frac{1}{V_{\mathrm{RAMP}}}\times\frac{V_{\mathrm{IN}}}{(1-D)^2}\times\frac{\left(1-\frac{s}{\omega_{\mathrm{RHP}}}\right)}{\left(\frac{s}{\omega_0}\right)^2+\frac{s}{\omega_0 Q}+1}\quad(\text{boost:控制传递函数})$$

其中 $\omega_0=1/\sqrt{\underline{L}C}$，$\omega_0 Q=R/\underline{L}$。

注意 boost 变换器的控制到输出的传递函数的分子含有一个奇怪的项。通过详细的建模分析可以发现，boost 变换器和 buck-boost 变换器的传递函数都含有这样的项。这一项代表一个零点，但和前面讨论的“表现好”的零点不同(注意 s 的系数)。单独分析这个零点的作用可以发现，随着频率的增加，增益也会*增加*(和普通的零点一样)，但是相角是*减小*的(和普通的零点相反，反而像一个“表现好”的极点)。接下来看到，若整个环路的相角下降到相当低，由于这个零点，系统会变得不稳定。这就是这个零点不值得存在的原因。不幸的是，这个零点在本质上是不可能通过一般的方法来抵消(或者“取消”)的。最简单的常用办法就是“踢它出去”——增加它的频率，使其不能影响到整个环路。等效地，减小开环增益波特图带宽到一个足够低的频率，这样开环增益就“看不到”零点。换句话说，穿越频率要远小于这个零点频率。

这个零点称为 RHP(右半平面)零点，以便与“表现好”(常见的)的左半平面零点相区分。对于 boost 拓扑，可以通过令传递函数的分子等于零来求得这个零点，也就是 $s\times(\underline{L}/R)=1$，因此 boost 右半平面零点的频率为

$$f_{\mathrm{RHP}}=\frac{R\times(1-D)^2}{2\pi L}\quad(\text{boost})$$

注意，boost 和 buck-boost 中右半平面零点的存在是因为它们的输出端不存在实际的 LC 滤波器。虽然通过使用标准模型可以产生一个有效的 LC 滤波器，但是在实际拓扑中，电感 L 和电容 C 之间有一个开关管或者二极管相连，这就是产生右半平面零点的原因。

注意：直觉上，对右半平面零点的解释如下，若瞬间加重负载，输出轻微地下降。这就使得变换器增大占空比来维持其输出的稳定。不幸的是，对于 boost 和 buck-boost，能量只在开关管关断时才传递给负载。于是，占空比的增加会减少关断时间，这样储存在电感的能量就只有更少的时间传递给输出。因此，输出电压不像我们想像的那样上升，而是经过几个周期后下降得更多。这种现象就是右半平面零点引起的。实际上，

电感电流会在几个开关周期内逐渐上升到一个新的水平来满足增加能量的需求，右半平面零点引起的奇怪情形就可以得到修正（假设完全不稳定的情形没有发生）。

2. 输入到输出的传递函数

我们知道

$$\frac{V_O}{V_{IN}}=\frac{1}{1-D}\quad \text{(boost)}$$

因此可得到

$$\frac{1}{1-D}\times\frac{1/\underline{L}C}{s^2+s(1/RC)+1/\underline{L}C}\quad \text{(boost：输入传递函数)}$$

上式还可表示成

$$\frac{1}{1-D}\times\frac{1}{\left(\frac{s}{\omega_0}\right)^2+\frac{s}{\omega_0 Q}+1}\quad \text{(boost：输入传递函数)}$$

其中 $\omega_0=1/\sqrt{\underline{L}C}$，$\omega_0 Q=R/\underline{L}$。

7.21.3 buck-boost 变换器

1. 控制到输出的传递函数

buck-boost 变换器的传递函数的推导步骤如下

$$V_O=\frac{V_{IN}\times D}{1-D}$$

$$\frac{dV_O}{dD}=\frac{V_{IN}}{(1-D)^2}$$

（是的，这是个有趣的巧合——$1/(1-D)$和$D/(1-D)$对 D 的导数相同！）

因此输入到输出的传递函数为

$$\frac{1}{V_{RAMP}}\times\frac{V_{IN}}{(1-D)^2}\times\frac{1/\underline{L}C\times(1-s(\underline{L}D/R))}{s^2+s(1/RC)+1/\underline{L}C}\quad \text{(buck-boost：控制传递函数)}$$

其中$\underline{L}=L/(1-D)^2$ 是等效 LC 滤波器中的电感。

上式还可表示成

$$\frac{1}{V_{RAMP}}\times\frac{V_{IN}}{(1-D)^2}\times\frac{\left(1-\frac{s}{\omega_{RHP}}\right)}{\left(\frac{s}{\omega_0}\right)^2+\frac{s}{\omega_0 Q}+1}\quad \text{(buck-boost：控制传递函数)}$$

其中 $\omega_0=1/\sqrt{\underline{L}C}$，$\omega_0 Q=R/\underline{L}$。

注意，和 boost 变换器一样，buck-boost 变换器在传递函数的分子中也含有右半平面零点

$$f_{RHP}=\frac{R\times(1-D)^2}{2\pi L\times D}\quad \text{(buck-boost)}$$

2. 输入到输出的传递函数

我们知道

$$\frac{V_O}{V_{IN}}=\frac{D}{1-D}(\text{buck-boost})$$

因此

$$\frac{D}{1-D}\times\frac{1/\underline{L}C}{s^2+s(1/RC)+1/\underline{L}C}\quad(\text{buck-boost:输入传递函数})$$

上式还可表示成

$$\frac{D}{1-D}\times\frac{1}{\left(\frac{s}{\omega_0}\right)^2+\frac{s}{\omega_0 Q}+1}\quad(\text{buck-boost:输入传递函数})$$

其中 $\omega_0=1/\sqrt{\underline{L}C}$，$\omega_0 Q=R/\underline{L}$。

注意，所有拓扑的调节器和输入的传递函数都与负载电流无关，这就是为什么改变负载电流(假设在连续工作模式下)时相位增益不会改变。

同时注意，到现在为止，我们忽略了传递函数中重要的一项——输出电容的等效串联电阻(ESR)。直流电阻(DCR)通常只是减小 Q 值(减小在二阶 LC 滤波器谐振频率处的谐振峰值)，但ESR会在开环传递函数中产生一个零点。因为ESR零点会在很大程度上影响增益和相位，所以不能忽略——若ESR零点频率小于穿越频率(在低频处)，则更加不能忽略。

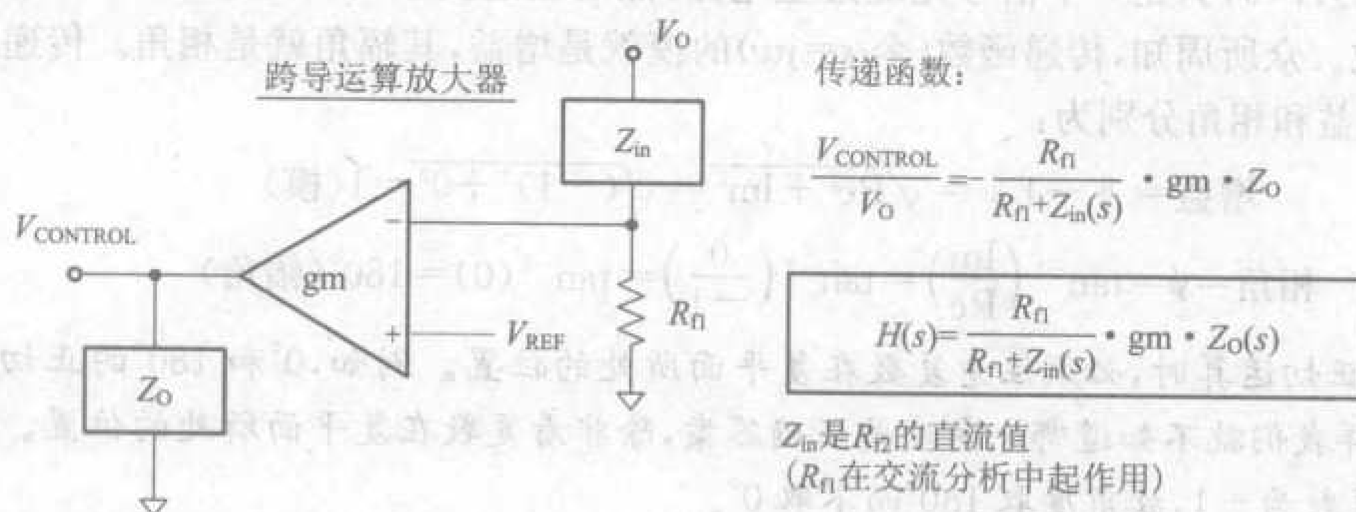
7.22 反馈网络传递函数

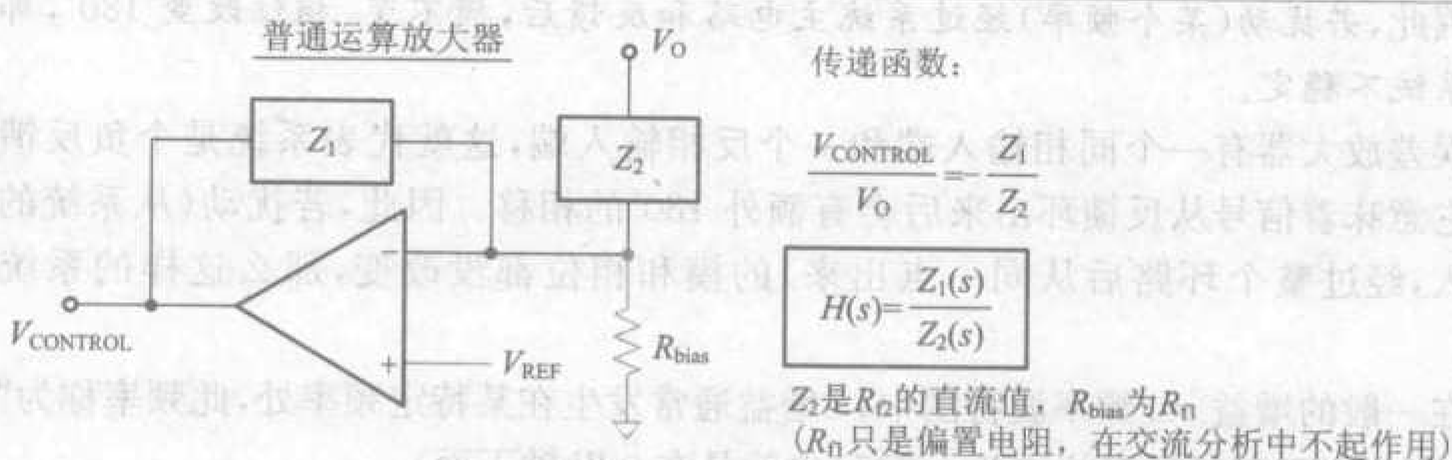
反馈部分包括：分压网络、误差放大器和补偿网络。然而，对不同类型误差放大器，反馈效果有很大不同。如图7-13所示为在功率变换器中经常用到的两种误差放大器。

对这两种误差放大器的分析如下。

- 误差放大器可以是个简单的电压到电压的放大器，也就是传统的op-amp(运算放大器)。这种类型的误差放大器需要自身的反馈(在输出与输入之间)来使其稳定。稳态直流条件下，实际上两个输入端的电压都在同一电平，这就决定了输出电平。但如前面所讨论，虽然两个分压电阻都影响变换器的直流输出，但从交流的角度来看，只有上面那个电阻起作用。因此，下面的电阻被认为是个纯粹的直流偏置电阻，所以控制环(交流)分析中经常忽略它。
- 误差放大器也可以是个电压到电流的放大器，也就是gm op-amp(跨导运算放大器)。跨导运算放大器是个没有自身反馈的开环放大级——这个环完全有效，因为它也会使其两个输入端趋于相等。若输入的两个引脚有电压差(ΔV)，那么跨导运算放大器会把电压差转换成电流(ΔI)，从输出端流出(电流由跨导 gm=

$\Delta I/\Delta V$决定)。因此,由于在运算放大器的输出端有一个阻抗 Z 连接到地,则误差放大器输出端电压(也就是 Z 两端电压或者控制电压)为 $\Delta I\times Z$。比如,在变换器中,若 V_{FB}(从分压网络过来的电压,加在反相输入端)略大于 V_{REF},则运算放大器的输出电流会减小,控制电压(Z 两端电压)也会减小从而使占空比减小。最后,由于高增益,当运算放大器的两个输入脚电压相同时,系统会再次稳定。对 gm op-amp(跨导运算放大器),交流分析中 R_{f1} 和 R_{f2} 都需考虑,因为他们决定输入误差电压,进一步决定运算放大器的输出电压。注意,此处分压网络可以看作一个增益$R_{f1}/(R_{f1}+R_{f2})$,紧跟其后是运算放大器。





注:定义传递函数时,不包括负号。

图 7-13 常用反馈级

注意:我们可能想知道——为什么反馈电压总是使用误差放大器的反相端?直觉上的原因是反相运算放大器的直流增益为R_f/R_{in},其中 R_f 为反馈电阻(从运算放大器输出到反相输入端),R_{in}为反相端到输入电压源端的电阻。因此,若有必要,反相运算放大器输出可以小于输入(也就是增益小于 1)。反之,同相(非反相)运算放大器的直流增益为 $1+R_f/R_{in}$,其中 R_{in}为反相端到地的电阻,因此输出总是大于输入(增益大于 1)。同相运算放大器对直流增益的限制会导致一些奇怪和尴尬的情形,在非常态条件下更是如此。因此,一般不使用同相误差放大器。

注意,使用反相误差放大器会立即产生 180°的相移,下文将看到,这可能产生自激震荡。

7.23 闭环

现在把所有环节连接起来。对这三个拓扑，我们知道其前馈传递函数 $G(s)$（控制到输出）和反馈传递函数 $H(s)$，则闭环传递函数为：

$$\frac{G(s)}{1+G(s)H(s)} \quad \text{（闭环传递函数）}$$

可看到，若 $G(s)H(s)=-1$，则闭环传递函数将会无限大。

但 $G(s)H(s)$ 只是一个信号先经过主电路，然后经过反馈的传递函数，也就是开环传递函数。众所周知，传递函数（令 $s=j\omega$）的模就是增益，其辐角就是相角。传递函数 -1 的增益和相角分别为：

$$\text{增益}=\|-1\|=\sqrt{\text{Re}^2+\text{Im}^2}=\sqrt{(-1)^2+0^2}=1\text{（模）}$$

$$\text{相角}=\phi=\tan^{-1}\left(\frac{\text{Im}}{\text{Re}}\right)=\tan^{-1}\left(\frac{0}{-1}\right)=\tan^{-1}(0)=180°\text{（幅角）}$$

注意：做反正切运算时，必须注意复数在复平面所处的位置。例如，0°和180°的正切值都为0，这样我们就不知道哪个角度是正确答案，除非看复数在复平面所处的位置。因为本例中复数为-1，故角度取180°而不取0°。

因此，若扰动（某个频率）经过系统主电路和反馈后，模不变、相位改变180°，那么这个系统不稳定。

误差放大器有一个同相输入端和一个反相输入端，这就代表系统是个负反馈系统。它意味着信号从反馈环出来后会有额外180°的相移。因此，若扰动（从系统的某点进入，经过整个环路后从同一点出来）的模和相位都没改变，那么这样的系统不稳定。

在一般的增益 vs. 频率波特图中，1增益通常发生在某特定频率处，此频率称为“穿越”频率。大于穿越频率的增益小于1（也就是在0dB轴下面）。

因此，稳定性判据就等效于：在穿越频率处，开环传递函数相移不能等于180°（或者$-180°$）。但必须保证一定的稳定裕度，可以通过设定穿越频率处的相角度数来获得一定的稳定裕度。此稳定裕度称为“相位裕度”。

注意：只可能在穿越频率处发生不稳定。例如，即使激励的开环传递函数响应比激励要大，而且相角不改变，也不会发生瞬态不稳定。因为扰动不会进一步地增大。

相位裕度为多少才足够？理论上，即使整个环路的相移为$-179°$也不会导致完全不稳定，虽然在暂态时会出现很多振荡，产生边缘稳定。但是元件属性、温度变化甚至实际条件的小变化都会改变环路的性质，导致系统不稳定。

一般建议 G 和 H 引起的相位滞后比$-180°$大45°，也就是环路滞后为$-135°$，这样就有45°的相位裕度。另一方面，80°的相位裕度当然很稳定，但通常没必要，暂态条件下，虽然没有振荡（在第一次过冲或者下冲之后），但调整速度很慢，而且有很大的过冲或者下冲。45°的相位裕度一般只会产生一两个周期的振荡，而且过冲或下冲都很小。

注意：当输入或者负载较大的阶跃变化时，我们将不能用频域的“小信号”分析来分析系统。输出的过冲量或者下冲量主要由输出端的输出电容大小来决定。输出电容要先稳住输出，然后控制环才帮助使输出稳定。

7.24 环路稳定性判据

众所周知，相角可以逐渐的改变——从小于极点或者零点频率的十分之一就开始变化。但对二阶双重极点系统（含两个有源元件，斜率为−2），若 Q 值够大，会在谐振频率处产生 180°的相位突变。因此，实际上，不可能准确地估计某频率处的相位，因此相位裕度也不能准确估计，除非有确定的方法。

因此，目前最流行最简单的判断环路稳定性方法之一如下所示。

- ☐ 确保开环增益在穿越频率处的斜率为−1。
- ☐ 增大带宽来使系统快速响应，尤其是对负载或者输入的暂态变化。根据采样定理，我们知道，穿越频率应小于开关频率的一半。因此，实际中，很多设计者把穿越频率大约设为开关频率的六分之一（对电压控制模式）。
- ☐ 使穿越频率小于任意“有问题”的极点或者零点——比如 CCM 中的 RHP 零点（boost 和 buck-boost——电压或者电流模式控制），还有 CCM 中的“次谐波不稳定极点”（buck、boost 和 buck-boost——电流模式控制）。下文将讨论后者。

7.25 带积分器的开环波特图

我们对开环传递函数的增益和相位很有兴趣。开环传递函数是由级联的传递函数 G 和 H 得来的。回顾一下“对数平面中的数学”一节所讲的规则。

现在从典型的调节器及与其相应的简单积分器（如图 7-5 所示）开始分析。图 7-14的左边给出了调节器增益、运算放大积分器增益和环路增益。可以看出，环路增益是调节器增益与运算放大积分器增益之和（当用 dB 表示时），调节器增益在谐振频率之后以−2 的斜率下降，但运算放大积分器增益一直以−1 的斜率下降。因此，环路增益在谐振频率之前以−1 的斜率下降，之后以−3 的斜率下降。这就是为什么运算放大器需要“补偿网络”来满足前文所讲的环路设计准则。

尤其在低频时可以看到，开环增益主要为调节器增益。若为 buck 调节器，则其传递函数为

$$\frac{V_{\mathrm{IN}}}{V_{\mathrm{RAMP}}}\times\frac{1/LC}{s^2+s(1/RC)+1/LC}\quad(\text{buck})$$

因此，调节器提供的直流增益值为

$$20\times\log\left(\frac{V_{\mathrm{IN}}}{V_{\mathrm{RAMP}}}\right)\mathrm{dB}\quad(\text{buck})$$

通过图 7-6 可得运算放大积分器的穿越频率 f_{p0} 与开环增益的的穿越频率 f_{cross} 的

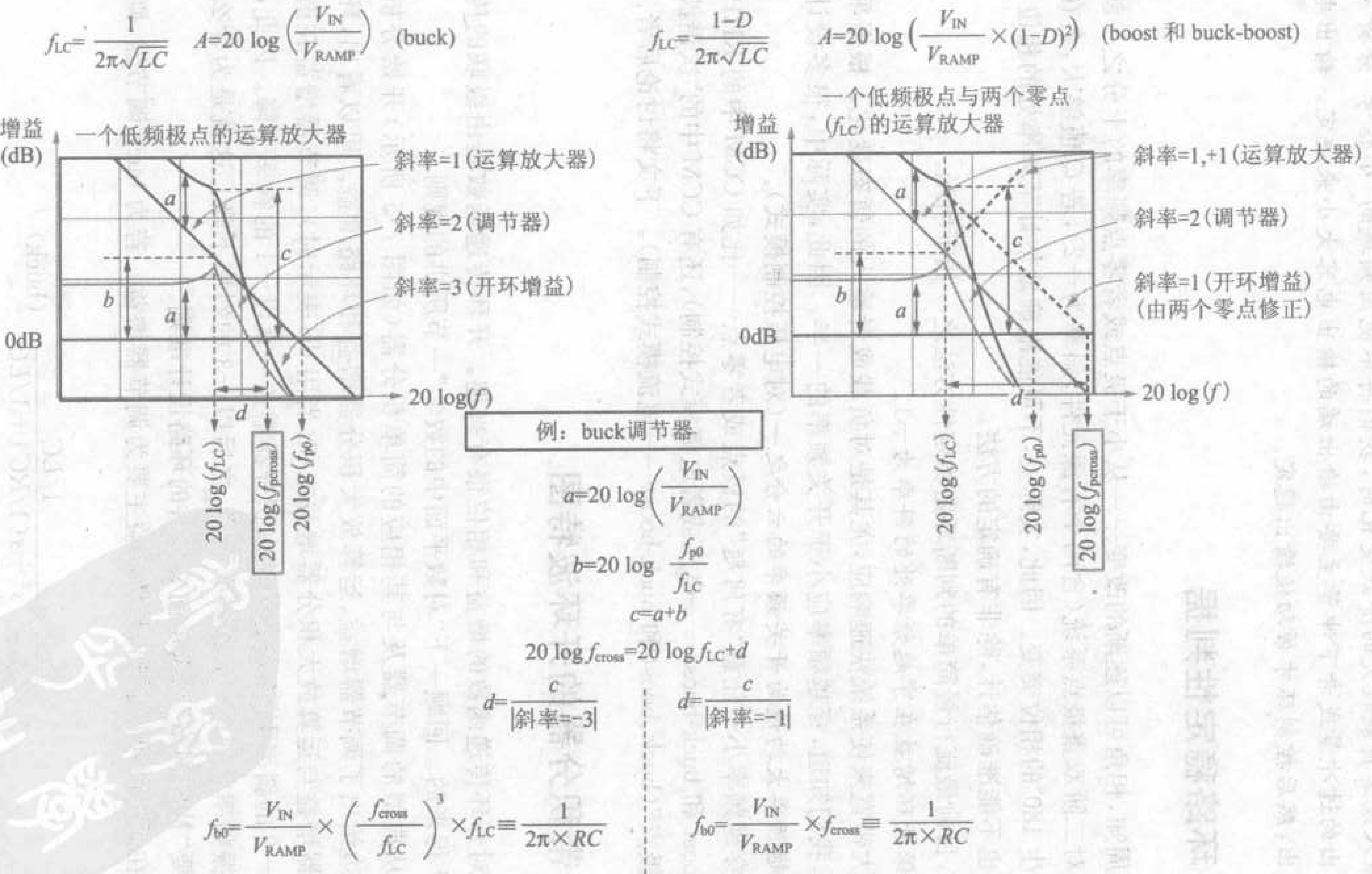


图 7-14 开环增益计算与环路稳定

关系如下

$$f_{p0}=\frac{V_{RAMP}}{V_{IN}}\times\left(\frac{f_{cross}}{f_{LC}}\right)^3\times f_{LC}\equiv\frac{1}{2\pi\times RC}\quad（仅为积分器）$$

因此，若确定了穿越频率，就可以通过设定积分器来达到这个穿越频率。

然而，还有个问题。虽然获得了所需要的穿越频率，但并没有考虑穿越频率处增益斜率是否为−1。

7.26 抵消 LC 滤波器双重极点

通过改变前文的补偿网络形式，可得图 7-14 右边的波特图，新的补偿网络包括两个单零点（位于调节器的双重极点处），这样就可以完全抵消双重极点。运算放大器仍然提供必不可少的零极点，而且开环增益以−1 的斜率经过 f_{p0}。但是现在，由于两个零点的存在，开环增益一直维持−1 的斜率（除了在 LC 峰值处有轻微的波动）。注意到在低频时有一个等于调节器增益的垂直偏移量（前文已阐述），因此我们可以运用图 7-6 下面的公式，开环增益穿越频率 f_{cross} 与 f_{p0} 的关系为

$$f_{p0}=\frac{V_{RAMP}}{V_{IN}}\times f_{cross}\equiv\frac{1}{2\pi\times RC}\quad（积分器零极点与 LC 谐振频率处的两个零点）$$

上式阐述了穿越频率与运算放大器积分部分 RC 的关系，可以通过调整 RC 获得所需的穿越频率。

对 boost 或者 buck-boost，唯一需要改变的是

$$L\Rightarrow L/(1-D)^2\quad（boost 与 buck-boost）$$

$$\frac{V_{IN}}{V_{RAMP}}\Rightarrow\frac{V_{IN}}{V_{RAMP}\times(1-D)^2}\quad（boost 与 buck-boost）$$

该补偿网络看起来很完美。然而，实际上还有一个问题。补偿网络可能至少需要一个极点来抵消输出电容的 ESR 零点。一直都忽略了这个特别的零点，现在要来分析它。

7.27 ESR 零点

图 7-14 中，忽略了输出电容的 ESR，并且前面提供的调节器传递函数也没考虑输出电容的 ESR。例如，前面提供的 buck 的控制到输出的传递函数为

$$\frac{V_{IN}}{V_{RAMP}}\times\frac{1}{\left(\frac{s}{\omega_0}\right)^2+\frac{1}{Q}\left(\frac{s}{\omega_0}\right)+1}\quad（buck：控制到输出的传递函数）$$

其中 $\omega_0=1/\sqrt{LC}$。ESR 零点使分子增加一项。通过详细分析，buck 的控制到输出的传递函数应为

$$\frac{V_{IN}}{V_{RAMP}}\times\frac{\left(\frac{s}{\omega_{esr}}+1\right)}{\left(\frac{s}{\omega_0}\right)^2+\frac{1}{Q}\left(\frac{s}{\omega_0}\right)+1}\quad（buck：完全的控制到输出的传递函数）$$

其中 $\omega_{esr}=1/\sqrt{(ESR)C}$ 是 ESR 零点的角频率(单位为 rad/s)。根据分子的 s 项的系数可知,ESR 零点是“表现好”(左半平面)的零点。但频率大于 ESR 零点频率时,ESR 零点会使增益斜率增加 1。因此,若调节器增益以 -2 的斜率下降(过了双重零点),当遇到 ESR 零点时,调节器增益斜率将会变为 $-2+1=-1$。若只用运算放大积分器(LC 极点没有被抵消),则开环增益将以 -2 的斜率下降而不是 -3。然而,若引入一个零点(在零极点和 ESR 零点之间),则可使在穿越频率处增益的斜率为 -1,这也是我们希望看到的结果。

然而,我们知道 ESR 是个寄生参数,难以控制和确定。实际上,电容经销商很少提供 ESR 的“最小/最大”范围(通常认为 ESR 的最大值只是用户自己的事)。此外,线路长度(PCB 中元件之间的连线长度)也会影响 ESR,因此线路长度会改变所需的 ESR 零点位置。此外,温度、使用时间都会影响 ESR(尤其是铝电解电容)。因此,常用的方法是,估计 ESR 零点位置并消除它的影响,利用补偿网络提供一个极点,此极点在 ESR 零点附近。

一般来说,为了减小控制环对高频开关噪声的敏感度,设计者通常将另外一个极点频率设为大概十倍于穿越频率(有时为开关频率的一半)。这样增益就以 -1 的斜率穿越 0dB 轴,但在高频以更快的速度下降,斜率为 -2。为什么另外一个极点选择十倍的穿越频率?因为高频极点从它频率的十分之一处开始引起相移,但我们不想在穿越频率(也就是相位裕度)附近加入此高频极点引起的相移。然而稍后我们将发现,实际上我们可以把此高频极点设在接近穿越频率处。实际上,这样做通常很有必要,因为它“改善”了相位裕度(减小相位裕度到理想的45°左右)。

7.28　3 型运算放大器补偿网络的设计

我们经常用到三种误差放大器补偿电路,它们分别称为 1 型、2 型和 3 型(以复杂程度和适应程度来排序)。前两者是后者的特殊情况,因此我们可以通过分析 3 型来了解误差放大器补偿电路(虽然经常 2 型就已经足够了)。

图 7-15 的 3 型误差放大器的传递函数为

$$\frac{\omega_{p0}}{s}\times\frac{\left(\frac{s}{\omega_{z1}}+1\right)\left(\frac{s}{\omega_{z2}}+1\right)}{\left(\frac{s}{\omega_{p1}}+1\right)\left(\frac{s}{\omega_{p2}}+1\right)}\quad\text{(3 型反馈传递函数)}$$

其中 $\omega_{p0}=2\pi(f_{p0})$;$\omega_{z1}=2\pi(f_{z1})$ 等。这里忽略了传递函数前面的负号,把负反馈系统固有的 180°相移分离了出来。

3 型误差放大器有两个极点 p_1 和 p_2(除了零极点 p_0),和两个零点 z_1 和 z_2。注意,补偿网络的一些元件在决定极点和零点时起双重作用。因此运算就变得麻烦。但可有效简化假设为:R_1 远大于 R_3,C_1 远大于 C_3。这样极点和零点分别为

$$f_{p0}=\frac{1}{2\pi\times R_1(C_1+C_3)}\approx\frac{1}{2\pi\times R_1C_1}$$

	任意成分属性	如果 R_1远大于R_3，C_1远大于C_3	3型补偿网络（快速补偿）
（“零极点频率”）穿越频率f_{p0}	R_1串联(C_1并联C_3) “零极点” $f_{p0}=\frac{1}{2\pi\times R_1(C_1+C_3)}$ 穿越频率	R_1串联C_1 $f_{p0}=\frac{1}{2\pi\times R_1\cdot C_1}$	零极点 设置f_{p0}： 最后一步得到所需穿越频率f_{cross} （开环增益）
f_{p1}和f_{p2}处为极点	R_3串联C_2 R_2串联(C_1串联C_3) 极点 $f_{p1}=\frac{1}{2\pi\times R_3\cdot C_2}$ $f_{p2}=\frac{1}{2\pi\times R_2\frac{C_1\cdot C_3}{C_1+C_3}}$	R_3串联C_2 R_2串联C_3 $f_{p1}=\frac{1}{2\pi\times R_3\cdot C_2}$ $f_{p2}=\frac{1}{2\pi\times R_2\cdot C_3}$	极点 设置： f_{p1}在ESR零点处， f_{p2}为f_{cross}~$10f_{cross}$ ESR零点在 $f=1/2(2\pi\times C_O\times ESR)$ f_{cross}在 ~$f_{sw}/6$
f_{z1}和f_{z2}处为零点	(R_1串联R_3)串联C_2 R_2串联C_1 零点 $f_{z2}=\frac{1}{2\pi\times(R_1+R_3)\cdot C_2}$ $f_{z1}=\frac{1}{2\pi\times R_2\cdot C_2}$	R_1串联C_2 R_2串联C_1 $f_{z2}=\frac{1}{2\pi\times R_1\cdot C_2}$ $f_{z2}=\frac{1}{2\pi\times R_2\cdot C_1}$	零点 设置： f_{z1}与f_{z2}为控制对象极点频率 控制对象双重极点频率 buck:$1/[2\pi\sqrt{(L\times C_O)}]$ boost:$(1-D)/[2\pi\sqrt{(L\times C_O)}]$ buck-boost:$(1-D)/[2\pi\sqrt{(L\times C_O)}]$

图 7-15 3型普通运算放大器偿网络

$$f_{p1}=\frac{1}{2\pi\times R_3C_2}$$

$$f_{p2}=\frac{1}{2\pi\times R_2\left(\dfrac{C_1C_3}{C_1+C_3}\right)}\approx\frac{1}{2\pi\times R_2C_3}$$

$$f_{z1}=\frac{1}{2\pi\times R_2C_1}$$

$$f_{z2}=\frac{1}{2\pi\times(R_1+R_3)C_2}\approx\frac{1}{2\pi\times R_1C_2}$$

注意，为了方便，本节改变了元件的参考名。R_1 就是分压网络中讨论的 R_{f2}。类似地，图 7-15 中灰色没命名的电阻就是分压网络中的 R_{f1}。

现在用一个实例来阐述如何用 3 型补偿网络来设计反馈环。

例 300kHz 同步 buck 控制器，输入 15V，输出 1V，负载电阻 0.2Ω(5A)。锯齿波电压 2.14V，滤波电感 5μH，输出电容 330μF、ESR 为 48mΩ。

我们知道 buck 调节器直流增益为 $V_{IN}/V_{RAMP}=7.009$。因此，$20\log(V_{IN}/V_{RAMP})=16.9$dB。buck 调节器的 LC 双重极点为

$$f_{LC}=\frac{1}{2\pi\times\sqrt{LC}}=\frac{1}{2\pi\times\sqrt{5\times10^{-6}\times330\times10^{-6}}}\Rightarrow3.918\text{kHz}$$

把开环增益的穿越频率设为开关频率的六分之一，即 50kHz。因此，通过前面的方程可解出积分器 RC 的值

$$f_{p0}=\frac{V_{RAMP}}{V_{IN}}\times f_{cross}\equiv\frac{1}{2\pi\times RC}$$

因此，本例中

$$R_1C_1=\frac{V_{IN}}{2\pi\times V_{RAMP}\times f_{cross}}=\frac{15}{2\pi\times2.14\times50\times10^3}=2.231\times10^{-5}\text{s}^{-1}$$

若选择 $R_1=2$kΩ，则 C_1 为

$$C_1=\frac{2.231\times10^{-5}}{2\times10^3}\Rightarrow11.16\text{nF}$$

运算放大器积分部分的穿越频率为

$$f_{p0}=\frac{1}{2\pi\times R_1C_1}=\frac{10^5}{2\pi\times2.231}\Rightarrow7.133\text{kHz}$$

ESR 零点为

$$f_{esr}=\frac{1}{2\pi\times48\times10^{-3}\times330\times10^{-6}}\Rightarrow10.05\text{kHz}$$

则极点和零点分别为

$$f_{z1}=f_{z2}=3.918\text{kHz}$$
$$f_{p1}=f_{esr}=10.05\text{kHz}$$

$$f_{p2}=10\times f_{cross}=500\text{kHz}(\text{令 } f_{p2}=f_{cross}\text{ 可得更好的结果，随后论述})$$

余下的元件参数值可通过已得出的极点和零点来计算。但现在我们可使用关于 f_{p0}、f_{z1} 等没简化的方程来解出各元件参数值

$$C_2=\frac{1}{2\pi\times R_1}\left(\frac{1}{f_{z2}}-\frac{1}{f_{p2}}\right)=\frac{1}{2\pi\times 2\times 10^6}\left(\frac{1}{3.918}-\frac{1}{10.05}\right)\Rightarrow 12.4\text{nF}$$

$$R_2=R_1\frac{f_{p0}}{f_{LC}}=2\times 10^3\times\frac{7.133}{3.918}\Rightarrow 3.641\text{k}\Omega$$

$$C_3=\frac{1}{2\pi\times(R_2 f_{p2}-R_1 f_{p0})}=\frac{1}{2\pi\times(R_2 f_{p2}-R_1 f_{p0})}$$

$$=\frac{10^{-6}}{2\pi\times(3.641\times 500-2\times 7.133)}\Rightarrow 88.11\text{pF}$$

$$R_3=\frac{R_1\times f_{z2}}{f_{p1}-f_{z2}}=\frac{2\times 10^3\times 3.918}{10.05-3.918}\Rightarrow 1.278\text{k}\Omega$$

注意，对于 boost 或者 buck-boost，只需改为

$$L\Rightarrow L/(1-D)^2 \quad (\text{boost 和 buck-boost})$$

$$\frac{V_{IN}}{V_{RAMP}}\Rightarrow\frac{V_{IN}}{V_{RAMP}\times(1-D)^2} \quad (\text{boost 和 buck-boost})$$

然而，在所有情况下，必须确保所选的穿越频率小于 RHP 零点。

7.29 反馈环路优化

图 7-16 中，画出了前面例子的波特图，可以看出，虽然穿越频率足够高，但相位裕度太大。高相位裕度可能“很稳定”、没有振荡，但会有很大的过冲/下冲。

但我们希望怎么样呢？进一步分析。现在，忽略误差放大器的高频极点 p_2。我们也忽略 p_1（p_1 用来抵消调节器的 ESR 零点）。这样调节器就只在频率 f_{LC} 处有个双重极点，导致调节器有 180°的相移。但误差放大器的两个单零点可以抵消双重极点。因此整个环路就只剩下误差放大器积分部分的零极点。和其他极点一样，这个零极点在整个环路产生－90°的相移，相位裕度为 90°。因此在图 7-16 中得到了79°的相位裕度，结论是这样的系统稳定而不会振荡，但过阻尼。如果要求不是很严格，这样的系统符合要求。但当要求严格时，我们要能维持现在 50kHz 的穿越频率（开关频率的六分之一），只有使相位裕度小一点——为了更好的暂态响应。

到现在我们必须知道：直觉上，极点总是使事情“变坏”，因为极点总是引起相位滞后，使相移更容易接近－180°。另一方面，零点增大相角（相位超前），并且增加相位裕度，使相移远离－180°。

因此，逻辑上，把79°的相位裕度减小到45°的相位裕度需要另一极点——也就是使事情“变坏”。实际上，这个极点就是 p_2（刚才的讨论中没有考虑 p_2）。回头看前文的例子和波特图可发现，p_2 在穿越频率处的影响很小的原因是，它离穿越频率太远（$10\times f_{cross}$）。现在改变 p_2 的位置，把它放置在穿越频率处，则

$$f_{p2}=f_{cross}=50\text{kHz}$$

我们知道谐振频率处的单极点引起的相移为45°，因此新的相位增益大概为79°－45°＝34°。对新的高频极点（新的补偿网络元件参数），重新画波特图如图7-17所示。

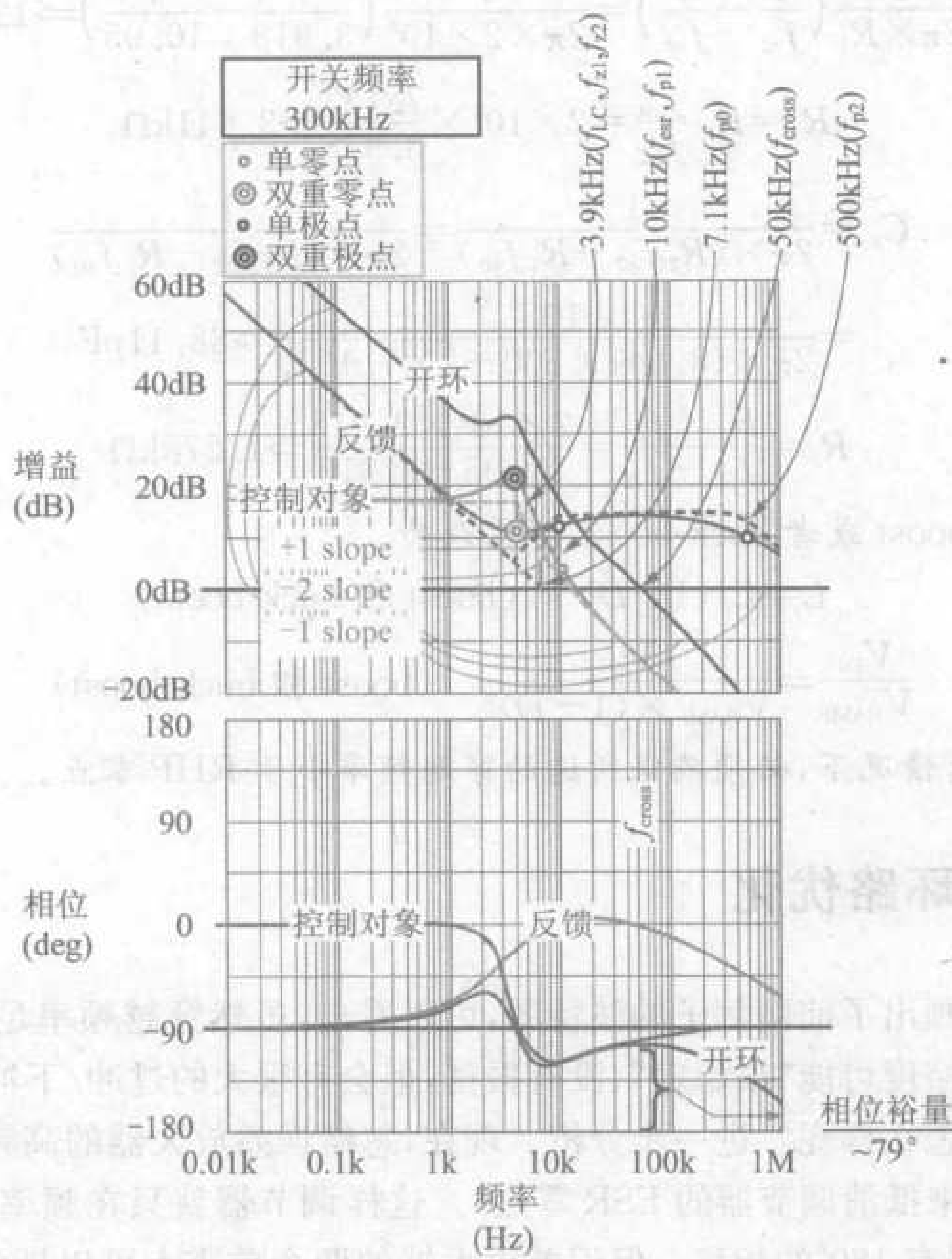


图7-16　3型补偿网络例子（没有优化的）的波特图

在图7-17中，可看到相位裕度大概为45°，比之前估计的34°要大些，其原因是穿越频率已经降到了40kHz。

注意到渐近逼近线，开环增益以－1的斜率穿越0dB轴，但然后立即以－2的斜率下降。但因为这个极点很靠近穿越频率，增益在转折频率处实际上已经下降了3dB（与渐近逼近线相比）。因此，真正的穿越频率在前面一点。穿越频率处的相位大概改变了45°的原因是，在极点频率的十分之一处相位就开始改变。

由上面的分析可知：把高频极点放在穿越频率处，穿越频率会减小大约20%。因此，由此推论，若想设计一个高频极点等于穿越频率的补偿网络，则必须把想得到的目标穿越频率提高20%。

注意，工程师使用不同的方法来进一步改善系统的响应。比如，把两个零点对称

的放置在 LC 双极点附近(而不是放置在 LC 双极点)。把一个(或者两个)零点放在 LC 双极点前面的原因是,LC 双极点能导致突然的 180°相移,这样有时会导致条件稳定(有条件的稳定),零点可减小产生条件稳定的可能性。

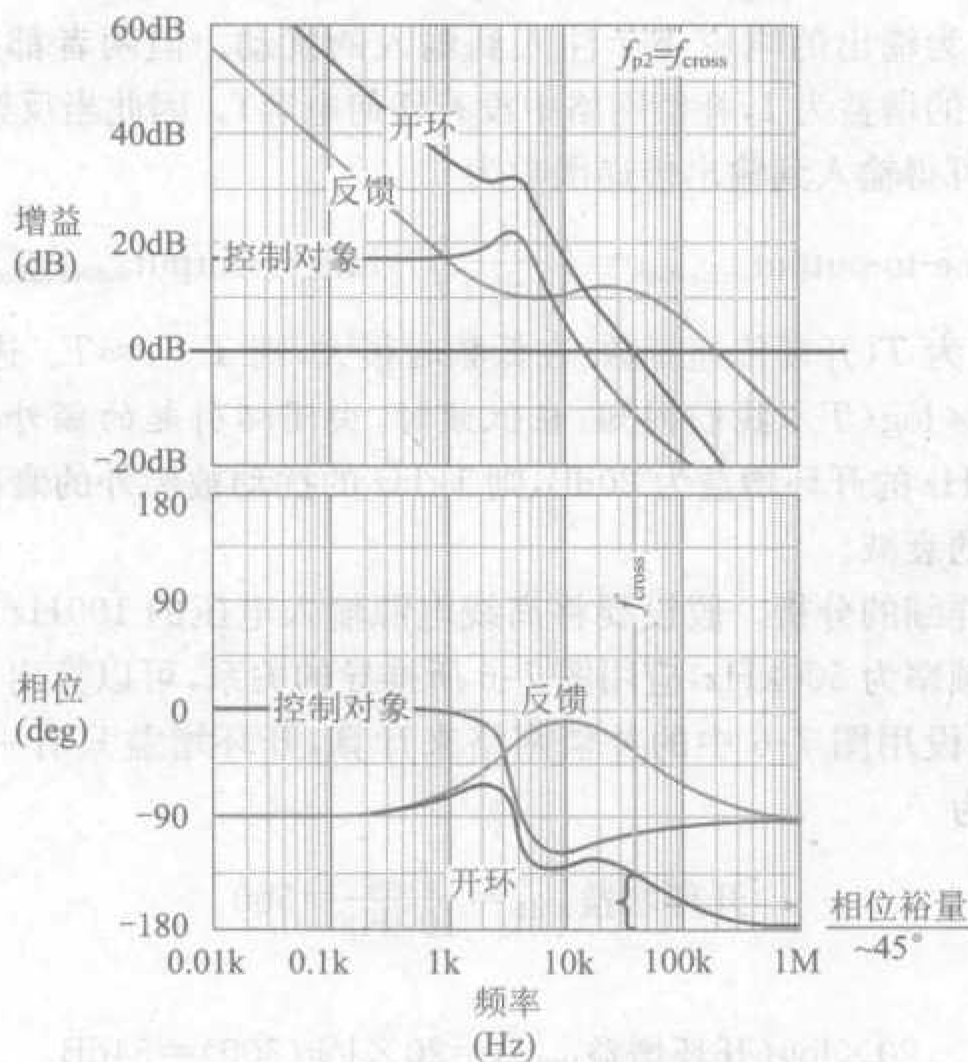


图 7-17　3 型补偿网络例子(优化之后的)的波特图

若在某些频率相位很接近−180°,则条件稳定会发生。虽然这点一般不会发生振荡,主要因为增益很大(在这点增益不会穿越 0dB),但在大信号下,变换器的增益可以迅速的下将到 0dB,这样就增加了不稳定的可能性。例如,如输入或者负载有大的变化,误差放大器的输出可能饱和,也就是接近了其内部能提供的最大输出。它的输出三极管可能饱和,需要相对很长的一段时间来恢复和响应。因此增益可能迅速下降,并且可能在相角刚好等于−180°的频率处穿越 0dB,这样就导致了完全的不稳定。

7.30　输入纹波抑制

为什么总希望增大开环增益 $T=GH$? 因为输入和负载的变化对输出的影响都被这个 T 减小了。

例如,回顾前文的方程,buck 变换器的输入到输出的传递函数和控制到输出的传递函数相似,只要用 D 代替 V_{IN}/V_{RAMP}。因此,若 $V_{RAMP}=2.14\text{V}$,$D=0.067$(输出 1V,输入 15V),则控制到输出的低频增益为

$$20\times\log\left(\frac{V_{IN}}{V_{RAMP}}\right)=20\times\log\left(\frac{15}{2.14}\right)=16.9\text{dB}$$

输入到输出的低频增益为

$$20\times\log(D)=20\times\log(0.067)=-23.5\text{dB}$$

后者衰减,因为输出的响应小于注入到输入的扰动。但两者都没有考虑反馈环(或者误差放大器的增益为1,补偿网络中没有任何电容)。因此当反馈存在(闭环)时,根据控制环理论可得输入到输出传递函数为

$$\text{line-to-output}_{\text{withfeedback}}=\left(\frac{1}{1+T}\right)\times\text{line-to-output}_{\text{withoutfeedback}}$$

其中 $T=GH$。因为 T(开环传递函数)在低频时很大,则 $T+1\approx T$。进一步,因为 $20\times\log(1/T)=-20\times\log(T)$,我们得知:在低频时,由闭环引起的额外的衰减等于开环增益。例如若1kHz的开环增益为20dB,则1kHz的扰动被额外的衰减20dB——超过了没有考虑反馈的衰减。

下面进行更详细的分析。假设要将离线电源输入电压的100Hz纹波分量衰减到很小值。若穿越频率为500kHz,应用图7-6所推导的关系,可以算出100Hz处的开环增益(此处我们假设用图7-6中的补偿网络来计算,开环增益只有一个零极点)。则100Hz处的增益为

$$\text{开环增益}_{100\text{Hz}}=\frac{f_{\text{cross}}}{100\text{Hz}}=500$$

用dB表示为

$$20\times\log(\text{开环增益}_{100\text{Hz}})=20\times\log(500)=54\text{dB}$$

因此额外的衰减为54dB。但我们已经有了 $|20\times\log(D)|=23.5$dB的衰减。因此,引入反馈环后,输入电压的100Hz纹波分量的总衰减为 $54+23.5=77.5$dB,等效于因子 $10^{77.5/20}=7500$。因此,若输入端的低频纹波分量为±15V,则扰动的输出只有 $\pm15/7500=\pm2$mV。

7.31 负载暂态

假设突然把变换器负载电流从4A增加到5A。这是个"阶跃负载",并且本质上是个非周期激励。但通过所有含 s 项的传递函数(而不是含 $j\omega$),可以建立起分析阶跃扰动响应的框架。利用拉普拉斯变换把激励变换到 s 平面,然后与相应的传递函数相乘,这样就得到了激励在 s 平面的响应,然后可以通过拉普拉斯逆变换得到响应的时域形式。这就是图7-3所示的过程。然而,这里并不对任意负载暂态作详细的分析,只提供所需的主要方程。

变换器的"输出阻抗"是负载电流(小)变化引起的输出电压的变化。若不考虑反馈,则输出阻抗就等于 R、L、C 的并联

$$Z_{\text{out_withoutfeedback}}=R\parallel 1/Cs\parallel \underline{L}=\frac{s\underline{L}}{1+s\dfrac{\underline{L}}{R}+s^2LC}$$

其中 R 是负载电阻，对 buck 变换器，$\underline{L}$ 为实际电感 L，但对 boost 和 buck-boost 变换器为$\underline{L}/(1-D)^2$。我们用符号“‖“表示并联。

考虑反馈，输出阻抗为

$$Z_{\text{out_withfeedback}}=\frac{1}{1+T}\times Z_{\text{out_withoutfeedback}}$$

即使不进行详细分析(利用拉普拉斯变换)，从上式可知负载电流改变时，输出电压最终改变多少。

7.32 1型和2型补偿网络

在图 7-18 中，给出了 1 型和 2 型补偿网络(虽然没给出极点和零点的设置)。1 型和 2 型补偿网络没有 3 型补偿网络功能强大。3 型补偿网络有一个零极点、两个极点和两个零点，2 型补偿网络有一个零极点、一个极点和一个零点，而 1 型补偿网络只有一个零极点(简单的积分器)。

我们知道，为了达到高增益、良好的直流调节和低频输入扰动抑制，在补偿网络中通常需要一个零极点。因此零极点引起的－1 斜率加上 LC 双重极点引起的－2 斜率就得到－3 的斜率(如果不设置其他的极点和零点)。但需要使增益以－1 斜率穿越 0dB，因此需要两个单零点来使穿越频率处的斜率－1。

2 型补偿网络虽然只有一个零点，但可以利用输出电容的 ESR 零点(尽管 ESR 零点相对比较难确定)。在 3 型补偿网络中，用一个极点抵消了 ESR 零点。若可能，可以考虑利用 ESR 零点。当然，对于 2 型补偿网络，ESR 零点频率必须小于穿越频率。

在电流模式中可以用 2 型补偿网络，下文将进一步阐述。

1 型补偿网络只有一个零极点，只能用于电流模式控制(同样，ESR 零点频率必须小于穿越频率)。需注意的是 1 型补偿网络只是个简单的积分器。

7.33 跨导运算放大器补偿网络

对电压模式控制变换器，最后来分析跨导运算放大器。在图 7-13 中，给出了其一般的传递函数，现在详细分析。

图 7-19 中，可看到反馈是由三个传递函数 H_1、H_2 和 H_3 组成。图 7-20 中，分别画出其传递函数，看起来有点像 3 型补偿网络，实际上不是！虽然它有两个极点和两个零点(除了一个零极点)，但有个很大的差别，尤其是 H_1 的影响(在输入端)。H_1 的直流增益由分压电阻决定(R_{f1} 和 R_{f2})，而 H_1 的高频增益为 0(想象电容 C_{ff}完全导通)。

这样，H_1 先提供一个零点，然后一个极点。但它转折时的斜率为 $+1$（就像任意一阶 RC 组合）。若先确定了 f_{p2} 的频率，则 f_{z2} 也就自动的被定义了，这对极点零点没有机动性。例如，若尝试把整个补偿网络的两个零点都设置在 LC 双极点频率处，极点 f_{p2} 因为 f_{z2} 而确定，则开环增益最终以 -2 的频率下降，并不是所需的 -1 斜率。因此，H_1 的零点只有当 f_{p2} 大于或等于穿越频率时才能用。最终的极点零点设置方法如图7-20所示。

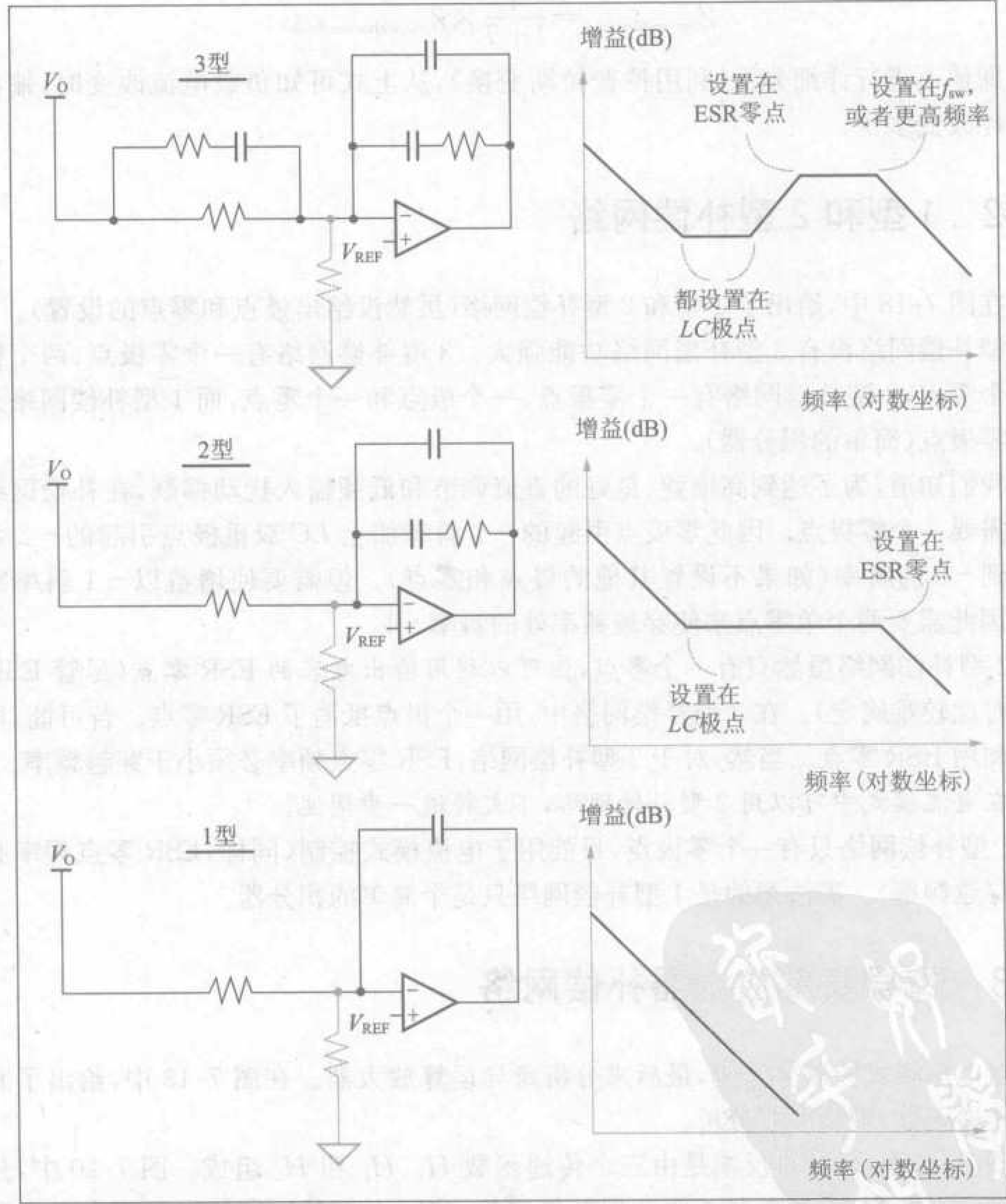
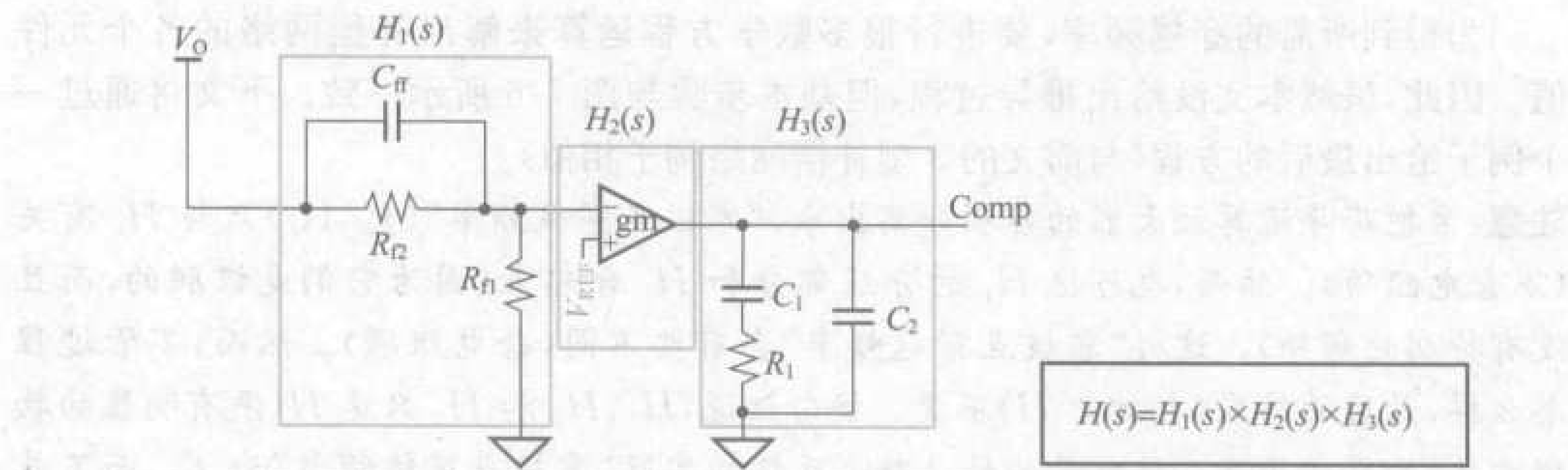


图7-18　1型、2型、3型补偿网络（极点与零点的设置）



$$H_1(s)=\frac{R_{f1}}{R_{f1}+\dfrac{R_{f2}\cdot 1/C_{ff}\cdot s}{R_{f2}+1/C_{ff}\cdot s}}=\frac{R_{f1}\times(R_{f2}\cdot C_{ff}\cdot s+1)}{(R_{f1}+R_{f2})\times\left(\dfrac{R_{f1}\cdot R_{f2}}{R_{f1}+R_{f2}}\cdot C_{ff}\cdot s+1\right)}$$

零点在$1/(2\pi\times R_{f2}\times C_{ff})$

极点在$1/(2\pi\times R_{f2}\|R_{f1}\times C_{ff})$

($R_{f1}\|R_{f2}$并联)

直流增益(dB)$=20\times\log(R_{f1}/(R_{f1}+R_{f2}))$

$H_2(s)=gm$

直流与高频增益(dB)$=20\times\log(gm)$

$H_3(s)=Z_{out}(s)=C_2$ 并联(C_1串联R_1)

$$=\frac{1+R_1\cdot C_1\cdot s}{s\cdot(C1)(1+R_1\cdot C_2\cdot s)},C_1\gg C_2$$

零点在$1/(2\pi\times R_1\times C_1)$

极点在$1/(2\pi\times R_1\times C_2)$

零极点穿越在$1/(2\pi\times C_1)$

图 7-19 跨导运算放大器

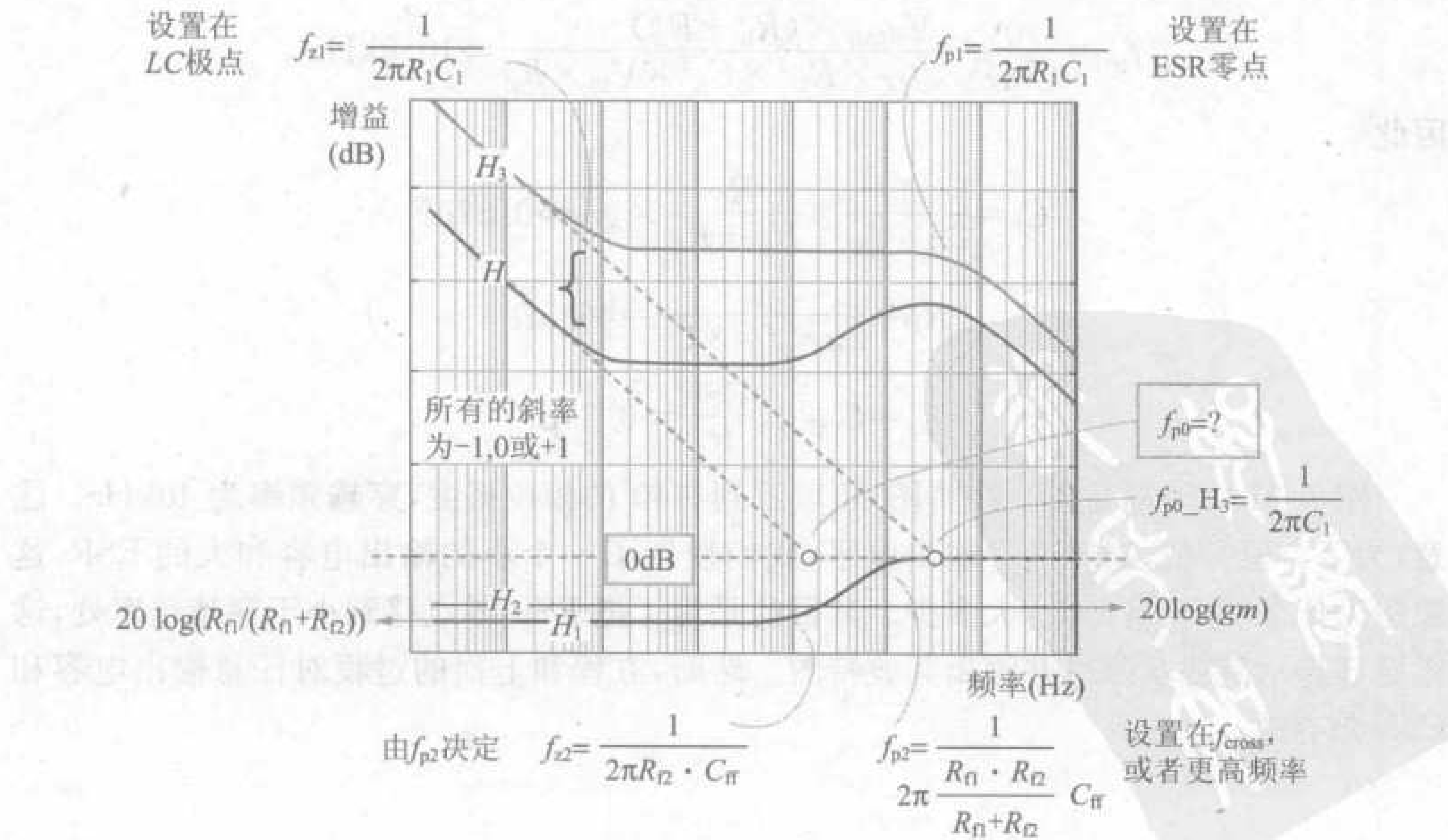


图 7-20 跨导运算放大器的各个反馈级

为得到所需的穿越频率，要进行很多数学方程运算来解出补偿网络的各个元件值。因此，虽然本文没给出推导过程，但基本步骤与图7-6所示一致。下文将通过一个例子给出最后的方程（与前文的3型补偿网络例子相似）。

注意：常把跨导运算放大器的各项分离出来，“零极点穿越频率”（$f_{p0_}H_3$）只与 H_1 有关（不含电阻项）。然而，也可把 H_1 的分压部分和 H_3 合起来（因为它们是级联的，而且没有特别的顺序）。这样“零极点穿越频率”会有些不同（含电阻项）。然而，不管过程怎么样，最后的结果（也就是 H）不变。换句话说，H_1、H_2 和 H_3 只是 H（没有明显的物理意义）的数学子项。这就是为什么整个反馈的实际“零极点穿越频率”为 f_{p0}，而不是 $f_{p0_}H_3$。

例　300kHz同步buck控制器，输入25V，输出5V，负载电阻0.2Ω(25A)。锯齿波电压2.14V，滤波电感5μH，输出电容330μF、ESR为48mΩ，误差放大器的跨导 $gm=0.3$。参考电压为1V。

LC 双重极点为：

$$f_{LC}=\frac{1}{2\pi\times\sqrt{LC}}=\frac{1}{2\pi\times\sqrt{5\times10^{-6}\times330\times10^{-6}}}\Rightarrow3.918\text{kHz}$$

我们选择目标穿越频率 f_{cross} 为50kHz。基于分压网络方程（输出电压和参考电压的关系）取 $R_{f2}=4\text{k}\Omega$、$R_{f1}=1\text{k}\Omega$。则

$$C_{ff}=\frac{(R_{f1}+R_{f2})}{2\pi\times(R_{f1}\cdot R_{f2})\times f_{cross}}\Rightarrow3.98\text{nF}$$

整个反馈增益的零极点穿越频率为 f_{p0}（如图7-20所示）

$$f_{p0}=\frac{V_{RAMP}\times(R_{f1}+R_{f2})}{(2\pi)^2\times f_{LC}\times R_{f2}{}^2\times C_{ff}{}^2\times V_{IN}\times R_{f1}}\Rightarrow10.9\text{kHz}$$

因此

$$C_1=\frac{1}{2\pi\times f_{p0}}\times\frac{R_{f1}}{R_{f1}+R_{f2}}\times gm\Rightarrow0.87\mu\text{F}$$

$$R_1=\frac{1}{2\pi\times f_{LC}\times C_1}=46.5\Omega$$

$$C_2=C_{OUT}\times\frac{\text{ESR}}{R_1}\Rightarrow0.34\mu\text{F}$$

图7-21中我们画出了波特图，可以看到有40°的相位裕度，穿越频率为40kHz。注意，为了方便分析，对于这个输出电平，我们使用了一个小的输出电容和大的ESR，这就是为什么 C_1 没有比 C_2 大多少。其目的是为了把ESR零点移到小于穿越频率处，这样更容易示范基本原理并画出其波特图。然而，方程和上面的过程对任意输出电容和ESR都有效。

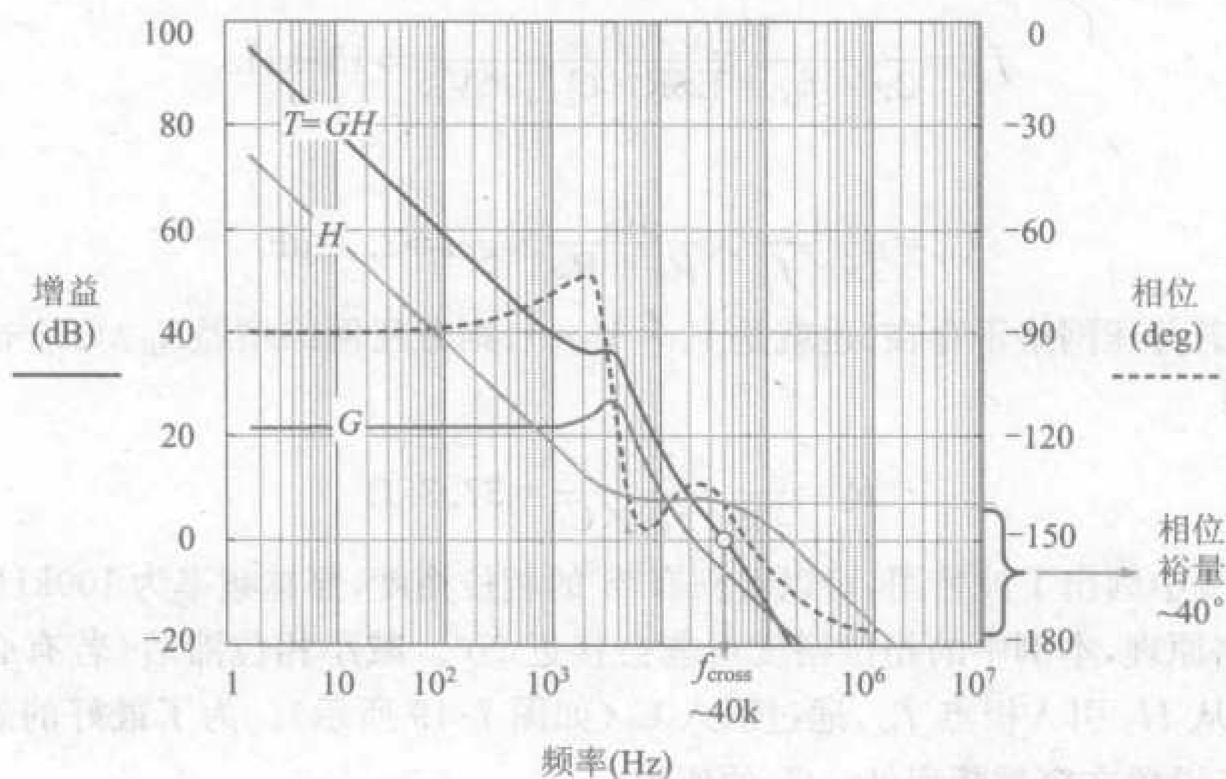


图 7-21 基于跨导运算放大器补偿网络例子的波特图

7.34 简化跨导运算放大器补偿网络

上节讨论的跨导运算放大器补偿网络在实际应用中有困难，因为 H_1 的极点和零点不是独立的。当 R_{f2} 远远大于 R_{f1} 时（也就是输出电压几乎等于参考电压时），H_1 的极点和零点甚至趋向于相等。这样的情形下，H_1 的极点和零点将互相抵消。因此就不能进一步分析，因为我们还希望用 H_1 的零点来改变开环的斜率（从－2 到－1）。

但还有个可能可用的零点——来自于 H_3。不幸的是，已经用它来抵消 LC 双重极点的一部分（注意，若不这样做，由于跨导运算放大器补偿网络的积分（零极点）部分引起的－1 斜率，则过 LC 双重极点频率后，开环增益斜率将为－3）。因此，为了使开环增益从－2 变到－1，必须使用唯一可用的零点——ESR 零点（前面的补偿网络中经常用一个极点来抵消 ESR 零点）。但若使用 ESR 零点，将不再需要 f_{p1}，或者 C_2。因此简化的跨导运算放大器补偿网络如图 7-22 所示。基于新的补偿网络的方程将在下面的例子给出。

例 300kHz 同步 buck 控制器，输入 25V，输出 5V，负载电阻 0.2Ω(25A)。锯齿波电压 2.14V，滤波电感 5μH，输出电容 330μF、ESR 为 48mΩ，误差放大器的跨导 $gm=0.3$。参考电压为 1V。

LC 双重极点为

$$f_{LC}=\frac{1}{2\pi\times\sqrt{LC}}=\frac{1}{2\pi\times\sqrt{50\times10^{-6}\times150\times10^{-6}}}\Rightarrow1.84\text{kHz}$$

选择目标穿越频率 f_{cross} 为 100kHz。

反馈（H）增益的“零极点穿越频率”为 f_{p0}

$$f_{p0}=\frac{V_{RAMP}\times f_{cross}}{2\pi\times f_{LC}\times ESR\times C_{OUT}\times V_{IN}}\Rightarrow 105kHz$$

因此

$$C_1=\frac{1}{2\pi\times f_{p0}}\times\frac{R_{f1}}{R_{f1}+R_{f2}}\times gm\Rightarrow 2.32\mu F$$

注意，若分压网络不存在（也就是 $V_O=V_{REF}$），则分压网络增益 $R_{f1}/(R_{f1}+R_{f2})$ 应该等于1。则

$$R_1=\frac{1}{2\pi\times f_{LC}\times C_1}=37.35\Omega$$

图7-22中画出了波特图，可以看到有78°的相位裕度，穿越频率为100kHz。基于3型补偿网络原理，本例中的相位裕度可能会接近90°。减小相位滞后（若有必要）的一种方法是，从 H_3 引入极点 f_{p1}，通过引入 C_2（如图7-19所示）。为了最好的效果，可以把新的极点设置在穿越频率处。C_2 的值为

$$C_2=\frac{1}{2\pi\times R_1\times f_{cross}}=42.6nF$$

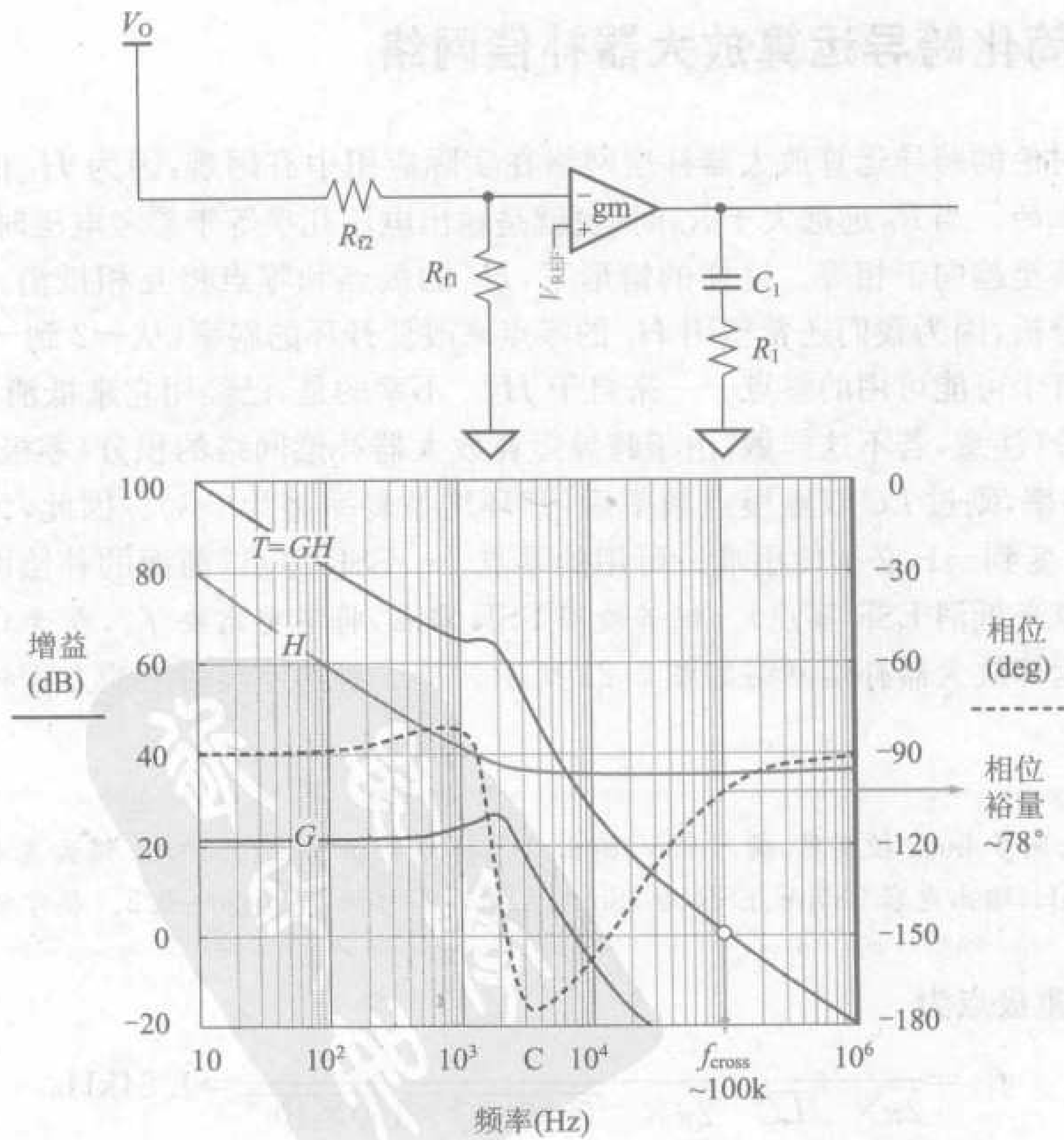


图7-22　基于简化跨导运算放大器补偿网络例子的波特图

注意，由于引入新的极点，穿越频率有所减小（大约 20%），大约 80kHz，而不是 100kHz。新的相位裕度为36°（接近理想值）。

为使这个简化的补偿网络能工作，ESR 零点必须在 LC 极点频率和所选的穿越频率之间。

同上，对于 boost 或者 buck-boost，唯一的变化是

$$L \Rightarrow L/(1-D)^2 \quad \text{(boost 和 buck-boost)}$$

$$\frac{V_{IN}}{V_{RAMP}} \Rightarrow \frac{V_{IN}}{V_{RAMP} \times (1-D)^2} \quad \text{(boost 和 buck-boost)}$$

然而，必须确保所选的穿越频率小于 RHP 零点。

7.35 电流模式控制补偿

上文给出的调节器传递函数只用于电压模式控制。电流模式控制中，脉宽（占空比）调制器的斜坡输入为电感电流。可以看到这个过程中，电感实际上已经不在调节器传递函数中，因此也就不再有 LC 双重极点。因此，补偿会变得简单，环路响应更快。但电流模式控制的精确数学模型比较难以得到，主要因为电流模式控制有两个反馈环（一个电压反馈环和一个电流反馈环）。不同的研究人员提出了不同的建模方法，但至今还没有公认统一的方法。

然而，大家都认同的是：电流模式控制改变了系统的极点（相对于电压模式控制），但零点并没有改变。因此，boost 和 buck-boost 仍然含有与电压模式控制中同样的零点，则仍然要确保穿越频率小于 RHP 零点。

如前所述，电流模式控制中，PWM 比较器的斜坡输入为电感电流。实际中，最常见产生锯齿波的方法是采样 NOSFET 的正向压降（或者用一个采样电阻与之串联）。这个采样电压经过电流采样放大器后就得到电压斜坡（这个电压斜坡接到 PWM 比较器的一个引脚）。PWM 比较器的另一个引脚接误差放大器的输出（控制电压）。当斜坡电压达到控制电压时 PWM 比较器就输出低电平，因此，实际上这种电流模式控制是通过调节电感电流斜坡的峰值来控制开关管。这就是为什么说电流模式控制变换器像电流源。

电感/开关管的斜坡电流与 PWM 比较器的输入电压斜坡成比例。因此电压和电流可以相互转换（通过使用图 7-23 所定义的“传递电阻”V/I）。因此，可用电流形式或者电压形式来分析，如图 7-24 所示。可看到“斜率补偿”（下文将讨论）可表示成电流形式“A/s”或者电压形式“V/s”。电流形式和电压形式是等效的，它们相互成比例（通过传递电阻 R_{MAP}）。

电流模式控制的一个缺点（对所有拓扑）是，需要在比较器斜坡加一个小斜坡，称为斜率补偿。斜率补偿是为了防止电流模式控制的次谐波不稳定。次谐波不稳定通常表现为交替出现的宽开关脉冲和窄开关脉冲，同时暂态响应能力剧烈下降。目前，变换器的平台测量能显现出这些奇怪的脉冲形式并给出波特图，但这些波特图并不是我们希望看到的。比如，我们没法知道相位裕度是多少。

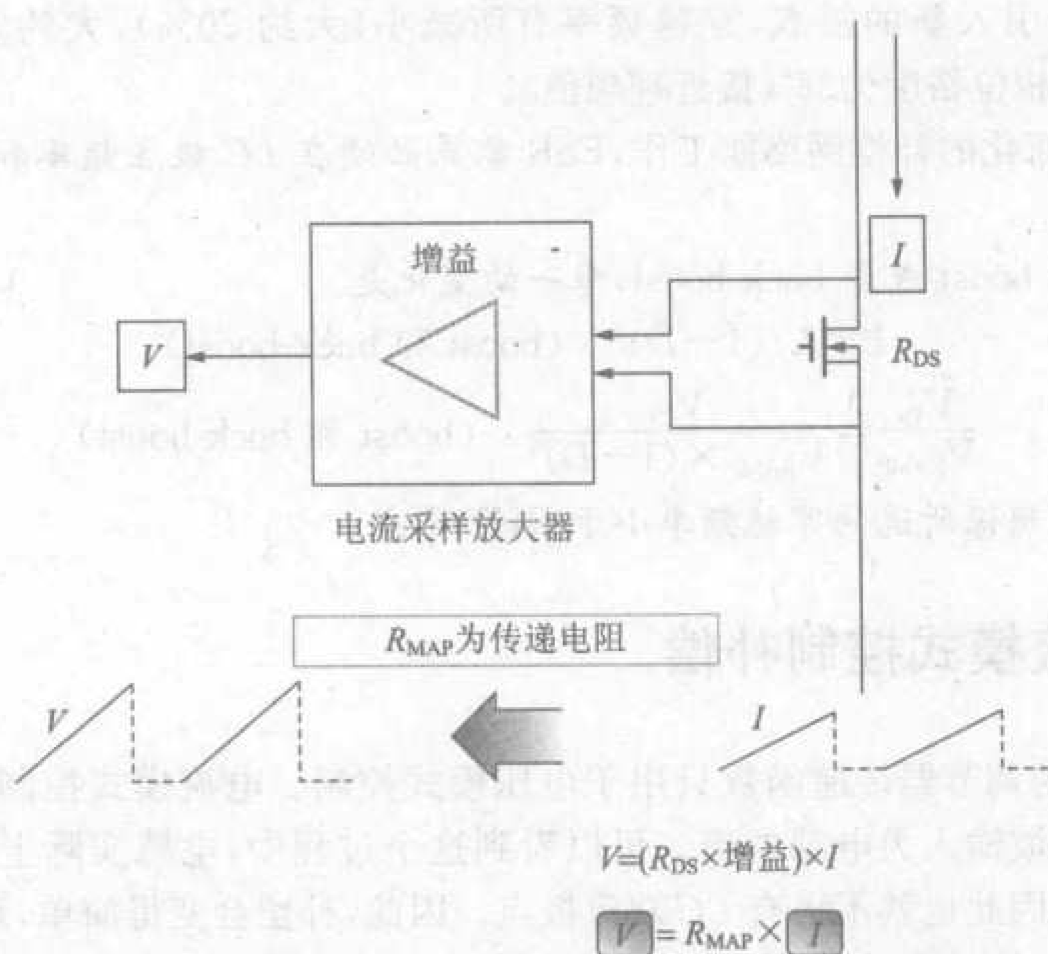


图 7-23　传递电阻怎样把开关管电流转换成电压锯齿波(比较器输入)

次谐波不稳定的发生有两个条件要同时满足，占空比必须接近或者大于50%，变换器工作在CCM(连续模式)。注意，当占空比升高时(输入降低)就更需要斜率补偿。因此，通常在最小输入电压(V_{INMIN})时来尽力排除发生次谐波不稳定的可能性。当然也可以通过使用DCM(断续模式)来避免次谐波不稳定。但是，CCM中，斜率补偿是必不可少的。有趣的是，运用斜率补偿实际上是在电流模式控制中混合了一点电压模式控制。实际上，它就等效于在电感/开关管电流产生的斜坡上加了个电压斜坡。或者更普遍，可以如图7-24那样来改变控制电压。

我们看任意电流模式控制变换器(还没进入次谐波不稳定状态)的波特图，会发现增益图中有个莫名的尖峰(开关频率的一半处)。这就是次谐波不稳定所导致的。这一点远大于穿越频率，会有潜在的危险。因为，若这点尖峰太大，会使增益曲线再次穿越0dB轴，这可能会导致系统完全不稳定。

现在一般用一个极点(开关频率的一半处)来仿真次谐波不稳定。注意，任何时候穿越频率都不能大于开关频率的一半。因此实际上，次谐波极点通常在大于穿越频率处。然而，我们发现次谐波极点对相角的影响可能从较低的频率就开始。

最初电流模式控制模型并没有考虑一半的开关频率处的尖峰(也就是次谐波不稳定)。但需要设定一个斜率补偿的最小值，斜率补偿值取决于电感电流的上升和下降斜率。但设定精确斜率补偿值的标准有些不同。下文将阐述的方法基于最新的研究动向。

次谐波极点尖峰与LC滤波器的双重极点响应相似。因此，它也有一定的Q，Q取决于电感电流斜率和斜率补偿。若斜率补偿太小，Q将增加，除非增加电感值(相对减小电感电流斜率)。实际上，这意味着为使系统稳定，对应一个给定斜率补偿有个最小

电感。同样地，对应一个给定电感有个最小斜率补偿。然而，斜率补偿会影响峰值电流限制，而峰值电流限制会影响变换器的输出容量。必须注意这一点。一般来说，必须确保输出容量在输入电压范围内能满足要求。

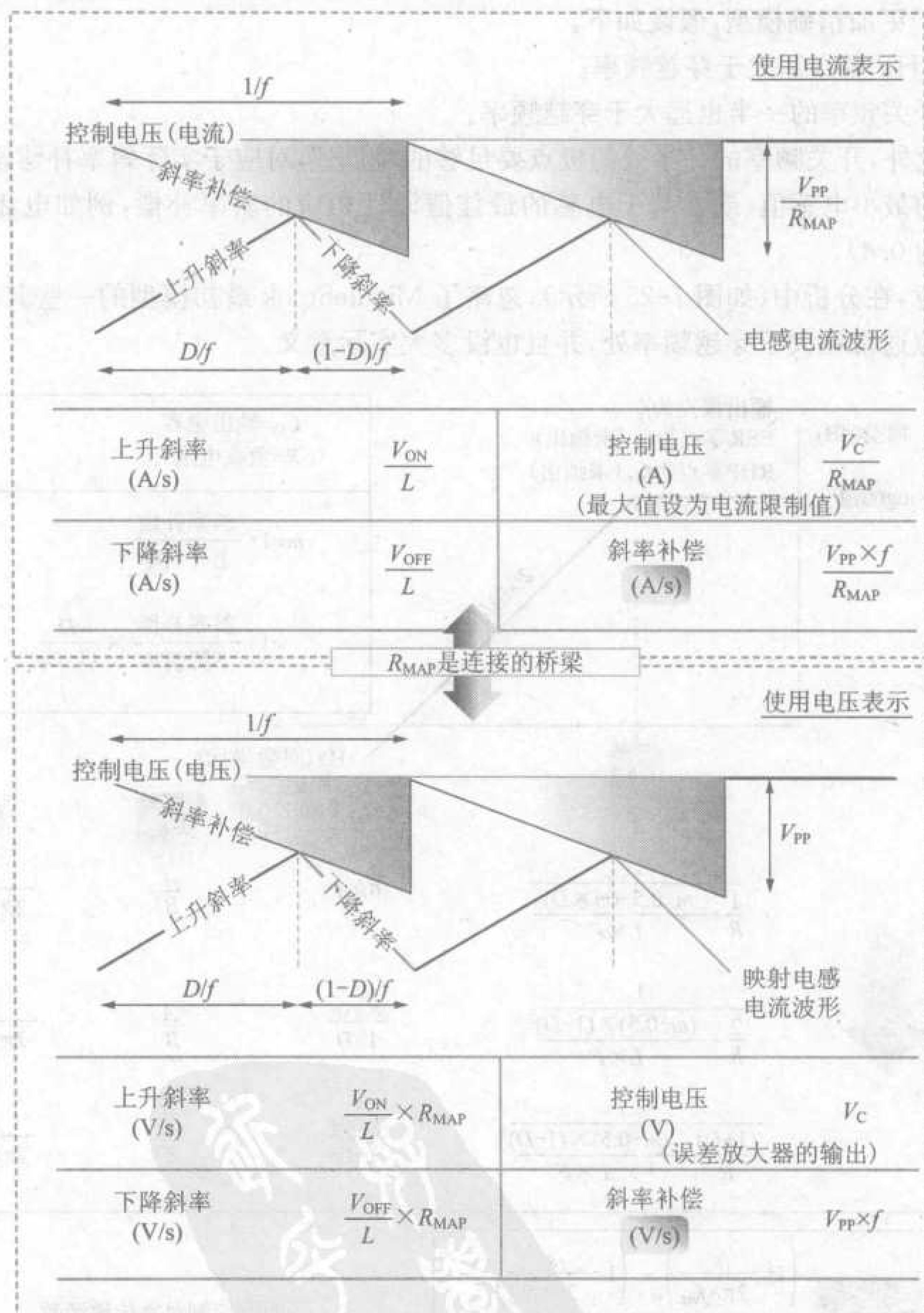


图 7-24 通过使用传递电阻，斜率补偿可表示为 A/s 或者 V/s

实际斜率补偿应该为多大？DC-DC 变换器设计那一章给出了最小电感的方程，实际上它是基于确保 Q 不超过 2 来设计的，这个值(2)基于很多的测试和数据(使用典型的 DC-DC 变换器)。小 Q 值当然更加"安全"，但需要大电感。大 Q 值会导致谐波不稳

定。因此，$Q=2$ 是个很好的折中选择，但谨慎的做法是在实验中确定电感的选择，具体问题具体分析。

下文给出的补偿网络的设计方程是基于 Middlebrook 的简化模型。这些方程也同样适用于更加精确模型，假设如下。

- ☐ RHP 零点远大于穿越频率。
- ☐ 开关频率的一半也远大于穿越频率。
- ☐ 此外，开关频率的一半处的极点要足够的"阻尼"，对应于实际斜率补偿设计相应的最小电感值（或者基于电感的最佳值设计相应的斜率补偿，例如电流纹波比为 0.4）。

注意，在分析中（如图 7-25 所示），忽略了 Middlebrook 最初模型的一些其他极点。这些极点通常在大于穿越频率处，并且也没多大实际意义。

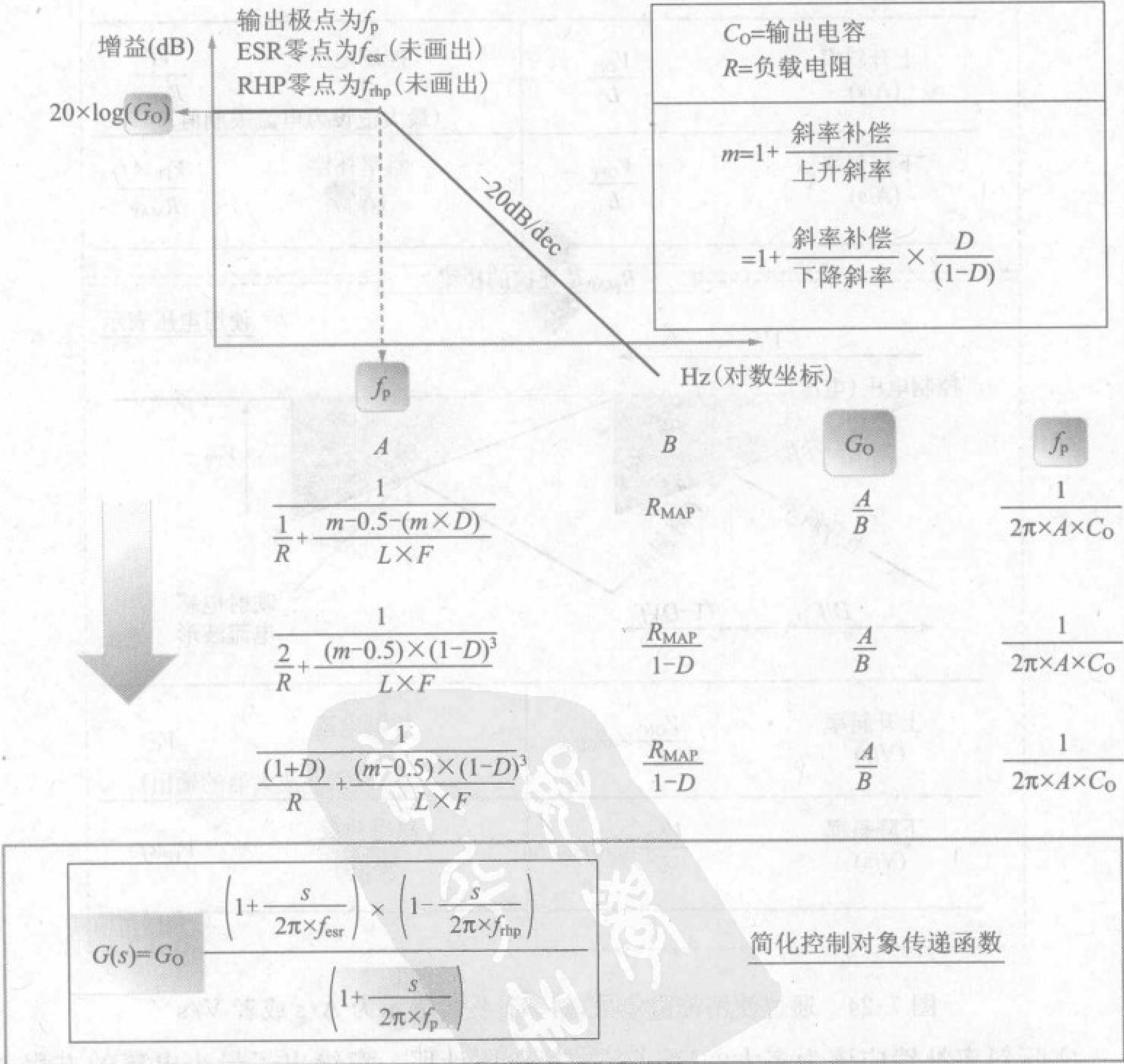


图 7-25　电流模式控制的简化控制对象传递函数

在简化模型中，所有拓扑的调节器传递函数只剩下一个单极点。这个极点来自于输出电容和负载电阻（“输出极点”）。当这个单极点与不可避免的零极点（来自于运算放大器的积分部分）相结合时，整个环路增益将以－2 的斜率下降（在输出极点之后）。因此，只需要一个单零点来抵消输出极点的一部分，最终就可在穿越频率处得到－1 的斜率。进一步地，这个零点可用 2 型补偿网络来获得（2 型补偿网络中，用一个极点来抵消 ESR 零点）或者使用 ESR 零点。若使用 ESR 零点来抵消输出极点，必须确保 ESR 零点频率小于穿越频率。这样就间接使得我们把穿越频率移到更高频率处（但不能靠近开关频率的一半）。若这样做，那可能只需使用 1 型补偿网络，因为现在的补偿网络中甚至不需要其他零点，除了必不可少的零极点。

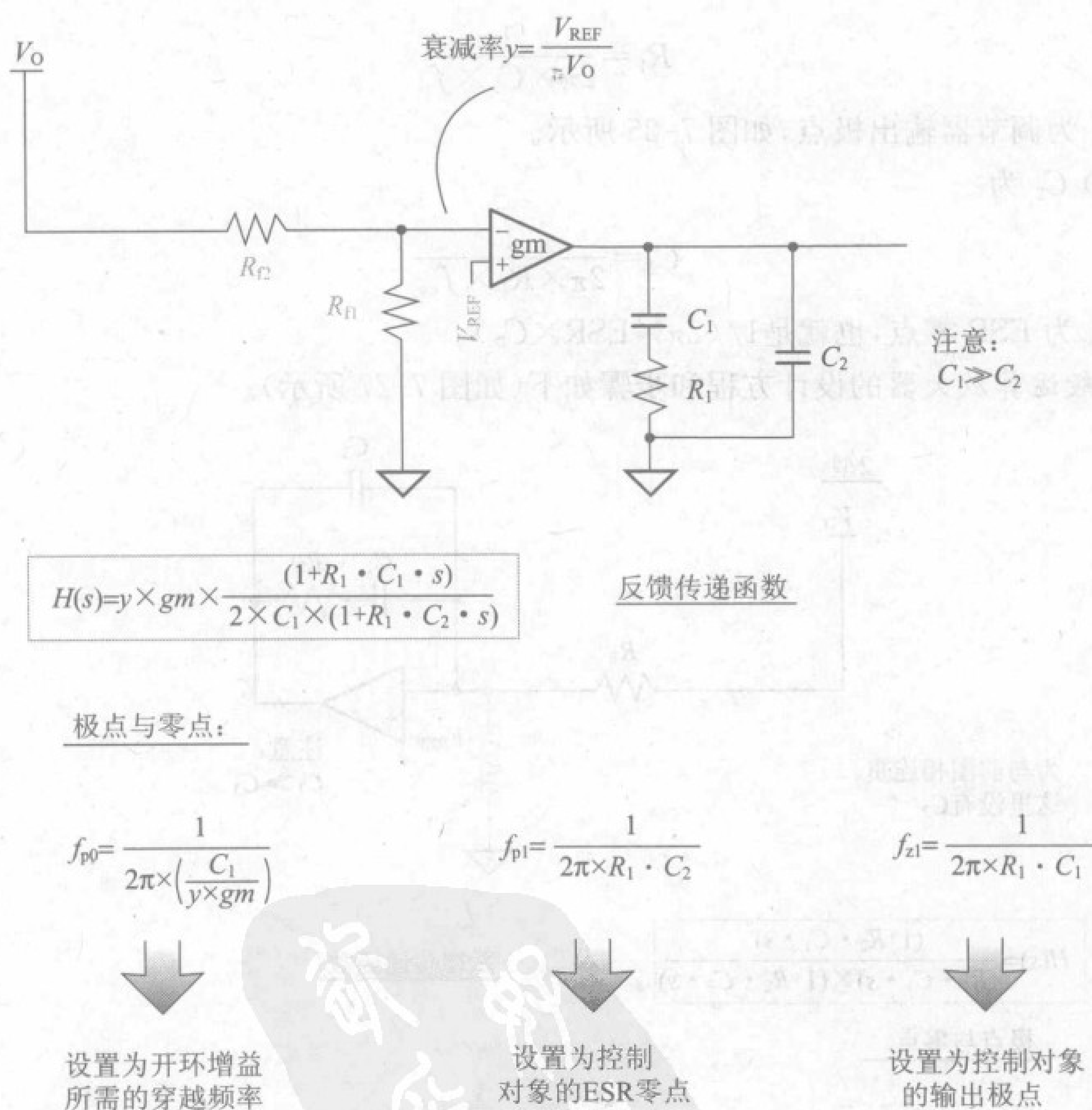


图 7-26 电流模式控制跨导运算放大器

跨导运算放大器的设计方程和步骤如下（如图 7-26 所示）。

（1）选择穿越频率 f_{cross}。虽然我们习惯把穿越频率设置在三分之一的开关频率处，但必须确保穿越频率小于 RHP 零点频率（关于 RHP 零点的方程前文有介绍，此处仍适用）。

（2）我们再次发现，当画开环增益波特图时，积分器的增益将垂直移动 G_O（调节器直

流增益)。因此,利用图 7-6 下图所述方法,可得出 f_{p0},f_{p0} 超前(开环增益)穿越频率。因此

$$f_{p0}=\frac{f_{cross}}{A/B}$$

其中 $G_O=A/B$,如图 7-25 所示。

(3) C_1 为

$$C_1=\frac{y\cdot gm}{2\pi\times f_{p0}}$$

其中 y 为"衰减率",如图 7-26 所示。

(4) R_1 为

$$R_1=\frac{1}{2\pi\times C_1\times f_p}$$

其中 f_p 为调节器输出极点,如图 7-25 所示。

(5) C_2 为

$$C_2=\frac{1}{2\pi\times R_1\times f_{esr}}$$

其中 f_{esr} 为 ESR 零点,也就是 $1/(2\pi\times ESR\times C_0)$。

一般运算放大器的设计方程和步骤如下(如图 7-27 所示)。

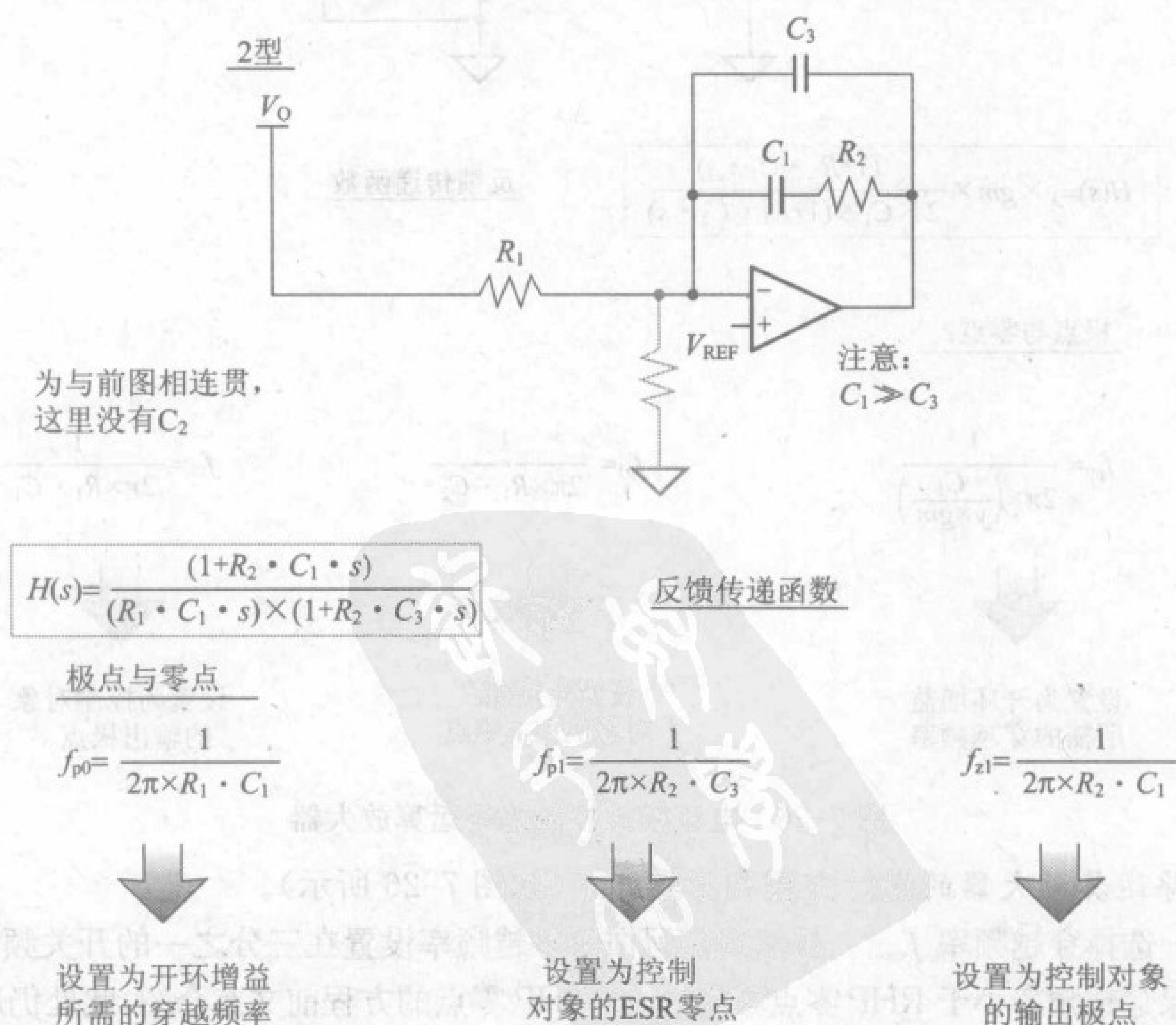


图 7-27　电流模式控制普通运算放大器

(1)选择穿越频率 f_{cross}。虽然我们习惯把穿越频率设置在三分之一的开关频率处，但必须确保穿越频率小于 RHP 零点频率。关于 RHP 零点的方程前文有介绍，此处仍适用。

(2)我们再次发现，当画开环增益波特图时，积分器的增益将垂直移动 G_0（调节器直流增益）。因此，利用图 7-6 中下图所述方法，可得出 f_{p0}，f_{p0} 超前（开环增益）穿越频率。因此

$$f_{p0}=\frac{f_{cross}}{A/B}$$

其中 $G_0=A/B$，如图 7-25 所示。

(3)C_1 为

$$C_1=\frac{1}{2\pi\times R_1\times f_{p0}}$$

当设置分压网络时，R_1 就已经选定了。

(4)R_2 为

$$R_2=\frac{1}{2\pi\times C_1\times f_p}$$

其中 f_p 为调节器输出极点，如图 7-25 所示。

(5)C_2 为

$$C_3=\frac{1}{2\pi\times R_2\times f_{esr}}$$

其中 f_{esr} 为 ESR 零点，也就是$1/(2\pi\times \mathrm{ESR}\times C_0)$。

上面的设计过程对所有的拓扑都一样。我们使用了图 7-25 方框里提供的一些公式。注意，对所有拓扑，L 为变换器的实际电感（而不是标准模型中的“等效”电感）。



第8章
EMI基础——从麦克斯韦方程到CISPR标准

电源设计者们最终会发现，造成电源在最后时刻仍可能返回重新设计阶段的因素有热问题、安全问题，或是难缠的EMI(电磁干扰)问题。第一个问题相对容易解决，方法是使用更多的铜、更好的散热器，改善通风条件。安全问题也可以解决，只要设计过程更细心，如恰当地使用热缩管套、扎带、应用热熔胶及RVT(室温硫化，如硅胶)等。但是我们会发现，EMI是个名副其实的“气球”，若试图在发射频谱的一边“推”它，那么它就会在另一边“爆破”。当好不容易达到传导发射干扰要求时，却发现超出了辐射干扰限制而不能满足要求，反之亦然。此外，令人沮丧的是，一些被认为很有效的抗干扰措施(如Fair-Rite公司的磁珠)有时似乎也起不了多大作用。于是我们非常清楚，若产品不能达到EMI要求，就不允许在市场上销售。

不能很好地理解这一对功率变换领域非常重要却又较难理解的部分的原因是，信号完整性工程师用于描述EMI的一些术语和概念在功率领域中的使用过于随意。尽管安规有很大的相似性，但是细节上仍有很大差别。这可能就是为什么一些EMI常见问题解答和“EMI FAQ”辅导手册作用不大的原因。这种普遍的无助感最终演变为关于EMI的一种普遍观点，EMI是神秘莫测的。实际上我们将会知道，真正需要的仅是对高中物理、简单数学以及对所有“功率”概念有清晰理解。

EMI被认为是颇具挑战性的领域，部分原因是它涉及许多特征难以量化的寄生参数，它们都有显著影响，因此针对具体器件的调整是不可完全避免的。但若对EMI有清晰的了解，就可避免主要部分的重新设计。显然，若发生以上情况的话，项目的完成不可能等待工程师学好主要电路的EMI，因此尽早尽量深入地了解功率变换的EMI非常重要。否则将会付出包括误工、重新设计以及花在测试实验室的大量无成果、高成本的时间的高额代价。

8.1 标准

大多数国家的安全和EMC(电磁兼容)标准通常是合在一起的。CE认证(即欧洲共同体认证)就是一个例子。另一例子是CCC认证(中国强制认证)。大体上说，在相

关地区销售的产品必须有这些认证标志，并被认为是同时符合安全和EMC标准的。但美国的安全和EMC标准是分开的。UL认证（美国保险商实验室）表示符合产品安全标准，而FCC认证（美国联邦通信委员会）则表示符合电磁干扰标准。但EMI仅是EMC内容中的一项（如图8-1所示）。与欧洲不同，美国关于EMC"敏感度"方面的界定更多是依赖于市场而非法律。而日本的情况是，虽然存在EMC规定，但它只是针对IT（信息技术）设备（亦称为ITE）。此外，实际是否要附加相关认证（称为VCCI认证，即日本电波障害自主规制协议会）实际上是完全自愿的。但是必须意识到无论所有这些EMI/EMC/安全认证是否为地区/国家法律所要求，它们越来越被市场视为产品质量的标志。因此，尽管有些认证是出于自愿的，但实际市场压力已使之成为必然。

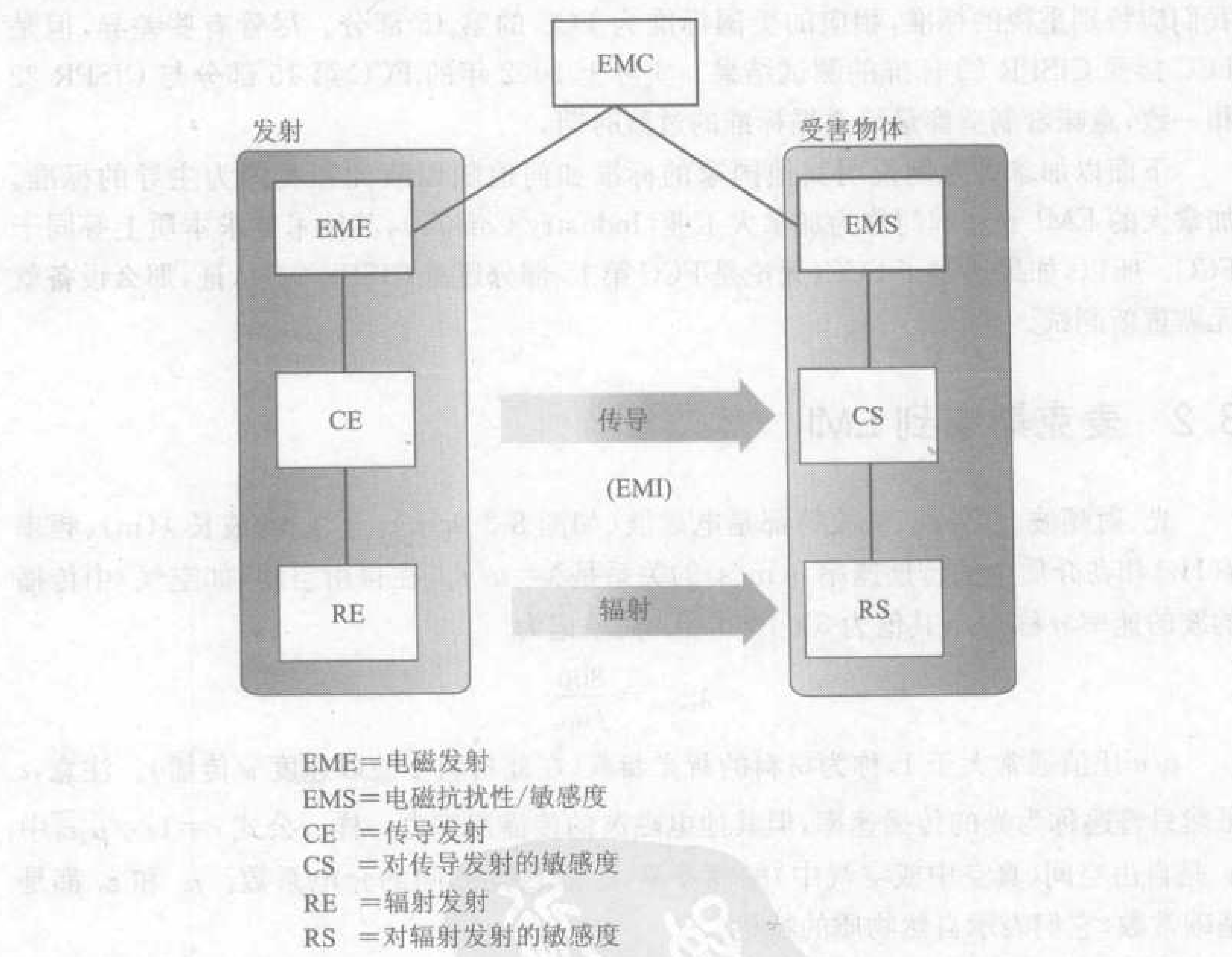


图8-1　EMI/EMC树型图（发射和敏感度）

电源工程师应研究这些标准和规定的细节到何种程度呢？道路无疑是曲折的，因为标准本身在不断地变化。即使本质内容一样，不同国际标准之间的差别仍可能很大。即使那些已经接受了统一标准的地区，仍可能有国家间或区域间的"不同版本"。即便假设标准完全相同（目前确有这样的趋势），所有国家的认证也不大可能会完全一致。总而言之，本书或其他任何地方都不可能给出一成不变的标准和认证信息。因此，及时与有资格认证的测试实验室或者咨询师的交流是非常必要的。除此以外，工

程师还应该安排时间来学习EMI/EMC工程应用方面的知识，因为测试实验室实际上不能提供非常具体的指导。

但工程师们仍应清楚在工程上要怎样才能达到必要的兼容性，还要尽可能地简单和划算。好在正如前文提到的，尽管当前的规定版本众多，但明显存在着稳定地朝着一系列普遍接受的(统一的)标准发展的趋势。先前提到的所有国家和地区，以及其他大部分国家的EMI/EMC标准实际上越来越趋向于著名的欧洲标准(即使不是完全一样)。注意，以前那些熟悉的准则或标准缩写为VDE、CISPR、IEC和ISO，逐渐变成一系列缩写为EN的泛欧洲标准。一般电源工程师几乎可以只考虑欧洲EMI标准中的EN 550022(针对IT设备)。该标准最初(实际上至今依然沿用)被称为CISPR 22，它是我们应特别重视的标准，相应的美国标准为FCC的第15部分。尽管有些差异，但是FCC接受CISPR 22标准的测试结果。实际上2002年的FCC第15部分与CISPR 22相一致，意味着制造商最终遵循标准的过渡时期。

下面以加拿大为例说明其他国家的标准如何追随以欧洲和美国为主导的标准。加拿大的EMI管理部门称为加拿大工业(Industry Canada)，其技术要求本质上等同于FCC。所以，如果通过了FCC(无论是FCC第15部分还是CISPR 22)认证，那么设备就无需重新测试。

8.2 麦克斯韦到EMI

光、射频波、红外线、微波等都是电磁波(如图8-2所示)。它们的波长λ(m)、频率f(Hz)和在介质中的传播速率u(m/s)的关系是$\lambda=u/f$。在自由空间(如空气)中传播的波的速率u称为c，其值为3×10^8m/s。简单记为

$$\lambda_{\text{meters}}=\frac{300}{f_{\text{MHz}}}$$

c/u比值通常大于1，称为材料的折光指数(在此材料中波以速度u传播)。注意，c虽然只普遍称为光的传播速率，但其他电磁波的传播速率也一样。公式$c=1/\sqrt{\mu_0\varepsilon_0}$中$\mu_0$是自由空间(真空中或空气中)的磁导率，$\varepsilon_0$是自由空间的介电系数。$\mu_0$和$\varepsilon_0$都是基础常数，它们表示自然物质的特性。

我们在物理课上学过，如果电子设备尺寸接近于$\lambda/4$，那么它就极易发射(或者接收)相应频率的电波，这正是收音机天线的原理。注意，虽然电视天线关于它与电缆的相接点对称且总长度为$\lambda/2$，但实际上它每一边只有$\lambda/4$(有效接收长度)。当天线远比最佳的$\lambda/4$短时会怎么样呢？其实，天线短于$\lambda/10$时仍相当有效，这就解释了为什么在汽车上(固定长度的)鞭状天线可以很好地接收几乎所有的FM频道。但当天线远比$\lambda/4$长时又会怎么样呢？在这种情况下，可以把天线当成已经钳位于$\lambda/4$，剩下的长度基本上是多余的。因此，用长度来衡量天线的效率是不恰当的。

把仪器插头插到交流电网插座上时，其输入电缆(交流电源线)与建筑的配电线结

合，形成天线。这会产生很强的辐射干扰，影响附近其他设备工作。除辐射途径外，发射还可以通过电网线路来传导干扰，直接影响其他插在插座上的装置。因此，所有EMI规定标准都有关于辐射发射和传导发射的限制。

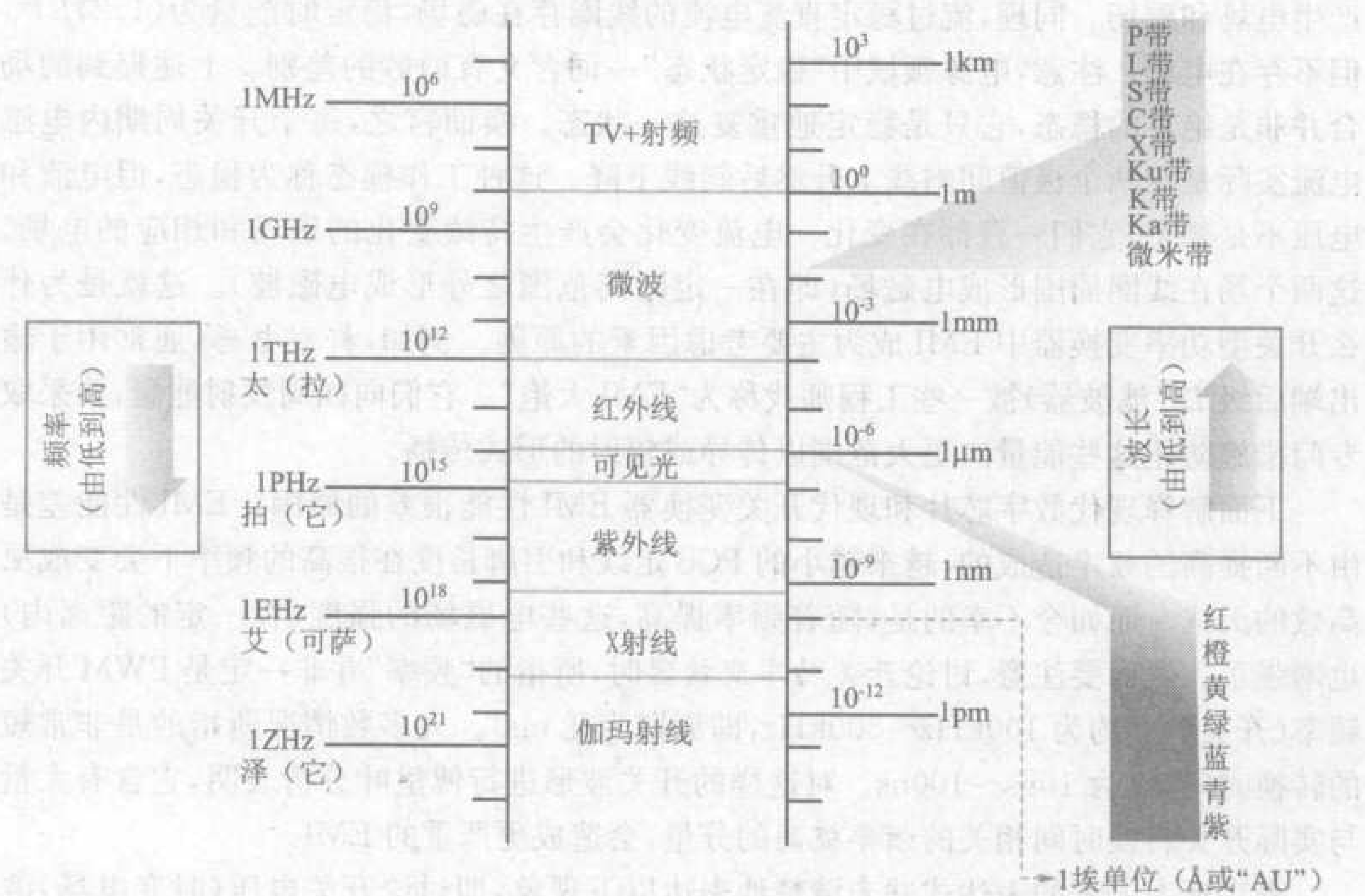


图 8-2 电磁环境

我们已经意识到，武断地说连接线的长度或者某 PCB(印制电路板)走线"太长"或"太短"是不合适的，因此这不是我们所观察到的顽固 EMI 尖峰的原因。此外还应了解，天线既可以做好的发射器，也可以做好的接收器。因此有些情况下原本由输出线产生辐射随后会进入输入电缆(通过辐射)，并由此传导到建筑的供电线路(或/和再次辐射)。实际上我们会发现，对辐射频谱和传导频谱来说，输入线和输出线通常是感生大量高频 EMI 噪声的原因。

当线路与含现代高速数字芯片的电路耦合时，线路长度可能造成的问题便会完全不一样。这些芯片本身就是很强的 EMI 发射源，加上非故意而形成的天线，如周围的 PCB 线路和其他连线，以及潜在的各种电路板、元件和封装寄生效应，EMI 问题将更为严重。这都可以由麦克斯韦定律解释！

麦克斯韦定律表明，时变电场(E 场，A/m)会产生磁场(H 场，A/m)，反之亦然。更为人熟知的法拉第感应定律(没有法拉第感应定律，世界上就没有变压器)实际上是麦克斯韦四个归一化公式中的第一个。当磁场源和电场源开始随时间变化时，电场和磁场开始同时出现。这些场在一定距离之外结合形成电磁波，(以光速)在空间中传播。

所有充满电的电容两极板间都存在电场，储存的能量为$(1/2)CV^2$。但由于一旦充电完毕就不会有电流流动(忽略漏电流)，所以极板间不可能存在相关的磁场。但在电容充电过程中(即电容电压从零上升到稳定值)由于有充电电流流过，这一过程会同时产生电场和磁场。同理，流过稳定直流电流的线圈存在磁场，稳定时能量为$(1/2)LI^2$，但不存在电场。注意，电源领域中"稳定状态"一词含义有微妙的差别。上述提到的场合并非是绝对的稳态，它只是稳定地重复这一状态。换而言之，每个开关周期内电感电流实际是在两个极值间斜线上升然后斜线下降。这种工作模态称为稳态，但电流和电压不是稳态，它们一直都在变化。电流变化会产生持续变化的磁场和相应的电场。这两个场在线圈周围形成电磁场(即在一定距离范围之外形成电磁波)。这就是为什么开关型功率变换器中EMI成为主要考虑因素的原因。例如，杆形电感(通常用于输出端后级LC滤波器)被一些工程师戏称为"EMI大炮"。它们向四周发射能量，要采取专门措施防止这些能量向更大范围以传导或辐射的形式传播。

下面解释现代数字芯片和现代开关变换器EMI性能很差的原因。EMI性能差是由不断提高的频率造成的，越来越小的PCB走线和引脚长度在很高的频率下会变成更高效的天线。而如今不幸的是，随着频率提高，这些电磁场的强度(在一定的距离内)也增强了。然而要注意，讨论开关功率变换器时，所指的"频率"并非一定是PWM开关频率(开关频率约为100kHz～500kHz，即周期为几ms)。大多数情况所指的是非常短的转换时间，仅为10ns～100ns。对这样的开关波形进行傅里叶分析表明，它含有大量与实际开关转换时间相关的频率极高的分量，会造成更严重的EMI。

麦克斯韦方程的表达式并未清楚地表达以下现象，即讨论开关电压(时变电场)波形和讨论开关电流(时变磁场)波形是一样的，它们的方程互补且非常相似。此外，这两种场在很远的距离之外互成比例并形成电压或电流电磁波，其传播距离非常远。如果能"去掉"电磁波中的其中之一(电场或磁场)，那么整个电磁波就不复存在。

尽管电磁波电场与磁场的幅值随着与发射源之间距离的增大而衰减，但在足够远距离之外的任意点，电场和磁场的幅值比为恒定值。比例常数取决于传播材料，$E/H=\sqrt{\mu/\varepsilon}$。这里$\mu$是传播材料的磁导率，$\varepsilon$是其介电常数。注意，$\varepsilon$为磁参数$\mu$对应的电模拟量，$\mu$表示给定材料能被外部磁场磁化的程度。我们还注意到$E$的单位为V/m，$H$的单位为A/m，故E/H的单位为V/A，即电阻的单位Ω。空气或真空(自由空间)中的$E/H=\sqrt{\mu_0/\varepsilon_0}=120\pi=377\Omega$。上式中磁导率和介电常数的下标"0"表示自由空间。

离发射源很近(与其对应的EMI波波长相比)的场不遵循上述规律。图8-3列出了这些所谓的"近场"可能的阻抗范围(近场定义为离源距离小于$\lambda/6$的区域)。图中数据与"电场阻抗高"而"磁场阻抗低"的通俗说法一致。PCB上的小电流环走线会产生磁场，而铜带或金属带(如散热器)上电压变化时会形成电场源。当然，只要是时变，磁场就会产生电场，而电场也会产生磁场。但只有在很远的距离外电场和磁场才会互成比例并形成电磁波。

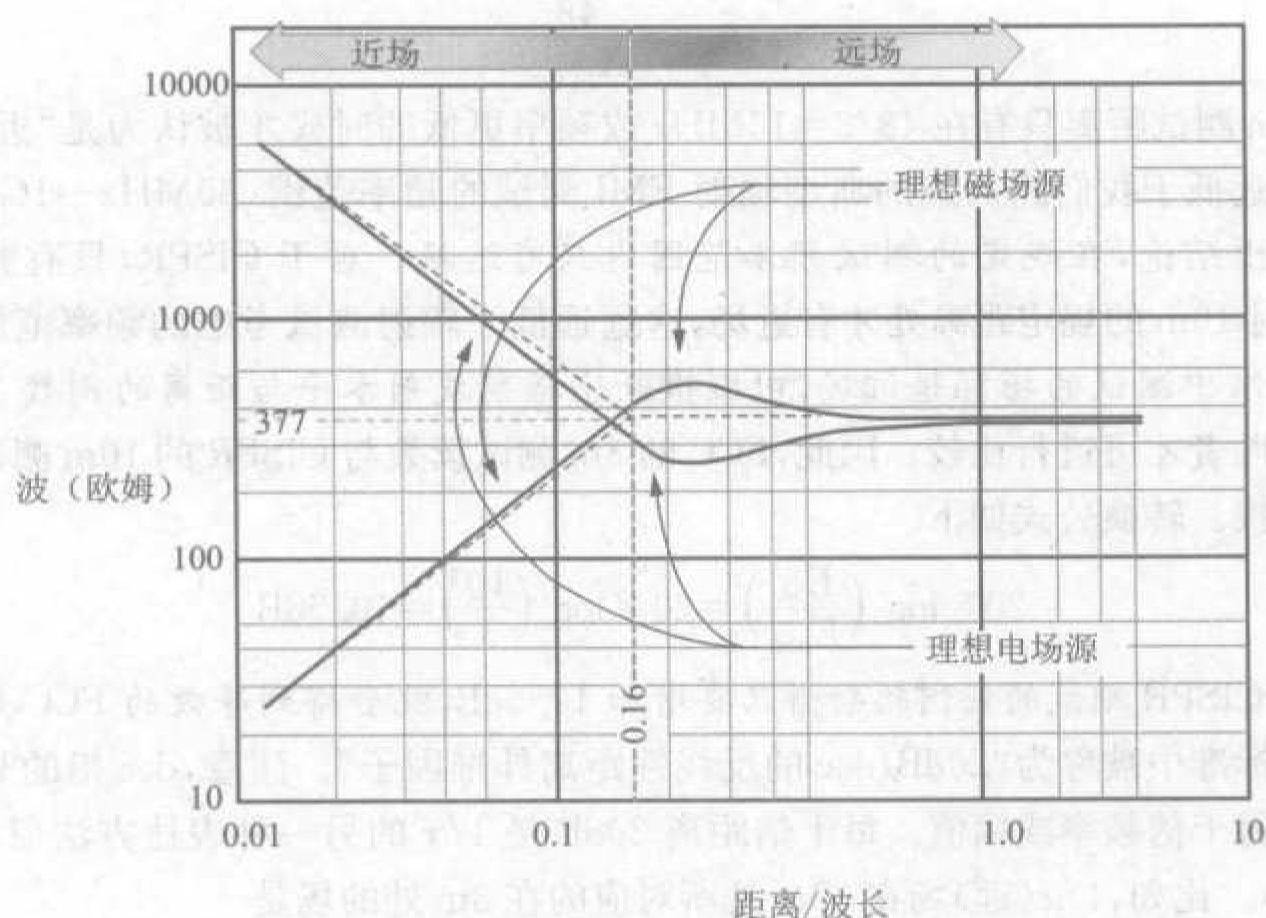


图 8-3 自由空间中的阻抗

下面举一个实际例子说明尺寸很小的电路会造成很大的 EMI 问题。分析一个电流环(直径≪波长),其包围的面积为 A(单位 m^2),流过的交流电流幅值为 I(单位 A),频率 f(单位 Hz)。它的场可以分为近场($x<\lambda/2\pi$)和远场($x>\lambda/2\pi$)。计算含有此环路的平面上离该环中心距离 x 处的远场(电磁波)表示为

$$H=\frac{\pi\cdot I\cdot A}{\lambda^2\cdot x}\text{A/m}$$

$$E=377\cdot\frac{\pi\cdot I\cdot A}{\lambda^2\cdot x}\mu\text{V/m}$$

其中 $E/H=377\Omega$ 是自由空间中的波阻抗,或固有阻抗。场强随波长变短(频率增加)而增加。注意,远场的 E 和 H 与距离的倒数成正比。但当场离电源或磁源越来越近时,场分量与 $1/x$、$1/x^2$、$1/x^3$ 成正比。但更重要的是,电场与距离的关系不再等于磁场与距离的关系。因此它们的比值随距离的减少而不断改变,形成(近场)电磁场(而不是波)。

在标准辐射 EMI 测试中,频率的具体测试范围是 30MHz 及以上(通常高达 1GHz)。天线放在离被测装置规定距离处以感应其产生的场。FCC 规定的距离是 3m,而 CISPR 的要求则是 10m。下面来看为什么实际上两者并无冲突(通常情况下)。

近场和远场的分界处与源的距离如下列公式所示

$$\frac{\lambda}{2\pi}=\frac{c}{f}\times\frac{1}{2\pi}=\frac{3\times10^8}{30\times10^6\times2\pi}=\frac{10}{2\pi}=1.6\text{m}$$

注意 $\lambda/2\pi=0.16\lambda$,如图 8-3 所示。为了更容易记住上述关系,假设近场和远场的分界处为 X(单位 m),则对应频率(MHz)为

$$f_{\mathrm{MHz}}=\frac{48}{X_{\mathrm{meters}}}$$

故3m测试距离只有在48/3=16MHz或频率更低的时候才被认为是“近场”的范围。但这远低于我们感兴趣的典型辐射EMI测试的频率范围(30MHz～1GHz)。因此可以得出结论，在规定的测试频率范围内只有远场。对于CISPR，只有频率低于4.8MHz时10m的规定距离处才有近场，这远远低于辐射测试考虑的频率范围。所以这两种标准中测试的场都是远场，可以推断出辐射发射水平与距离的倒数$1/x$成比例。这样两者才可进行比较。因此，FCC的3m测试读数与CISPR的10m测试读数可以互相转换。转换公式如下

$$20\times\log\left(\frac{E_{3\mathrm{m}}}{E_{10\mathrm{m}}}\right)=20\times\log\left(\frac{10}{3}\right)=10.5\mathrm{dB}$$

所以CISPR测试的任何辐射谱只要增加10.5dB，就会得到等效的FCC频谱。这种改变在标准中被称为“20dB/dec的反线性距离外推因子”。注意，dec指的是每十倍距离而非每十倍频率或幅值。每十倍距离20dB是$1/x$的另一种表达方法($1/x^2$就是40dB/dec)。比如，$1/x$(远)场在30m处所对应的在3m处的场是

$$20\times\log\left(\frac{E_{3\mathrm{m}}}{E_{30\mathrm{m}}}\right)=20\times\log\left(\frac{30}{3}\right)=20\mathrm{dB}$$

CISPR 22也认为如果在10m处周围噪声水平太高的话，那么可以在3m处测试，测试结果加10.5dB作为10m测试的限制。

我们还注意到，通常辐射测试只要测试电场即可，因为知道电场便可知道磁场(与电场成比例)。当然，定义近场和远场时假设源为一个点。所以，特别是3m测试时，有必要进一步证明所测试的范围内是否的确只有远场。

8.3　敏感度/抗扰性

再看图8-1，我们可以发现当干扰源影响到附近装置(受害者)工作时，可能是因为受影响的装置对EMI过度敏感。所以要向预期的客户保证其设备或装置不会因为附近的人用电动剃须刀或者吸尘器而工作异常，举个例子，政府建议(如美国)或要求(如欧盟)装置要能承受一定的外来EMI，或至少让用户事先清楚知道。既然所有规则都要用于不论大小的所有设备，包括EMI发射源本身，任何设备就都不允许发射过多EMI或是对EMI太敏感。因此这些法规是双方面的，它们被视为电磁兼容的核心思想。

EMC(电磁兼容)定义为设备或系统在电磁环境中共同工作的能力(正如我们共享高速公路)。设备应该令人满意地工作，而不会感生(发射)或被其他设备干扰。注意，装置对电磁场的敏感度被描述为抗扰性(immunity)而不是敏感度(susceptibility)。

根据设备所处环境影响对其所受干扰量及其可接受性的定义，EMI限制基本被分为两个基本应用类别

☐A类,对应于商业/工业仪器/环境。

☐B类,对应于家用或者住宅设备。

显然B类限制更为严格。实际上它比A类限制大概低10dB。发射水平的实际幅值比大约为1∶3。

与A类和B类发射限制一样,抗扰性也分为不同水平。制造商通常会给出其设计设备所满足的容忍水平。根据某些具体测试干扰信号,敏感度/抗扰性水平一般分为以下几项。

☐A型:测试过程中性能没有下降到制造商给定的水平(通常是正常工作性能水平)之下。

☐B型:虽然测试中性能可能有所下降,但是当测试停止后能够自动回到正常性能状态,并且无储存信息丢失,或者工作特性的任何改变。

☐C型:测试时要求有操作员(非技术人员)参与和采用常用的控制(比如外部的复位拨动开关)后才能恢复到正常性能。

☐D型:不可恢复性失效(有可能是永久性损坏)。包括上面3类抗扰性水平以外的所有情况。

注意:法规对有些情况的解释不是很清晰。因此不同的咨询师可能给出有不同的意见。举个例子,给一个工业应用设备供电的电力线同时给附近住宅区供电,情况会如何呢?我们应该按A类还是B类设计呢?在这种情况下,为了避免最后时刻的延期和可能的重新设计,一般我们宁可谨慎一些,也就是说我们一开始就应按照B类来设计。

8.4 一些与成本相关的经验

下面简单讨论不同标准下可能的成本。

☐数码设备的FCC频谱(目前)从450kHz开始,而相应的CISPR/EN规定从150kHz开始,故FCC用相对小且便宜的滤波器即可。

☐CISPR/EN A类兼容性要求滤波器的容量至少是FCC的两倍,因此这种滤波器增加的成本高达50%。

☐CISPR/EN B类兼容性要求滤波器的容量至少是FCC的3到10倍,成本增加高达4倍之多。

注意:CISPR限制用于230VAC电网电压,而FCC限制是在美国电网电压(116VAC)下测试的。对于给定的输出功率,当输入电压低的时候输入工作电流就会大。因此美国电网中工作的设备需要用铜丝更宽的滤波扼流环,成本会因此增加。

8.5 组件的EMI问题

EMC一般考虑的是整个系统,因为从法律的角度来说,EMC只是应用于终端设

备。所以作为系统组成部分的电源(也叫做"OEM"电源或"组件",例如台式电脑中的电源)不像独立的电源,它本身不一定要满足EMI/EMC标准。因此最终的EMC测试取决于系统制造商。举个例子来说明组件离线式电源(前端变换器)。系统输入端的EMI显然有很大一部分是来自于电源,所以电源本身显然不能产生比整个系统所允许的限制更多的EMI。还应记住,当电源整合到系统时,电源和系统的其他部分会有一些难以预料的相互影响——通过连接器、线路、机架、地等等。所以最终的EMI不一定只是不同组件的EMI的算术和(单位dB)。记住这点,系统制造商就更有可能要求前端变换器的EMI比要求值低6～10dB。这就能给电路的其他部分和意料之外的相互影响留有一定的余地。此外,认证实验室也会要求呈交的样品比允许的限制至少低2～3dB,以此为接下来的生产留出裕量。综上所述,前端OEM变换器实际上不是要达到规定的EMI限制,而是要做得更好才行。

位于装置内部且位置较里面的DC-DC变换器又会如何呢?还没有可依据的相应EMI/EMC标准。因为它们的前端可能有很多电路和滤波器、浪涌抑制器、熔断器、电容、过冲限幅器等等(例如前端电源),所以通常要有合适的(效果良好的)EMI隔离来防止DC-DC变换器的噪声通过传导干扰传到交流电线上去。假设总是存在有效的EMI辐射屏蔽(比如接地的金属外壳),那么辐射干扰影响可能不会大。所以典型小功率板载DC-DC变换器不需要有专门的输入滤波器。然而,如果需要滤波器的话,简单的一阶LC电路通常就可以满足要求,甚至用小铁氧体磁珠电感做滤波器就可以了。有时一个这种一阶滤波器就足以很好地为几个并联的变换器滤波。

如今DC-DC变换器模块制造商常常面临着如何设计其产品(没有经过滤波的)输入端EMI频谱的困难。目的是,设计人员做与EMI相关的决定时需要知道这是否是规定所要求的。很多时候就算模块电源已经有了输出EMI描述,出现的问题在于——为什么我们还要测试输出(的EMI)?实际上,老派的电源设计者对输入电缆处噪声的概念有他们自己的理解,因为他们看到输入电缆波形的整流效果非常粗糙,因此会有大量的纹波。他们容易认为输出电压相对比较"平稳",因为输出电压是调节后的DC,所以被认为是"安静"的。但实际情况中,输出端也会产生相当多的低频EMI噪声,这些噪声可能比输入处频率较低的EMI分量更顽固。此外,模块或电源的输出线路与输入一样,也可能是长电缆(如电信和分布式电源网络),会形成宽范围的EMI天线。此外,如前所述,输出辐射干扰可以辐射到输入电缆,从而加剧输入端的问题。

8.6 CISPR 22对电信端口的规定——修订意见

对于是否要拓展CISPR 22的适用范围,使之包括对电信端口的全面强制测试,目前仍存在争议。电信端口的定义是"将要接到电信网络(例如公共开关电信网络,联接服务数字网络)、局域网(例如以太网、令牌环网)和相似的网络"的端口。还有一种可能是其他产品标准开始要求所有信号线都要参照这些测试。原计划新规定在2001年

生效，后来计划 2003 年生效，但是都被连续推迟了。其中，主要障碍是新测试所要求的特殊 ISN(阻抗稳定网络)——其供应显然不能满足需求。注意，更简单易得的 ISN，即 LISN(Line Impedance Stabilizing Network，线路阻抗稳定网络)，已经普遍用于测试离线式电源的输入。其工作原理是在每条输入电线和大地之间放置 50Ω 阻抗，以此近似模拟典型的线路阻抗。但是新的电信 ISN 要求阻抗增加到 150Ω，这更能反映典型数据网络上的实际阻抗。

越来越明显的是，最终规定会对所有板载功率转换器和电信设备的电源(离线式或是其他的)有很多其他的 EMI 要求。因此，在不久的将来，我们很快会像现在按惯例测试每个电源的输入一样测试它们的输出。实际上，现在很多大的电信设备制造商主动地使其电信电源的输入和输出都满足 CISPR 22 限制。当然，除了 ISN 外，它们还用更容易得到的输入 LISN 来测试输出。



第 9 章 传导 EMI 限值及测量

本章将讨论“共模”及“差模”噪声的概念和规定的传导发射限值及其测量技术。

9.1 差模和共模噪声

我们最初将给出这些参数的传统描述，并逐渐讨论这些概念应用到开关变换领域后可能带来的某些细微变化或大变化。

传导发射可以分为两大类。

- □ 差模(differential mode, DM)，也称为对称模式(symmetric mode)或普通模式(normal mode)。
- □ 共模(common mode, CM)，也称为不对称模式(asymmetric mode)或接地泄漏模式(ground leakage mode)。

如图 9-1 所示，L 表示火线(或相线)，N 表示中线，E 则表示安全地，或简称地，EUT 表示被测设备。注意，地是用 IEC 中保护地的符号(周围有一个圆)来表示的，有时候也被标为 PE。DM 噪声产生源在 L 和 N 之间，它会在这两根线之间产生电流 I_{dm}。在地连接处没有该噪声源产生的电流。

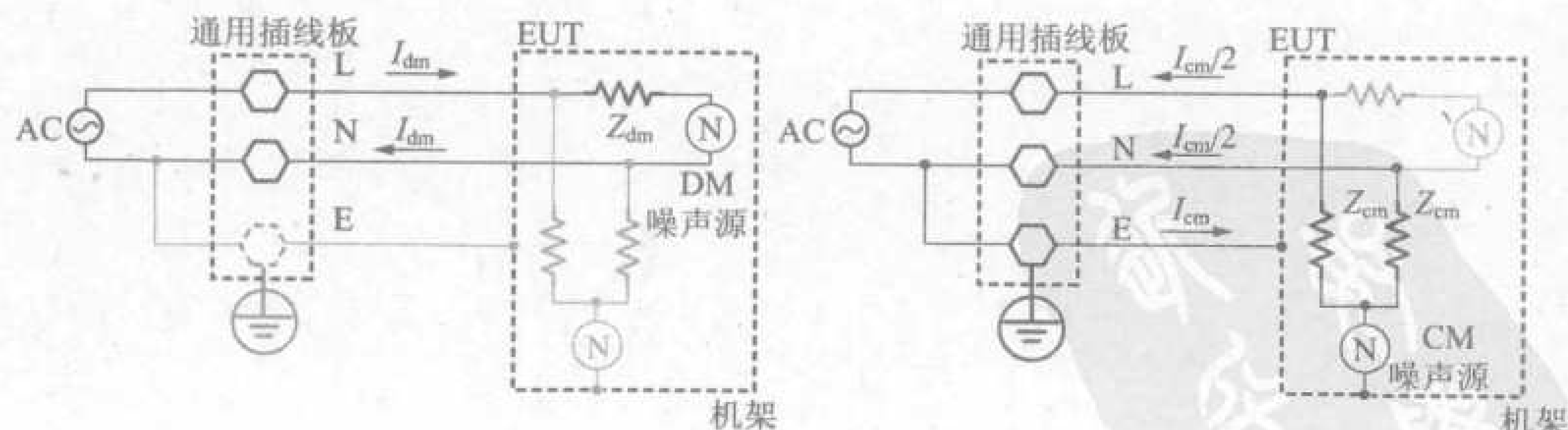


图 9-1 差模和共模噪声

注意：图 9-1 中差模噪声电流方向并非固定的。它也可以反方向流动，也就是说既可以从 L 线流入，也可以从 N 线流入，然后从另一根线流出。实际上，离线式电源每半个交流周期电流方向都会改变。

注意：设计者一定要意识到，电源交流输入工作电流在某种意义上也是差分电流，因为它从L或N线流入，从另一根线流出。然而，图9-1中 I_{dm} 并不包含这一分量。这是因为工作电流虽然是差分的，但并不被当作"噪声"。此外，它的频率很低(两倍工频——100Hz或120Hz，因此接近于直流)。它的谐波远比标准传导EMI限制曲线(150kHz～30MHz)要低。然而，工作电流会使噪声滤波扼流环直流偏置，反过来影响其他EMI滤波器的性能(还会影响电流探头的性能)。所以，虽然我们可以忽略交流(电网)分量，但是它依然会对高频输入滤波器产生间接影响。

在图9-1中，共模噪声源的一端接地，另一端对L线和对N线的阻抗相等。它也可能给L线和N线引入相等的噪声电流——方向也相同，但要注意假设前提是线路阻抗相等。我们知道，阻抗不平衡时会(在L线和N线)产生"不对称共模"电流分量，也就是实际电源中的共模情况。还要注意的一点是，"不对称共模"等效于实际共模和一些差模的和(稍后将会讲解)。

注意：因为共模噪声常常被称作不对称(asymmetric)，所以最好把这种工作模式称作非对称(non-symmetric)，而不是不对称。

工程师常常会不自觉地忽略出现在变换器输出端的共模噪声，所以典型输出噪声和纹波测量都是差分的，我们花很长时间来将示波器探头正确地放置在输出端子上(使探头地线距离最短)来避免检测到共模噪声。但是假设变换器给子系统供电(而不是阻性"假负载")，那么从子系统输入端看进去，我们几乎不能得到相等的(平衡的)阻抗(例如输入端子对地阻抗)，因此所有先前在变换器输出线上出现的"共模"噪声对子系统来说都是差分输入电压纹波(高频)。换言之，当线路阻抗不平衡的时候，共模噪声被转换成差模噪声。因此当子系统的输入滤波器不平衡时(比如两根线中只有一根有扼流环)，情况变得更糟就不足为奇了。而且子系统任何共模噪声抑制比(CMRR)都不起作用。子系统常常有前端线间输入电容来对这些输入差模噪声去耦，但是最后子系统会工作异常。因此最好从产生源着手减少共模噪声，然后再使线路阻抗平衡。后者常常可以通过在子系统的输入端放置平衡的滤波器来得到(例如采用两个电感，即每条输入线上各一个)。

还应注意，就产生本质而言，共模电流通常比差模电流频率高得多，它们也能造成严重的辐射(除了还会与附近元件和电路感性和容性耦合之外)。事实上，经验告诉我们，1m长的导线上仅5μA的共模电流就会超过FCC的B类标准要求。对于FCC的A类标准这一值可以达到15μA。注意，交流电缆的最短长度为1m。

为了避免混淆，我们把流过地的净共模电流称为 I_{cm}(每根线 $I_{cm}/2$)。在相关文献中则被称作 $2I_{cm}$(每根线 I_{cm})。

注意：图9-1中从设备流出(从L线和N线)的共模噪声电流方向并非固定的，方向也可以相反。如差模噪声一样，共模噪声方向亦来回变化，这取决于当时流入的交流电处于哪个半周。

注意：实际交流电源的差模噪声是由摇摆的(脉动的)电流产生的——但差模噪声源与

电压源更为相似。另一方面,共模噪声是由摇摆的电压引起的,但共模噪声源更像是电流源。这正是共模噪声更“顽固”的原因,像任何电流源一样,它们要求有流通的回路。因为其路径包括机架,所以外壳便成了高频天线。

下面用数学方法将L线和N线上检测到的“非对称”电流分解成共模分量和差模分量。首先规定电流的“正”流动方向以避免代数错误。假设在图9-1中从右到左为正方向,而从左到右是反方向。某一方向上流过的电流“I”等于其反方向上流过的电流“−I”(同一根线上)。

假设其中一根线上检测到有从右到左2μA的电流(比如说L线),另一根线上测到有从左到右5μA的电流(N线)。要求由这两个测量值确定共模分量和差模分量。

定义(如图9-1所示)

$$I_L = \frac{I_{cm}}{2} + I_{dm} = 2\mu A$$

$$I_N = \frac{I_{cm}}{2} - I_{dm} = -5\mu A$$

解方程可得

$$I_{cm} = -3\mu A$$
$$I_{dm} = 3.5\mu A$$

这意味着在E线上有从右到左3μA的电流(共模分量),在L线上有从右到左3.5μA的电流(差模分量),在N中电流方向则为从左到右(差模分量)。

假设L线上测到有从右到左2μA的电流,在N线上没有电流。由这两个值求共模分量和差模分量。

同样可以得到

$$I_L = \frac{I_{cm}}{2} + I_{dm} = 2\mu A$$

$$I_N = \frac{I_{cm}}{2} - I_{dm} = 0\mu A$$

解得

$$I_{cm} = 2\mu A$$
$$I_{dm} = 1\mu A$$

因此非对称模式可以被认为是部分不对称(CM)和部分对称(DM)的总和。

9.2 如何测量传导EMI

测量EMI时要用到ISN(阻抗稳定网络)。离线电源需要的则是LISN(线路阻抗稳定网络)——亦称为AMN(人工电源网络)。图9-2为简化原理图。注意,CISPR-22推荐的LISN的详细说明在CISPR-16。

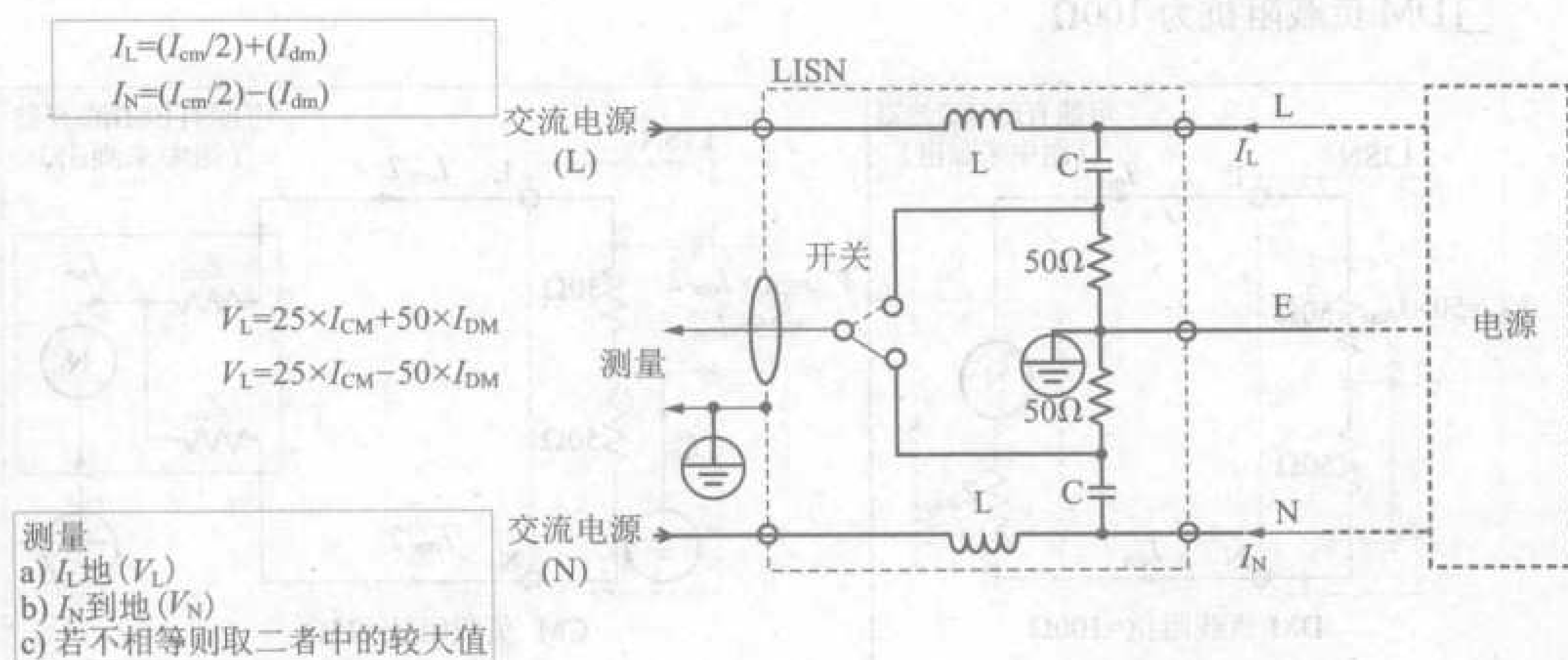


图 9-2 LISN 的简化原理图

LISN 的目的是多重的。

□为电源提供干净的交流输入功率。

□为测量接收器/频谱分析仪提供数据。

□提供稳定、平衡的阻抗(功率源发射出噪声信号)。

□最重要的是,它可以在世界上任何地方重复测量。

注意,从电源噪声产生源来看,其负载是 LISN。

假设所选 LISN 中的电感 L 和电容 C 满足下述要求。

□电感 L 小到不会阻碍(交流)电网电流(50/60Hz),但大到在测试的频率范围(150kHz~30MHz)内相当于"开路"。

□电容 C 小到不会通过交流(电网)电压,但大到在测试的频率范围内相当于"短路"。

注意,图 9-2 实际上并不代表 LISN 本身,但是是计算接收器所收到的噪声水平所必需的等效原理图。因此所示的分量值(即 50Ω 电阻)实际上包括了电缆和接收器的阻抗。测量仪器(分析仪/接收器或示波器等)的典型输入同轴电缆对高频信号表现为 50Ω 的阻抗(因为传输线效应)。所以接收器测量噪声时,如 L 和 E 之间的噪声,LISN 实际上用继电器/开关在相反端子(即 L 和 E)间放置 50Ω 电阻。因此这种情况下 LE 间"50Ω"事实上仅是接收器电缆的输入阻抗。当我们通过这种方式触发开关来测量 V_L 和 V_N 时,随时都能实现线间阻抗匹配。注意,50Ω 阻抗也能模拟典型电线绕组对高频信号的阻抗。这使得测试永远都与电网实际阻抗无关——使之在任何地方都是可重复的。

所测的 V_L 和 V_N 如图 9-3 所示。共模电压等于 25Ω 乘以流入地连接处的电流(如 50Ω 乘以每个引脚的电流)。差模电压等于 100Ω 乘以差模电流。所以 LISN 为噪声产生源提供了以下负载阻抗(在没有任何输入滤波器的情况下)。

□CM 负载阻抗为 25Ω。

□DM 负载阻抗为 100Ω。

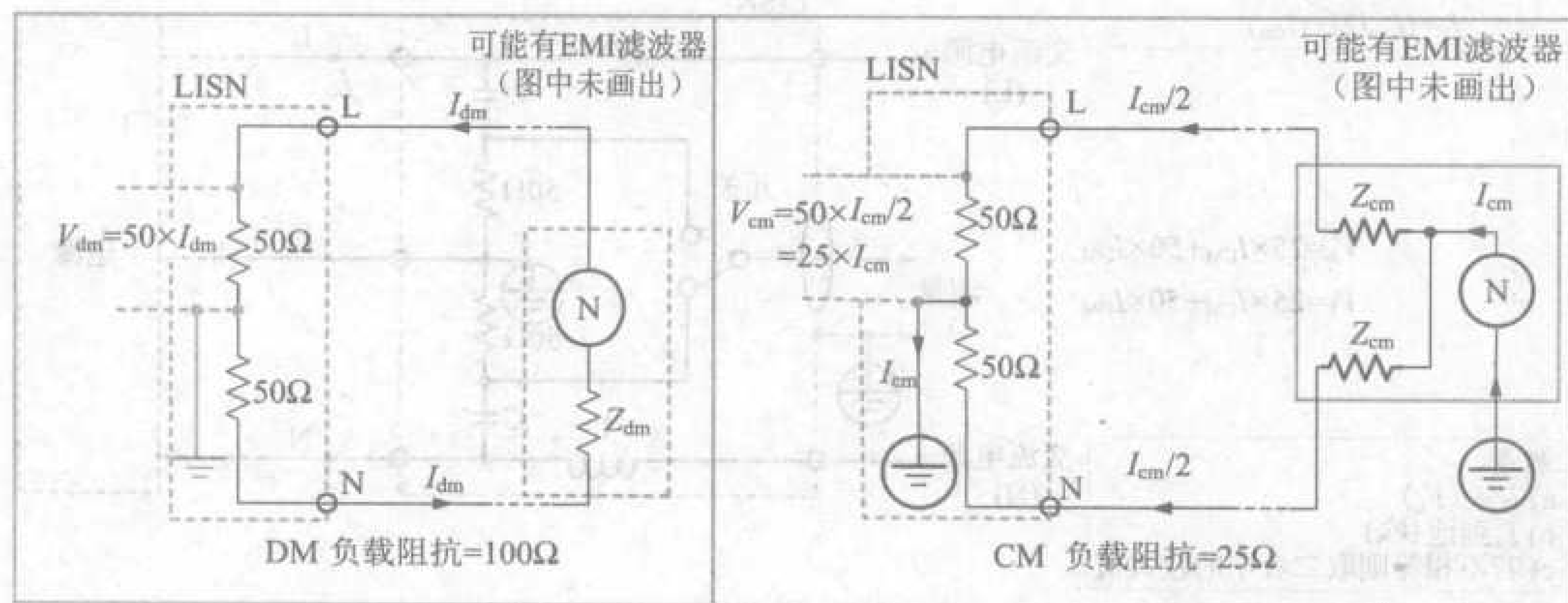


图 9-3　CM 和 DM 噪声产生源对 LISN 的阻抗

断开 LISN 前端面板上的开关时，测量到的噪声电压如下

$$V_L = 25 \times I_{cm} + 50 \times I_{cm}$$

或

$$V_N = 25 \times I_{cm} - 50 \times I_{cm}$$

V_L 扫描和 V_N 扫描分别都要满足限制要求。

但 V_L 和 V_N 扫描的差别在哪里呢？实际上，以上两个公式常会造成相关文献中误导的定义——*如果发射的噪声主要是 DM 噪声，那么 V_L 和 V_N 的扫描看起来几乎是一致的，为发射的噪声主要是 CM 噪声时也几乎一致。V_L 和 V_N 的扫描看起来有差别则意味着 CM 噪声和 DM 噪声同时存在。*然而在离线式电源中这种说法并不为真，因为这意味着 L 和 N 线上的发射在某种程度上是不同的。但是无论从工作电流还是从噪声频谱来说，典型离线式电源中（带有输入整流桥），L 和 N 线本质上是对称的，因为工作电流和噪声每半个交流周期都会从一根线转移到另一根线上。的确，在任意时刻 L 和 N 线上噪声相差甚大，但是对几个交流周期求平均（所有频谱分析仪都如此），即可重新得到其相等性（对称性）。V_L 和 V_N 扫描之间的余差是由于测试电路两个半平面不对称，或电源进线附近的电缆或走线上的一些不对称的严重辐射源产生的。

我们注意到，这些标准*并不要求分开测量 CM 和 DM 分量*，而只是要求测量先前公式中的总值。也有些工程师为了排除故障和/或分析而想要分别测出 CM 和 DM 分量，因此想出了将 CM 和 DM 分量分离的办法。其中有如下几项。

□"LISN MATE"装置，现在很少见了。它由一位名叫 Nave 的工程师发明，可使 DM 分量衰减 50dB，但 CM 分量可全部通过（只是轻微衰减，大概 4dB）。其原理如图 9-4 所示。

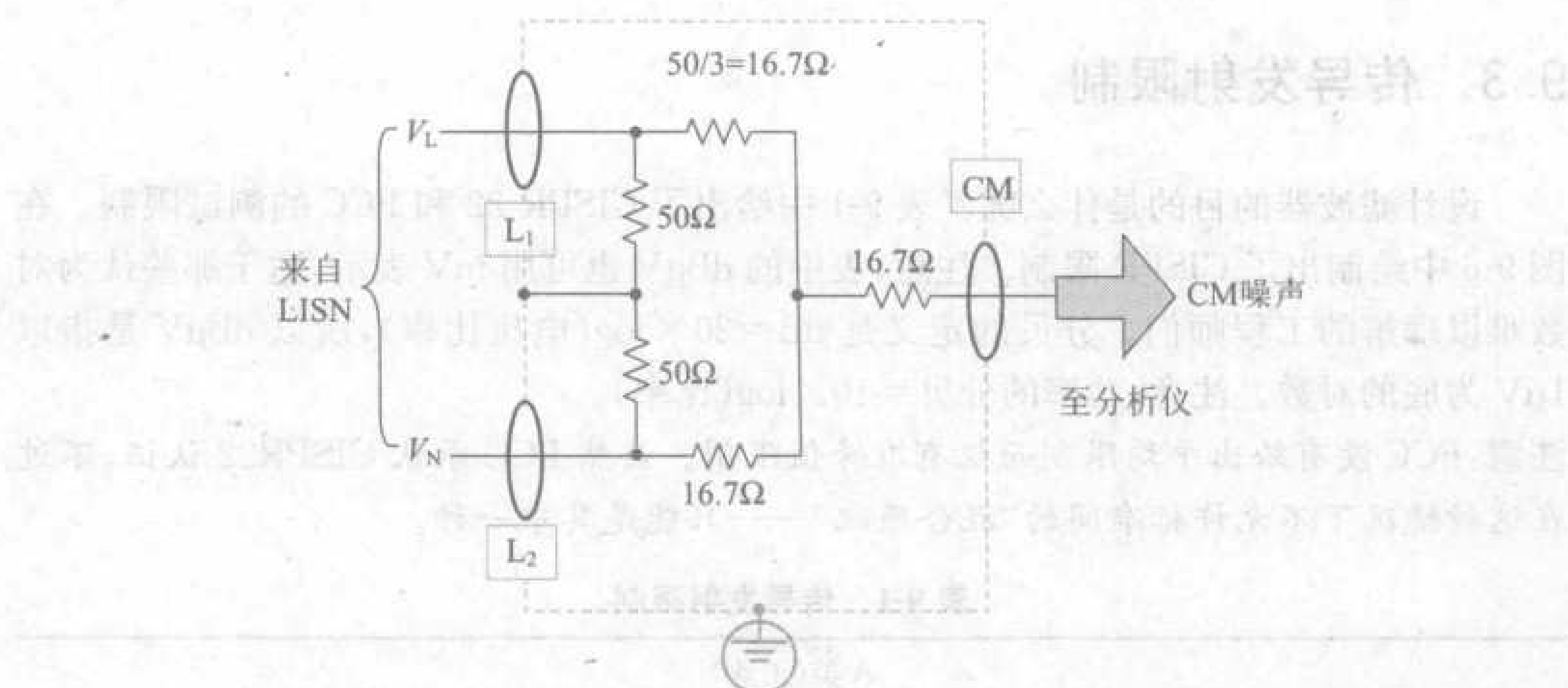


图 9-4 LISN MATE

□图 9-5 中带变压器的设备中采用的原理是，共模电压不会造成变压器动作，因为变压器的工作需要有差分电压，这样绕组中才会产生电流，从而磁心内会有磁通流动。与 LISN MATE 不同的是，它会同时输出 CM 和 DM 噪声。该设备由法国 AEMC 提供，详见 www. aemc. fr。

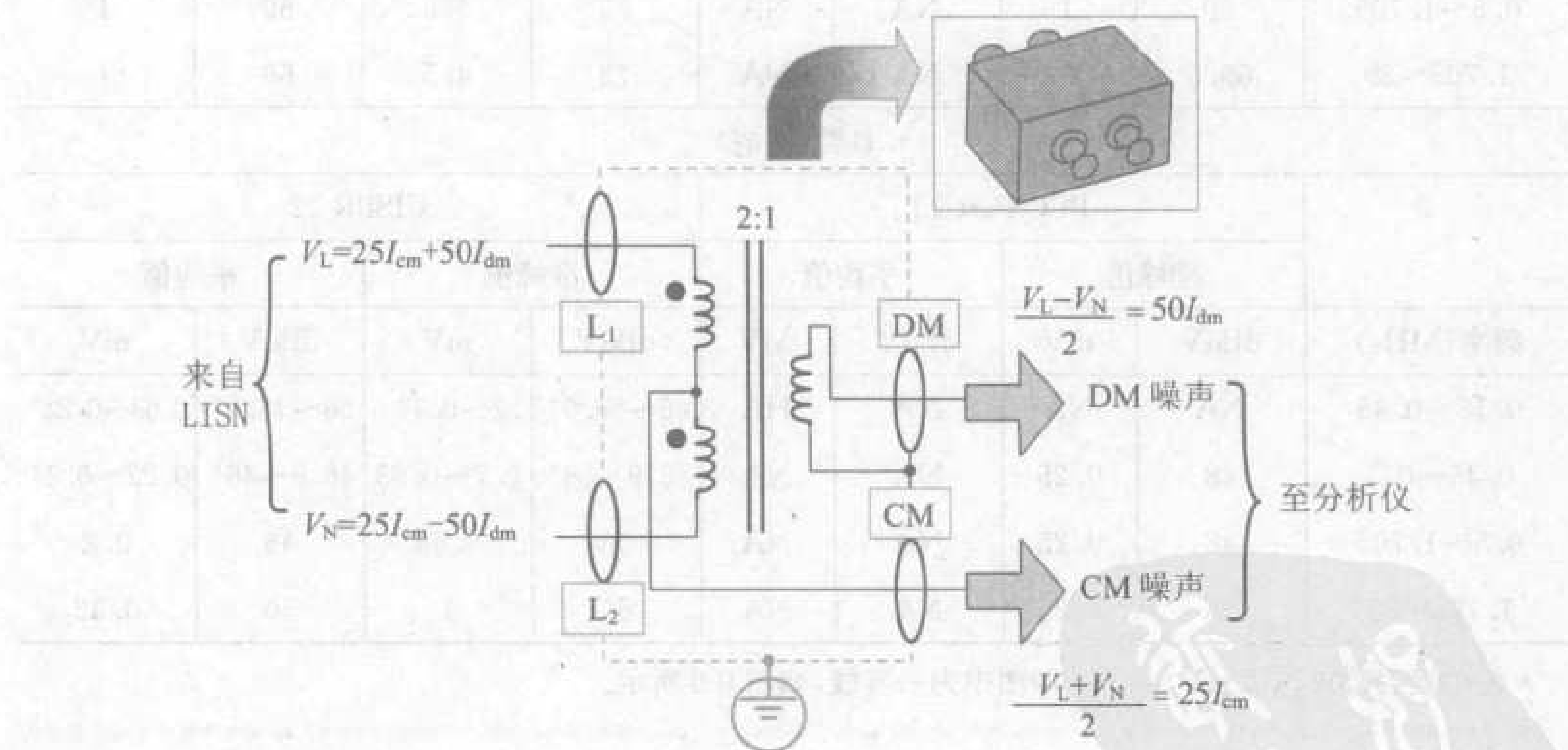


图 9-5 CM 和 DM 分离器

□不幸的是，以上两种方法都要求对标准 LISN 进行修改，因为它们会使 V_L 和 V_N 分量数学同步。然而 LISN 在任何时候都只产生 V_L 或 V_N，而不是二者全部产生（这里要求同时）。我们可以修改传统 LISN，但是这么做不仅需要技巧而且十分危险，因为线上有高电压。另外一种简单的办法是购买专门设计来提供独立 CM 和 DM 噪声扫描的 LISN（除了提供达到兼容性所必需的“总和”扫描外）。这种类型的 LISN 包括 Laplace 公司的 ESA2000，详见 www. laplaceinstruments. com。

9.3　传导发射限制

设计滤波器的目的是什么呢？表9-1中给出了CISPR 22和FCC的测试限制。在图9-6中绘制出了CISPR限制。注意，表中的dBμV也可用mV表示，适于那些认为对数难以理解的工程师们。分贝的定义是dB＝20×log(电压比率)，所以dBμV是指以1μV为底的对数。注意，功率的分贝＝10×log(比率)。

注意：FCC没有给出平均限制而仅有准峰值限制。虽然FCC承认CISPR22认证，不过在这种情况下不允许标准间的"混合匹配"——只能是其中一种。

表9-1　传导发射限制

A类(工业)								
	PCC Part 15				CISPR 22			
	准峰值		平均值		准峰值		平均值	
频率(MHz)	dBμV	mV	dBμV	MV	dBμV	mV	dBμV	mV
0.15～0.45	NA	NA	NA	NA	79	9	66	2
0.45～0.5	60	1	NA	NA	79	9	66	2
0.5～1.705	60	1	NA	NA	73	4.5	60	1
1.705～30	69.5	3	NA	NA	73	4.5	60	1
B类(住宅)								
	PCC Part 15				CISPR 22			
	准峰值		平均值		准峰值		平均值	
频率(MHz)	dBμV	mV	dBμV	MV	dBμV	mV	dBμV	mV
0.15～0.45	NA	NA	NA	HA	66～56.9*	2～0.7*	56～46.9*	0.63～0.22*
0.45～0.5	48	0.25	NA	NA	56.9～56*	0.7～0.63	46.9～46*	0.22～0.2*
0.5～1.705	48	0.25	NA	NA	56	0.63	46	0.2
1.705～30	48	0.25	NA	NA	60	1	50	0.32

* 传导发射限制在dBμV vs. log(f)图中为一直线，如图9-6所示。

例　1mV相当于多少dBμV?

$$1\text{mV}\rightarrow 20\times\log\frac{10^{-3}}{10^{-6}}\text{dB}\mu\text{V}=20\times\log 10^{3}\,\text{dB}\mu\text{V}=60\text{dB}\mu\text{V}$$

一般来说

$$(\text{dB}\mu\text{V})=20\times\log\left(\frac{\text{mV}}{10^{-6}}\right)\quad(\text{从 mV 到 dB}\mu\text{V 的形式转换})$$

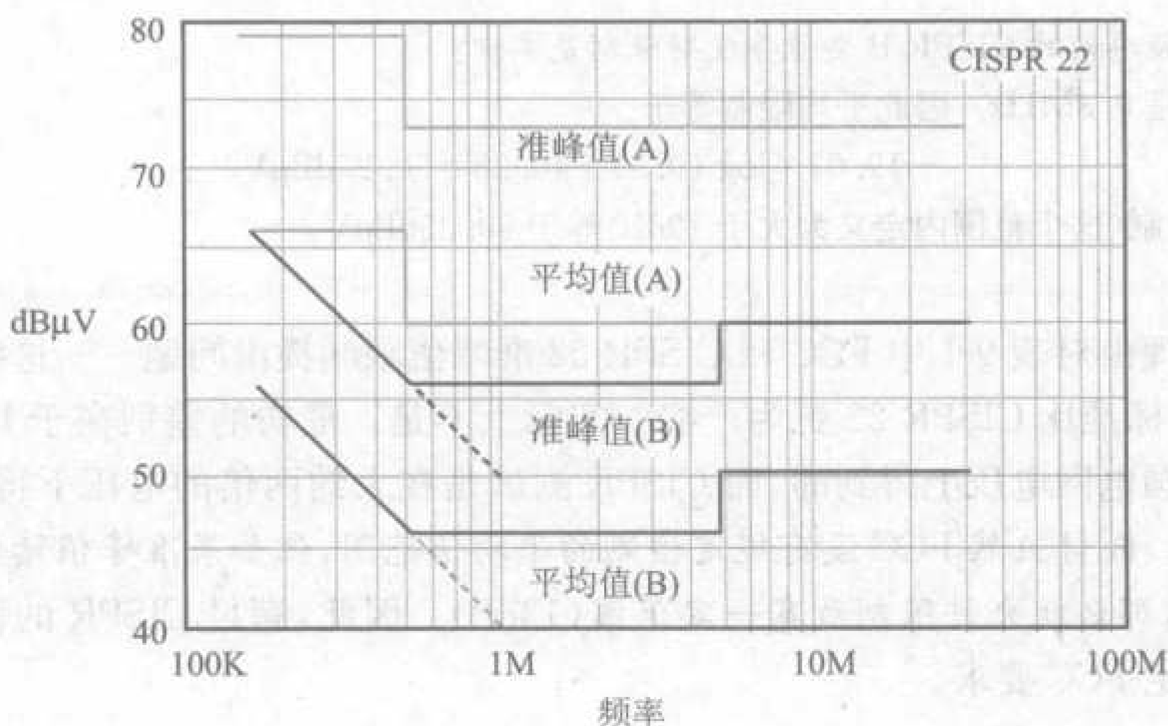


图 9-6 CISPR 22限制图

例 56dBμV 相当于多少 mV?

$$56\text{dB}\mu\text{V} \rightarrow 10^{56/20} \times 10^{-3}\ \text{mV} = 0.63\text{mV}$$

一般来说

$$(\text{mV}) = (10^{(\text{dB}\mu\text{V})}) \times 10^{-3}\text{（从 dBμV 到 mV 的形式转换）}$$

回到表 9-1，CISPR B类 150kHz～450kHz 和 450kHz～500kHz 实际上是一个连续的范围，其限制曲线从 150kHz 直线穿过 500kHz(在标准 dBμV vs. log(f)曲线中为"直线")。

□ CISPR 22(传导)B 类中 150kHz～500kHz 范围内任何一点的平均限制公式为

$$(\text{dB}\mu\text{V}_{\text{AVG}}) = -19.07 \times \log(f_{\text{MHz}}) + 40.28\text{（精确）}$$

简化为

$$(\text{dB}\mu\text{V}_{\text{AVG}}) = -20 \times \log(f_{\text{MHz}}) + 40\text{（基本精确）}$$

□ CISPR 22(传导)B 类中 150kHz～500kHz 范围内任何一点的准峰值限制公式为

$$(\text{dB}\mu\text{V}_{\text{QP}}) = -19.07 \times \log(f_{\text{MHz}}) + 50.28\text{（精确）}$$

简化为

$$(\text{dB}\mu\text{V}_{\text{QP}}) = -20 \times \log(f_{\text{MHz}}) + 50\text{（基本精确）}$$

注意：CISPR 22 B 类从 150kHz～500kHz 范围内的限制本身就是上述"简化为"形式的"整理"版。这就是为什么上述"精确"公式比"基本精确"的公式看起来更奇怪的原因。CISPR 22 中为一条经过 1MHz 点(外推，如图 9-6 所示)，斜率 −20dB/dec 的直线——平均限制为 40dBμV，准峰值限制为 50dBμV。所以计算得出 y 在 500kHz 处(这一部分的舍位点)相等，150kHz 处则舍入与之最相近的分贝数。

例　300kHz频率处的CISPR B类传导发射限制是多少？

300kHz是0.3MHz。因此平均限制等于

$$-19.07\times\log(0.3)+40.28=50.25\text{dB}\mu\text{V}$$

准峰值限制(这个范围内定义为大于10dB)等于60.25dBμV。

我们有理由对表9-1中FCC和CISPR 22准峰值限制提出问题——这些数字是否意味着FCC标准比CISPR 22更为严格？实际上不是。最初的差别在于FCC测试是在较低的美国电网电压上得到的，而CISPR测试是在大约两倍的电压下得到的，二者没有可比性。而且虽然FCC没有规定检测的平均值范围，但如果准峰值读数比平均值高6dB以上，那么就允许限制放宽一定范围(13dB)。因此，满足CISPR的设备实际上一般也能满足FCC要求。

9.4　准峰值、平均值和峰值测试

我们尚未解释平均值和准峰值这两类限制的基本原理。

以前准峰值的目的是模拟人对噪声的反应，人们对没完没了的干扰越来越感到厌恶或烦恼。为了模拟这一(主观的)反应，准峰值检测内置了攻击和释放速度。由其频谱分量的重复频率可以有效得出该信号水平，因此准峰值测试的结果一直取决于重复率。重复频率越高，测量到的准峰值水平越高。而且，由于准峰值检测的充放电时间有限，频谱分析仪在此设置中扫描必须适当地慢一些，因此不仅可以进行峰值检测，而且可以检测得更快。此外，我们可以通过峰值检测得到最大读数(通常紧接着是准峰值，然后是平均值，如图9-7所示)。

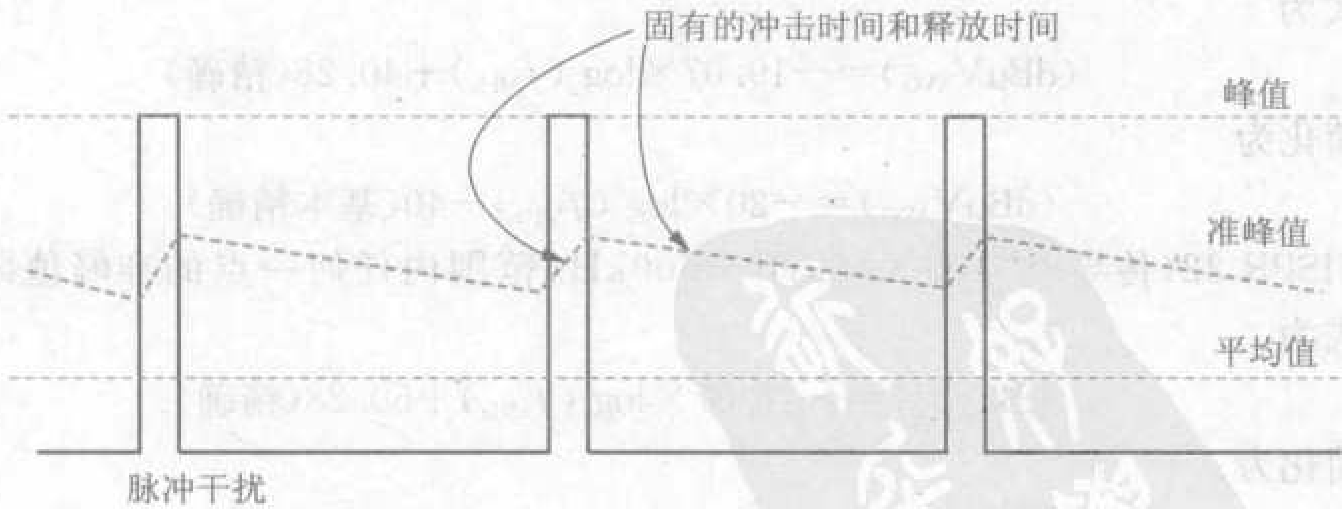


图9-7　脉冲波的平均值、准峰值和峰值读数

因此，大部分工程师倾向于用峰值测量来快速扫描EMI(至少在设计初期阶段如此)。所得出的结果与公布的准峰值限制进行比较，以得到其兼容性。若是可以有效地达到兼容性，就可得到额外的容差(安全裕量)，因为准峰值读数一定小于峰值读数。容差的存在是“受人欢迎的”，因为它有助于计算下一阶段可能出现的各种各样的不可

控寄生参数。所以实际上只有当峰值检测测试失败时才会检测准峰值(应用准峰值限制)。

注意:如果可以满足准峰值限制要求,通常可以同时自动满足平均限制要求(用平均检测和平均限制)。但是有些时候能够符合 CISPR 22 准峰值限制,却不符合平均限制。这意味着可能要对 PCB 和/或变压器进行大改动。

通俗的表达为频率低于并接近 5MHz 时噪声电流主要是差模电流,而频率高于 5MHz 时噪声电流主要是共模电流,但是这点不一定一直正确。频率高于 20MHz 时传导噪声最有可能引起感应式接收,例如接收电缆产生的辐射。我们知道这就是内在固有的共模干扰。然而辐射接收不一定是开关变换器共模噪声的主要(或唯一)产生源。例如,不相等的线路阻抗会把(高频)共模噪声转换成(高频)差模噪声。

最后,我们注意到传导 EMI 发射限制通常只高达 30MHz。试问为什么限制没有设定更高的频率呢?原因在于电网上 30MHz 的传导噪声会自动迅速衰减,所以不会传播得很远并造成干扰。然而,由于电缆仍然有(局部)辐射干扰,所以典型 EMI 辐射限制范围为 30MHz~1GHz。

第10章 实际的电源输入EMI滤波器

在开始设计EMI滤波器时我们会发现,安全问题、热问题以及环路稳定性问题本质上都与EMI的核心问题有关。要特别注意安全方面问题,因为即使有办法为工作不是很令人满意的设备找到买家,但若不满足法律规定的产品安全性要求,我们就不能将其售出。尤其是电压高到足以造成伤害的离线式应用,就算仅设计其EMI滤波器,安全问题也是要考虑的主要问题。

本章主要关注(单相)离线式电源的滤波器,同时也将给出有关DC-DC变换器的技巧。

10.1 EMI滤波器设计的安全问题

安全性的概念和它对滤波器部分的影响可归纳如下。

- 任何裸露的金属(导电的)部分(如机架或输出电缆)都可对用户构成触电危险。为避免触电,这些部分必须接地并/或通过某种方式与电源中的高压部分绝缘。
- 设备的任何地方的*单点故障*都不能使用户暴露在触电危险中。应采用*两级保护*,如果其中一级失效,另一级仍可提供一定的保护。
- 保护等级本质上"等效于":(a)将所有暴露的金属表面接地;(b)所有暴露的金属和带高压的电路部分间有物理绝缘(典型值为4mm);(c)所有暴露的金属和高电压之间有经过验证的绝缘层。注意,绝缘强度至少要求可承受1500V的交流电压或2121V的直流电压。
- 对这一过程稍微加证明,设备外壳接地有时可视为可接受的安全保护水平,但也有例外,这点我们很快会讨论。现在假设接地是可接受的,为了在对地连接失效(如接触不良)时保护用户,我们需要再提供另一级保护。因此隔离层只要有4mm即可。但考虑到安装在(接地)金属外壳(为了更好散热)上的高压MOSFET(开关管),我们显然不能通过物理隔离提供任何水平的保护。因此,在这种情况下在MOSFET和外壳之间要有经过验证的绝缘层。注意,这个位置上绝缘层的作用是"基本绝缘"。
- 如果裸露的导体没有接地(如双线交流电线设备),或者接地本身没有达到该类

别设备安规所要求的保护水平，那么除基本绝缘层外我们还需要另一隔离层（二者绝缘能力相同），即“附加绝缘”。这两层（基本+附加）构成了“双重绝缘”。也可以仅用一层绝缘，但其绝缘能力要等于双重绝缘（也就是 3000V 的交流电压或 4242V 的直流电压），即加强绝缘。例如，当设备仅是设计用于双线交流电线的场合，一次侧与任何裸露金属（如输出）之间就需要有两层经过验证的绝缘（或一层等效的绝缘）。

- 为什么要先将外壳接地呢？在一些情况下接地保护甚至不被认为是达到了可接受的水平，此外，仅仅通过双重绝缘（或加强绝缘）就可实现两级保护。金属外壳接地的主要原因是防止内部电磁波辐射出去，没有金属外壳（无论接地与否）的话，典型离线式开关电源几乎不可能符合辐射（传导也有可能）发射限制，在开关转换时间小于几十纳秒时尤为如此，接地可进一步改善屏蔽效果。
- 工程师认为金属外壳是非常良好且有效的散热片，因此实际中功率半导体通常安装在外壳上（通过绝缘体）。然而这么做会形成内部子系统/电路到金属机架的漏通道（阻性/容性）。虽然漏电流小到不足以造成安全威胁，但却会形成严重的 EMI 问题。如果这些漏电流不能通过某种方式“释放出去”，那么外壳就会被充电到某一无法预测/不确定的电压，并最终开始辐射（电场）。显然这违背了使用金属外壳的目的，因此我们需要将外壳接地（除了安全考虑外）。我们注意到即使外壳上没有任何功率器件，也会有其他漏通道出现。除此以外，未接地的外壳还会感应并辐射很强的内部电/磁场。
- 因此，提供良好的金属外壳，并将其适当地接地是防止辐射 EMI 干扰最有效的方法。而且电连接（对地）还可为传导（共模）噪声进入大楼的供电线路提供“多车道高速公路”。因此，为了维持在应用传导发射限制范围内，我们需要在某些地方提供共模滤波器。
- 一般来说，如果设备没有设计任何接地连接（如双线交流电线），那么也不会有金属暴露在外。暂且忽略达到发射限制问题，这里的优点是不会产生显著的共模（CM）噪声，仅因为定义 CM 噪声需要有对地连接。所以在这种情况下不需要 CM 滤波器。然而，我们必须记住，传导噪声限制不仅包括共模噪声，而且也包括差模（DM）噪声。所以无论外壳和接地模式如何，DM 滤波器总是必须的。
- 抑制噪声最简单的办法之一是（相关节点之间）提供去耦通道。对 CM 滤波器是指在 PCB 上的几个地方放置火线和地线、中线和地线间的高频陶瓷电容。但问题在于每个 CM 电源输入滤波器电容无意中会使一些交流的线电流流入机架（除 CM 噪声以外）。交流成分不是“噪声”，但它会使用户触电。因此，安规严格限制流入大地/外壳的电流总量。这反过来意味着所有共模滤波器中的净 CM 滤波器电容量需要设定一个上限值。然而，如果 *LC* 滤波器的“C”变小的话，就需要相应地增大 L 以保持需要的衰减水平（谐振频率）。因此 CM 滤波器（离线式应用中）的电感通常相当大（mH）就不足为奇了。

10.2 实际的电源输入滤波器

图10-1所示的典型电源输入滤波器的最终目的是从整体上控制传导发射，因此它含有两级（阴影部分），其中一级针对差模，另一级则针对共模。其相关说明如下。

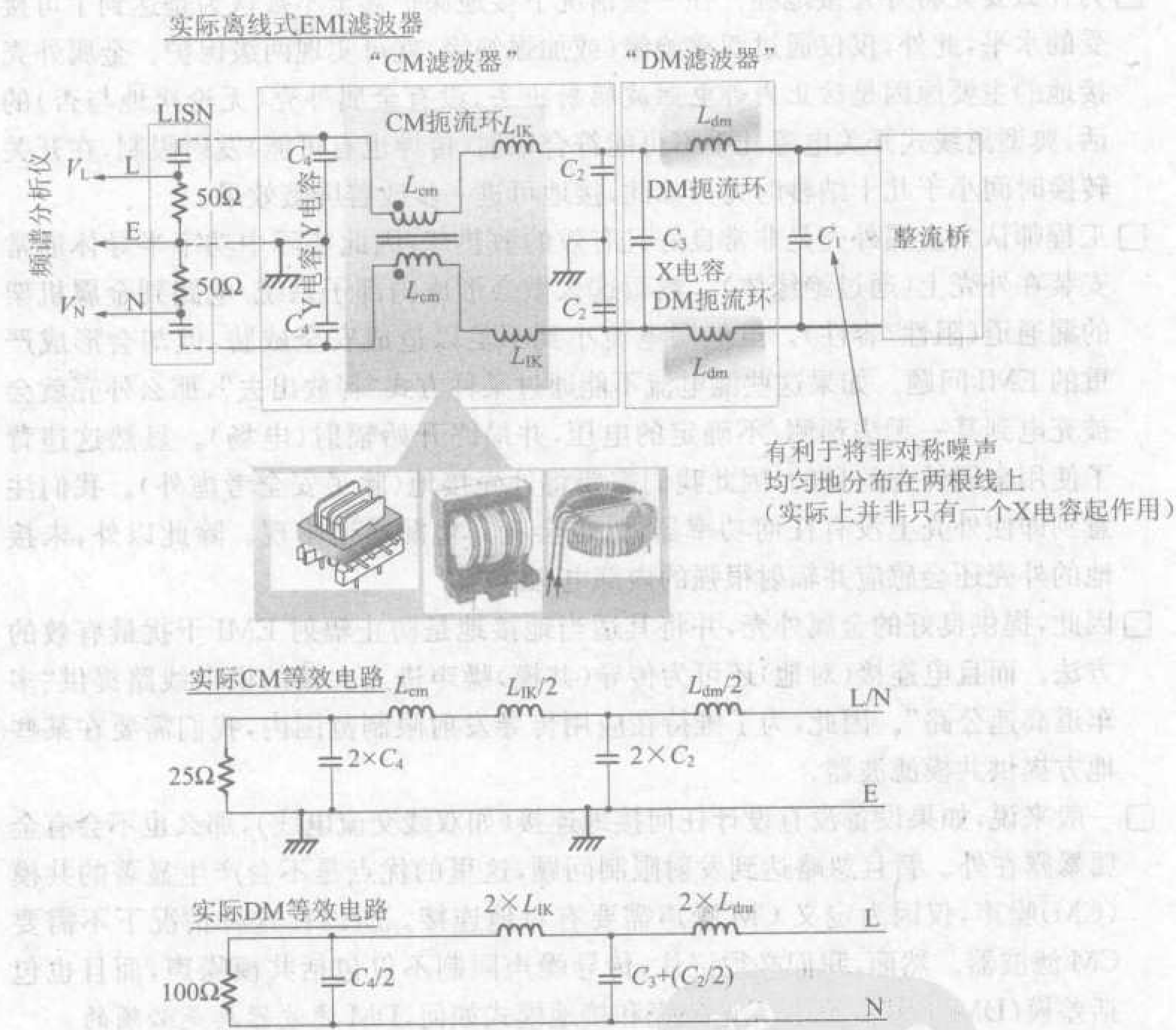


图10-1　实际的电源滤波器和CM、DM等效电路

□ CM级和DM级都是对称（平衡）的。从整流桥出来的噪声和进入LISN的噪声来看，效果上等同于两个级联的LC滤波器（对DM和CM噪声而言）。这种滤波器结构可得到良好的高频衰减（滚降）。

□ 有时不平衡滤波器也可以工作，如一个的DM扼流环（即只在一根电线上），或功率非常低的应用场合有时只用一个去耦电容（如C_1）即可满足要求。市场上的离线式电源有的也采用调谐滤波器（如英国的Weir Lambda）。但一些工程经验表明，在严重的电网暂态或输入浪涌波形，如抗扰性测试中经常使用的波形下，

调谐滤波器会产生非预期的振荡(谐振),并最终造成电源本身失效。因此,大部分商业化产品的设计都会避免使用调谐滤波器。

- 注意,滤波器通常放在输入桥之前(面向输入交流电网),因为滤波器在这个位置可同时抑制整流桥二极管产生的噪声。我们知道,二极管会产生大量中频到高频的噪声,尤其是在其关断瞬间。因此通常在输入整流桥的每个二极管之间都加上小 RC 吸收电路(有时只用电容),但有时选择反向恢复特性好的二极管就可以避免这一切。
- 注意,超快速二极管集成的输入整流桥的销售商们通常宣称其产品可显著减少EMI,但实际上它们和普通二极管的差别不大,至少与其高昂的价格不符。实际上,二极管越快,关断和导通过程中产生的反向电流和正向电压尖峰越高。所以速度非常快的整流桥实际上可能会造成更严重的EMI。
- 中等功率变换器的CM扼流环电感量的实际范围通常是10mH~50mH(每股线圈)。DM扼流环通常则小得多(就电感量而言,并非目测的尺寸大小)。DM扼流环电感的范围通常是500μH~1mH。
- 图10-1中给出了对称(平衡)的CM和DM滤波器。例如,在L线和N线上分别放置相同的DM扼流环。在图10-1中我们可以看到DM扼流环也是CM等效电路的一部分(反之亦然)。因为线路阻抗不平衡会使CM噪声转变成DM噪声,所以最好使得CM和DM同时对称(平衡)。
- 保证两根线上的CM电感相等的方法是将它们绕在同一磁心上(如磁环),这可自动保证电感匹配良好(假设绕组两个绕组的匝数相等)。注意,如果自己绕制CM扼流线圈(在模型阶段),那么一定要注意绕组的方向,如图10-1所示(见扼流环例子的第三个图)。这种绕组结构磁心内的磁场(原理上)会抵消所有DM噪声。类似地,工作交流线电流引起的磁通也被抵消(本质上也是差分的)。因此扼流环只对CM噪声成分呈现出阻抗。

注意:读者要注意相关文献的原理图中几个广泛使用却使人困惑的CM扼流环符号。但无论符号如何,只要它表示的是共模扼流环,绕组方向必须与图10-1中的磁环一致。

- 如果CM扼流环中一个绕组的电流方向反向,那么它就会变成DM扼流环(对两根线都是如此)。而此时它也会有交流输入线电流造成的磁通流动(没有互相抵消)。DM扼流环一般需要经得起"饱和检验"——因为它们对线电流呈现出阻抗。
- DM扼流环尺寸可能很大,以避免磁心饱和——尽管其电感量通常比CM扼流环小很多。CM扼流环也可能会很大,但这并不只是因为需要更高的电感量,而更多是为了提供铜耗最小时所需的电感量。因此需要使用 A_L 值高的磁心,而这通常意味着"更大的磁心"。需谨记,我们并不希望磁心因为绕组间对称性的轻微不平衡而"过触发"并饱和。因为许多诸类原因,最后我们需要尺寸更大的CM扼流环。
- 理论上,普通共模扼流环不需要有任何气隙,因为线电流引起的磁通可完全抵

消。但实际上磁通却不能完全抵消，这主要是因为每个绕组的分布有细微的差别（尽管匝数相同）。这至少会造成磁心在一个方向上直流偏置，使得磁心对两根电力线呈现的电感量不平衡，从而降低EMI性能，在极个别情况下磁心甚至会饱和。注意，滤波器磁心饱和并非灾难性事件（而变换器的主电感/变压器饱和则是），但因为这将伴随着EMI抑制效果的严重恶化，所以我们也要防止其发生。因此，正激变换器的变压器常常会留有小气隙，CM扼流环也如此。气隙可能是实际气隙（位于磁心分裂的两半之间），也可能是分布式气隙，如铁粉心。尽管这会在一定程度上降低电感系数 A_L，但是解决的结果是产品对变化的抗扰性增强，并可在长时间内更稳定。一般来说，引入气隙后磁心便部分具有空气的性质，因为空气不会饱和，使得带气隙的磁心特性曲线更为平缓。

□如果想要在更小的尺寸内得到更高的电感量（饱和磁通密度更高），可以考虑使用更贵的“非晶”磁心或“Kool Mu”（铁硅铝磁粉心）。

□环形CM扼流线圈在离线式应用中尤其要满足与绕组间的间隔距离（接下来会讨论的“电气间隙”和“爬电距离”）的相关安规要求。所以，绕两个绕组的时候要注意不能使二者重叠，而要保持规定的物理距离。我们也不能只用裸露的环形磁心来绕绕组，还要用经过验证的覆层和/或合适的骨架。

□裸露的铁氧体导电特性非常好，尤其是常用的锰锌铁氧体（镍锌铁氧体则相反）。只要将欧姆表的两个表笔放在实验室里任意一个裸露铁氧体表面的任意两点上即可得以证明。此外，用铜电磁线的搪瓷涂层来防止短路只是操作/功能绝缘，不能认为是基本绝缘。

□注意，图10-1中的 L_{cm} 是CM扼流环每个绕组的电感量。因此是其中一个绕组在另一绕组开路时测得的电感量。如果将另一绕组的两个引脚短路而非开路，再次测量，得到的是漏感 L_k。每个绕组的漏感在原理上是非耦合的，所以它们没有任何共同的磁路。因此CM扼流环的漏感与其他扼流环不一样，电感的差分电流不会相互抵消。实际上，L_k 对DM噪声表现为一感抗值。CM扼流环的这一“潜在的”电感被滤波器设计者聪明地用作“非故意的”DM扼流环。因此，在小功率变换器中通常没有单独的DM扼流环，只有CM扼流环。漏感的优点在于它是高效的无磁心电感，因此它永远都不会饱和，即使其“外在的”CM扼流环因此某种原因而完全饱和了。所以无论输入电流水平如何都可保证基于漏感的DM扼流环的效率。

注意：测量任意变压器的漏感时（通过短路其二次侧绕组），即使将磁心从骨架中完全移开，读数也几乎不变。这是因为漏感的定义是非耦合且不通过磁心的，否则它就是“耦合的”了。

□扼流环的跨绕线电容在高频处对其特性影响很大，这是显而易见的，因为它提供了噪声在绕组流动的路径。为了减少环形绕组的端对端电容量，建议绕组采用单层结构，同时，就减少端对端电容量而言，图10-1中中间的CM扼流环优于左

边的扼流环，这是因为使用的特殊骨架在每个绕组部分引入了隔离。隔离有助于增加漏感(可减少 DM 噪声)，但有几层这种隔离的骨架价格也比较高。

- □线间电容称为“X 电容”(X-caps)。离线式应用中输入整流桥前的 X 电容必须是安规电容。但是整流桥后(在整流后的一侧)的电容从安全角度而言是“无关紧要”的。注意，由于 X 电容本质上是前端器件，因此经过安规验证的 X 电容的脉冲试验典型峰值高达 2.5kV。
- □线对地电容称为“Y 电容”。因为 Y 电容失效可能会造成触电死亡，所以 Y 电容脉冲测试的典型峰值为 5 kV 。注意，(离线式应用中)一次侧的所有 Y 电容无论其位置如何都*必须要通过安规认证*。有些电源的使用场所甚至可能需要两个串联的 Y 电容(基本对应于双重绝缘)。但有时次级地和大地/外壳之间会有 Y 电容(为了抑制 EMI)。该位置的 Y 电容可用普通的额定 500V 交流的电容(未经过验证的)。
- □传统离线式 X 电容是由专门的金属化薄膜和纸构成的，而 Y 电容是专门的圆片陶瓷电容。然而，我们也会发现有些 X 电容是陶瓷电容，有些 Y 电容是薄膜电容。这是由成本、性能和稳定性决定的。薄膜电容比大部分陶瓷电容对温度、电压、时间等有更好的稳定性，此外，如果是“金属化”的结构，它们还具有“自恢复”特性。注意，陶瓷电容自身没有自恢复特性，但是陶瓷 Y 电容专门用于任何情况都不允许短路失效的场合，因为这会造成严重的安全危险。
- □如果我们考虑所有因素(如滤波器带宽或成本)，陶瓷电容都更适合作为 Y 电容，那么我们要仔细考虑它对温度、电压和其他长期变化及漂移的基本容差。这是因为我们要得到一定的滤波效果，同时不能增加流入机架的漏电流。在这点上要记住，数据资料中给出的电容值虽然是额定(或典型)值，但实际上可能造成误导。例如，一些小字体中给出了电容值接近于或是等于零时测试电压的大小，故其在工作的电路中表现出的实际电容量可能与给出的值相差甚远。一般来说，对高介电常数(高 k)材料(如 Z5U、Y5V 等)的陶瓷电容尤其如此。此外，除 COG/NPO 类型外，陶瓷电容会老化。典型的 X7R 电容每十倍时间(单位：h)老化 1%。因此其电容量在 1000h 后比 100h 后少 1%，依此类推。高介电常数陶瓷，如 Z5U，随每十倍时间老化 4%～6%。因此，实际上滤波器的效率会随时间而下降，在最初的设计中我们要将其计算在内。
- □滤波器的性能理论上是基于使用“理想”器件的假设下得到的，然而，实际电感会伴随有一些绕线电阻(DCR)和跨绕线电容。类似地，实际电容含有等效串联电阻(ESR)和等效串联电感(ESL)。高频时主要是感性，所以电容不再起作用(从信号的角度而言)。然而，频率更高时，电容量小的电容普遍比电容量大的电容更能保持为容性。表 10-1 给出了一些典型自谐振频率(高于该点时电容变成感性)。所以小的 Y 电容通常会起作用，而大的 Y 电容不再有效。通常我们采用一个大的 Y 电容和一个小的 Y 电容并联。

表10-1　选择EMI滤波器元件和材料时的实际限制

X电容		Y电容	
电容(pF)	谐振频率(MHz)	电容(μF)	谐振频率(MHz)
1 000	53	0.01	13
1 500	42	0.022	9
2 200	35	0.047	6.5
3 300	29	0.1	4.5
4 700	21	0.22	2.7
6 800	19	0.47	1.9
EMI扼流环的磁性材料			
		初始磁导率	带宽(MHz)
铁粉心		60	10
		33	50
		22	100
		10	>100
铁氧体		15 000	0.17
		10 000	0.3
		5 000	1.0
		3 000	1.2
		2 500	1.5
		1 500	3.0

□已经出现了表面贴装(SMD)式离线安规电容，例如德国的Wima(http://www.wima.com)和英国的Syfer(http://www.syfer.com)。但我们必须意识到电容仅仅"符合"某一安规标准是不够的，电容实际上应该要通过验证(通过多家安规机构的测试，带有其相应的认证标志)。从电气角度来看，SMD元件最大的优点之一是几乎不存在ESL，在所有应用场合中都可改善滤波器的高频性能。另一方面，一定的ESR或直流绕组电阻(DCR)有助于振荡的阻尼衰减。没有任何电阻时，振荡会永远维持下去。这正是工程师们为什么有时在标准通孔Y电容的一只或两只引脚上穿过一个小铁氧体磁珠(多为损耗特性的材料，如镍一锌)的原因，它可有助于抑制EMI扫描中出现的与Y电容相关的某一特定高频谐振。但是这么做的时候必须要谨慎，因其可能会带来辐射问题。

□设计者在设计低电压、小功率DC-DC变换器时会发现，Syfer公司的"X2Y"专利产品系列(还有X2Y公司本身，http://www.x2y.com)对最小化和减少器件的数量非常有帮助。基于电容的三端集成表面贴装EMI滤波器可同时提供线间

和线对地的去耦。Picor(Vicor的子公司,http://www.picorpower.com)出售一种针对标准48V砖电源的产品,其名称为针对标准48V砖的工业有源输入EMI滤波器。当电路板空间非常重要时这是个可以接受的选择,尽管其价格约为20美元。

□我们注意到Y电容测试要达到的安全标准比X电容要高。因此X电容的位置可以使用Y电容,反之则不然。例如,可在薄膜X电容旁并联一个陶瓷Y电容以改善DM滤波器带宽。

□一般我们可通过按实际可行性来不断增大滤波器LC以最大化其滤波性能(因此降低其谐振频率),此外,在允许范围内可通过更大的电容来改善性能,而不是尺寸大到不实际的电感。但是安规限制了最大的Y电容量,X电容多年来也被限制在最大值为0.22μF(虽然偶尔可见到0.47μF),不过这仅是因为可行性和元件技术的限制。如今已经可以得到高达10μF的电容,但是我们必须谨慎行事,因为大的输入电容会造成电源启动时有难以预测的浪涌大电流。这可能会造成X电容的完全失效,尤其是交流输入线后的第一个元件。虽然这种情况发生后,薄膜电容可以自恢复,但最终电容量会随时间和每次成功恢复而慢慢下降。因此,除了考虑EMI外,可在所有输入浪涌保护元件后放置X电容,如NTC(负温度系数)热敏电阻或绕线电阻,甚至在前端扼流环后。

注意:传统X和Y电容现在相应更准确地称为X2和Y2电容。从安规角度而言(如脉冲电压额定值等),X1和Y1几乎等效于两个相应X2和Y2电容的串联。例如,Y1电容脉冲测试可达到8 kV。同时,原来的"X电容"和"Y电容"开始逐渐被默认为是指那些不再那么广泛使用的(高压)X1和Y1电容。

注意:离线式电源为了得到更好地抑制EMI,可在整流后的直流母线(一条或两条全部)和地之间放置Y电容。有时原边地和副边地(通常是与大地相连)之间,或HVDC(高压直流)线与副边地之间也有Y电容。在上述两个地方需要用一个Y1电容(或两个串联的Y2)。

注意:北欧地区(和瑞士)的安规要求图10-1中的每个Y电容是两个串联的Y2电容(或一个单独的Y1电容)。以前,这些地区因为接地不良而使得上述安规要求成为必须。实际上,有人曾指出即使是挪威安规机构NEMKO(挪威电气设备检验批准委员会)主会议室的壁装电源插座都没有任何接地连接,因此,实际上在许多地区并不认为没有接地是故障状态,而是正常情况(这实际上也包括了美国三分之一的家庭)。因此,通常无论设备接地与否,都希望有加强绝缘,如果有接地的话,接地仅是为了帮助减少EMI,我们甚至可以在单相设备中发现有Y1电容。但X1电容只是针对三相设备的,因为单相设备的L和N线之间的额定高压值不会有严重的安全危险。

10.3 Y电容总容量的安规限制

Y电容不仅会经过高频噪声,而且也会有一些低频线电流经过,X电容也是如此。

它们的差别在于Y电容上的这一电流流入保护地/机架。为了避免致命电击的发生，国际安规机构限制流入设备地的总电流有效值最大为0.25mA、0.5mA、0.75 mA或3.5 mA(取决于设备的类型和“安装类别”，如外壳、接地和内部绝缘模式)。但是要注意，0.5mA是默认的工业设计值，即使在安规机构允许0.75 mA或3.5 mA时也是如此。清楚地知道漏地电流最高可达到多少是很重要的，因为这会大大地影响电源输入滤波器，尤其是扼流环的尺寸和成本。

从纯理论的角度出发，容易算出250VAC/50Hz时每纳法对应79μA。因此0.5mA对应的最大并联电容量为6.4nF，3.5 mA对应44.6nF等。因此，离线式电源的典型结构由四个Y电容组成，每个是1 nF或1.2 nF或1.5 nF。或者只由两个Y电容组成，每个的值为2.2nF。注意，可能会有其他寄生电容和/或滤波器电容，计算总的漏地电流时要将其计算在内，这样才可正确地选择电源输入滤波器的Y电容。然而要记住，要得到更好的EMI性能/抑制CM噪声的话，整流后的直流母线对地(或输出母线对地)要有一个Y电容。原理上这些电容不会流过漏地电流，因此其电容量也没有限制。

10.4　等效DM和CM电路

图10-1上半部分中的滤波器可简化为图下半部分中的CM和DM等效原理图。等效原理图是从整流桥产生、流入电网(LISN)的噪声角度而言的。观察结果如下。

- □DM扼流环也可以作为CM滤波器。
- □CM扼流环的漏感也表现为DM滤波器。
- □两个Y电容都出现在DM等效电路中(虽然论证得出它们并不会明显增大X电容)。
- □L_{dm}的值只要很小就足够了(因为X电容可以很大)，因此不需要刻意使用很大的DM扼流环。共模扼流环的漏感取决于其结构，约为L_{cm}的1%～3%。这通常就足以作为一个非刻意的却很有效的DM扼流环。
- □虽然CM扼流环电感量通常很高(这也是需要的，尤其是为了符合CISPR22在500kHz以下的限制)，很大一部分的CM噪声频率范围在10MHz～30MHz之间。因此我们要注意到不是所有铁氧体都有足够的带宽来保证频率如此高时的电感量(A_L)。事实上，高磁导率材料的带宽较窄，反之亦然(斯诺伊克定律)。因此“高电感量”CM扼流环表面上看起来不错，但高频时可能不如我们想像中有效。见表10-1中初始磁导率和带宽的典型值(此处定义的是磁导率下降6 dB时的带宽)。
- □DM噪声产生源更像是一电压源，因此加入LC滤波器对DM源效果很好，因为它呈现为一阻抗“墙”并阻止差模发射进入电网。但该策略对CM噪声未必非常有效，因为CM噪声源更像电流源。电流源要维持电流流动，所以会越过我们在其回路上放置的所有阻抗“墙”，如果可提供其他电流流动的通路，那么就可成

功阻止 CM 噪声进入大楼的供电线路。随后我们可通过耗散相关能量来消除所有噪声。这对 CM 扼流环的要求非同寻常，我们不仅需要拓宽带宽，还需要降低其品质因数 Q，特别是在高频的时候。做到这点的方法之一是增加 DCR，但是这会同时限制线电流，因而降低整个电源的效率，更好的一个方法是用“损耗式”铁氧体材料做 CM 扼流环。功率变压器和电感所用的铁氧体通常主要是锰一锌合金，但是镍一锌合金的损耗式铁氧体实际上更有利于消除高频 CM 噪声分量。不幸的是，它们的初始磁导率太低以至于不可能得到期望的高电感量（低频），因此损耗式 CM 扼流环通常作为普通 CM 扼流环的补充，可以用相似的损耗式材料做成小磁珠/磁环/套管装磁心，将 L 线和 N 线穿过其孔径。

□ 工程师常常会困惑为什么使用其他所有材料都失败的时候，用（低磁导率）铁粉心或损耗式铁氧体做 DM 扼流线圈的磁心时却能起作用，尽管所指的 DM 噪声基本上都是“低频发射”。理由如下，电源的 CM 噪声在其产生处实际上是非对称模式的，虽然最终经过交叉耦合后在两根线上的传播趋于相等。以前已经证明了非对称噪声可认为是 CM 和 DM 分量的组合。因此实际上我们会有相当多的高频 DM 噪声，源于非对称 CM 噪声，这正是为什么宽频带/低磁导率/损耗式材料也有利于抑制 DM 噪声的原因。

□ DM 和 CM 滤波器通常是按图 10-1 中顺序放置的，其基本思想在于噪声（从电源流向电网）的最后一级是共模滤波器。因为如果离电网最近的是 DM 级的话，相比噪声从 CM 滤波器出去而言，其对称性不会非常好，但如先前解释的，CM 噪声会转变成 DM 噪声，然而，现在我们有 DM 级来解决这些额外的 DM 噪声分量。因此，许多成功的商业设计颠倒了图 10-1 所画的顺序，把 DM 级放在离电源进线更近的位置。简而言之，并没有哪一级必须放在另一级前面的固定规则。

□ 附加 X 电容可能直接位于输入插头的引脚上（电源入口处）。该位置上的所有线间电容在电源启动时都要承受很高的浪涌电流，即使不会立即失效，其性能也会有所下降。所以该 X 电容位置是不得已的，应使其尽可能的小（通常为 0.047μF 或 0.1μF）。或者可在这一位置使用陶瓷电容（这里可以使用经过安规验证的陶瓷 X 电容或 Y 电容）。

□ 类似地，两个前端 Y 电容（图 10-1 中的“C_4”）或两个附加 Y 电容，相比安装在 PCB 上而言，更可直接接到交流插头的引脚上。在从 PCB 到电网插头的线本身就会吸收杂散场（PCB 上的主滤波级由于位于噪声发射点之前而不起作用）时这种接法十分有效。

□ 有好几家公司供应可安装在机架上的封装电源输入滤波器（有时带集成的标准 IEC 320 插头），如 Corcom（现在是 Tyco Electronics 公司的一部分）和德国 Schaffner 公司（网址 www.schaffner.com）。这些滤波器性能非常好，但是对之后的调整而言灵活性较差，并且比板载滤波器要贵得多。

注意：顺便说一下，Schaffner也生产一些广泛使用的抗扰性浪涌测试所用的标准测试设备。

- □ 注意，市场上大多数输入滤波器的性能参数都是在滤波器两端电阻均为50Ω的情况下测得的，因此，实际电源应用中，滤波器的真正性能可能与其数据资料上指出的差别很大。
- □ 总之，PCB滤波器部分的线路应该厚且宽，以得到小电感量，CM噪声抑制通常要与外壳有非常好的高频连接。所以，如果可能的话，PCB上相关的线路应该通过几处金属支座与外壳相连。然而，如果没有支座的话，连接线(到外壳)应该用绝缘良好的粗股线，外壳和地线(IEC插头中间的脚)"良好的"连接也非常有帮助，这种情况下也可使用股线。过去主要电源制造商有专门定做的金属支架来将IEC输入插头的地引脚与外壳相连，但如今，直接可以买到有嵌入的金属支架的标准IEC 320插头，比如迈梭电子公司(Methode Electronics Inc.)的产品，网址www.methode.com。

10.5　一些重要的EMI工程经验

作者遇到的最难以解决的传导EMI的失败例子之一最终仅通过颠倒CM扼流环的方向(在PCB上旋转180°)就解决了。后来分析归纳的原因是磁心泄漏被附近线路或器件拾起，所以相位耦合会有问题(干涉图像)。但是由于大部分电感/扼流环为对称结构，因此没有任何特殊标志来区分两个绕组对应哪边，在生产时安装这一元件并不容易。然而，因为如今有很多类似"对方向敏感"的案例(甚至涉及变换器的主电感)，一些主要的电感生产商开始在它们的电感/扼流环上标明"极性标志"。

某主要电源制造商遇到的另一个千真万确的EMI问题是，CM扼流环必须要旋转90°(而非180°)才能符合要求。如果已经开始投入生产的话，这无疑是个坏消息，因为PCB布线要重新设计(电源可能也需要重新获得认证资格)。



第 11 章 开关电源的 DM 与 CM 噪声

11.1 主要 DM 噪声源

下面讨论实际电源噪声的产生原因。首先考虑假设电源的输入大容量电容为理想电容，即没有等效串联电阻(ESR)(并忽略其他所有电容寄生参数）时的情况，此时电源内所有可能的差分噪声源会全部被该电容旁路。显然，这根本不会发生，因为大容量电容 ESR 的值非零。

因此从 DM 噪声产生源看进去的阻抗 Z_{dm} 主要是输入电容的 ESR。输入电容除了流过供电线上的工作电流以外，也流过开关器件所要求的高频脉冲电流。但是电流经过任何电阻，如此处的 ESR 时，电压都必定会相应下降。因此输入电容两端会有高频电压纹波，如图 11-1 所示。

图 11-1 中的高频电压纹波实际上是 DM 噪声产生源。它本质上是电压源 V_{ESR_hf}，但噪声的产生形式是噪声电流 I_{dm}。

仔细分析图 11-1，可发现输入线电流只在交流周期中很短的时间内流经二极管，即二极管正向偏置时。但二极管关断（每个波形的阴影部分）时，高频开关电流仍然会流过 MOS，使 V_{ESR} 为负。因此高压直流母线上依然有高频纹波 V_{IN}。但意外的是，噪声还会出现在本应已经反向偏置的二极管靠近电网的一侧。这意味着 DM 噪声产生源在二极管关断时类似于电流源（吸收反向偏置二极管的噪声）。从另一角度看这个现象，由于大容量电容的非零 ESR 不能提供开关电流的全部高频部分。而电感在本质上为电流源，理论上不会如此。电流必须从某一处流出，即使这意味着暂时拉低整流桥二极管阳极上的电压以从电流源抽出电流。

因此，DM 噪声产生源在二极管导通时的模型是电压源，而在二极管关断时是电流源，这两个模型来回切换的频率是电网频率的两倍，使得分析很难。然而，如果离输入整流桥左边最近的是一个小 X 电容，那么可以有把握地认为 EMI 频谱主要是电压源，因此可忽略电流源模型。如图 10-1 中的“C_1”所示。

图 11-1 中 I_{dm} 方向是从 L 线流入，从 N 线流出。在另半个交流周期，这个方向会随着交流线电流反向而反向。因此 DM 电流方向“来回变换”取决于所处的交流周期的位

置。当然，从最终 EMI 扫描角度而言毫无变化，因为分析仪每次测量都要扫描几个交流周期。

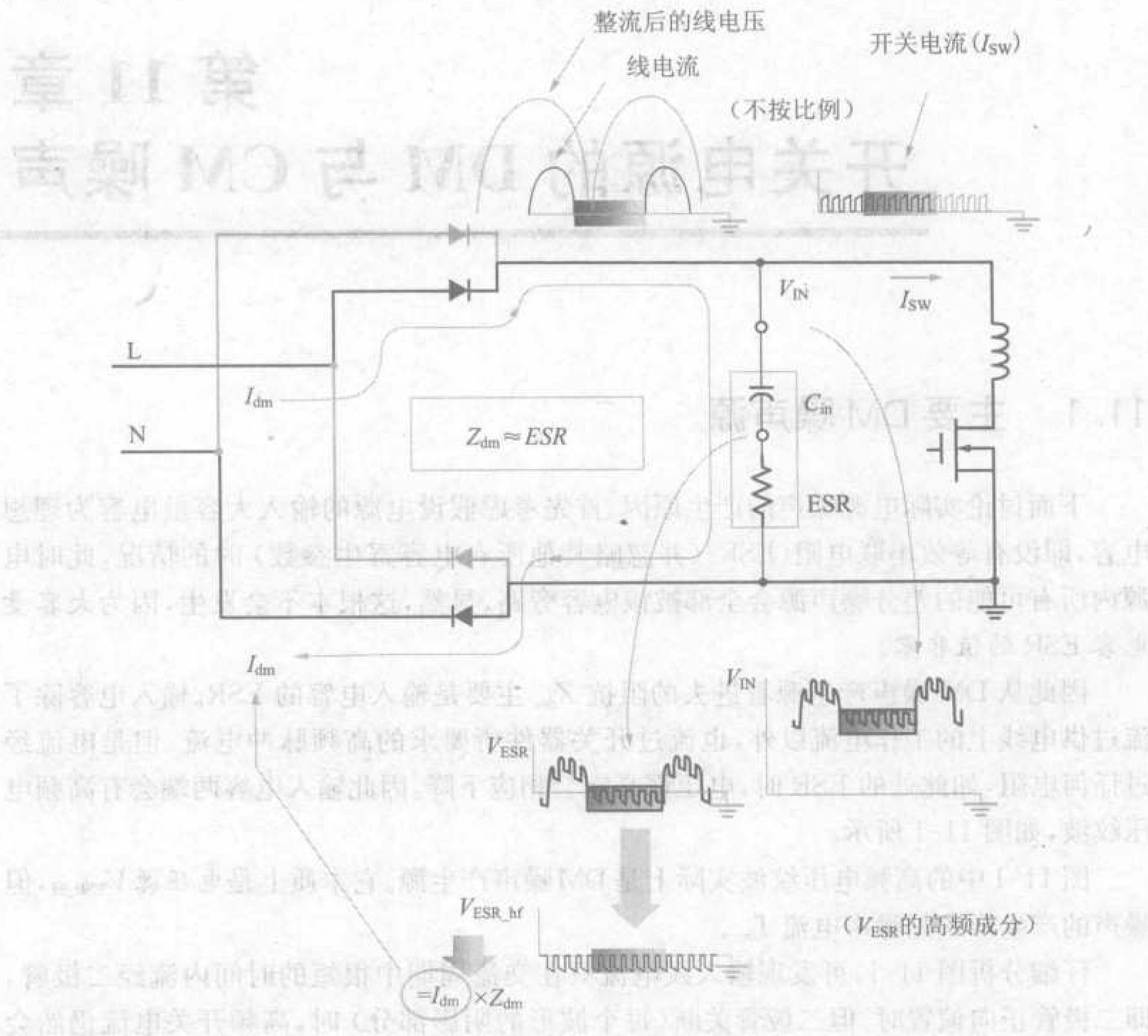


图 11-1　DM 噪声是如何产生的

11.2　主要 CM 噪声源

CM 噪声从定义上而言必须有到地的漏通道。但电源的这一通道和工程师们在其他领域讨论的通道有很大区别。例如，很多电源采用外壳作为效果良好的“无限散热器”，以此来为功率器件散热。功率器件和外壳之间需要有电气隔离，由于安装在散热器上的功率器件通常与 MOSFET 的漏极相连(虽然这并非绝对)，所以此处需要导电性能很差但导热性能很好的绝缘器——这样才可在散热的同时满足安全要求。两金属平面中间有电介质(散热器)时一定会形成电容，麦克斯韦定律指出，改变这些平面之间的电压会产生磁场，并产生流过寄生电容的电流。此处是指流入大地的噪声电流，也称

为“共模噪声”。公式如下

$$I = C\frac{\mathrm{d}V}{\mathrm{d}t}$$

通常我们没有办法很好地减小 $\mathrm{d}V/\mathrm{d}t$，其实我们也不想过分地减小 $\mathrm{d}V/\mathrm{d}t$ 以保证效率。因此，我们只有通过减少电容 C 来减小这一电流。但仔细分析根方程后会发现这是个进退两难的问题。热阻抗(R_{th}，单位为 ℃/W) 公式如下

$$R_{\mathrm{th}} = \frac{1}{\rho} \times \frac{d}{A}$$

上式中 A 是绝缘器的横截面积，单位 m^2(如器件和散热器的接触面面积)，d 是绝缘器的厚度，单位 m，ρ 是绝缘材料的热导率(单位 W/m·℃)。而电容 C(单位 F) 公式如下

$$C = K \times \varepsilon_0 \times \frac{A}{d}$$

上式中 K 是绝缘材料的介电常数，ε_0 是自由空间的介电常数(8.854×10^{-12} F/m)。注意，K 是无量纲的，等于绝缘材料的介电常数与空气(自由空间) 的介电常数之比，即 $K=\varepsilon/\varepsilon_0$。$K$ 也称为相对介电常数 ε_r。

结合上面两式可以得到 R_{th} 对 C 的函数公式为

$$R_{\mathrm{th}} = \frac{K \times \varepsilon_0}{C \times \rho}$$

我们可得到如下结论。

- ❑ $R_{\mathrm{th}}Z$ 和 C 的关系并不取决于 A 或 d，因为上述公式只含有材料的特性参数。
- ❑ 因此，如果要改善(减少)R_{th}，电容量就一定要增加。这显然会增大CM噪声电流。
- ❑ 由于反比例关系，寄生电容量减半时 EMI 大概可改善 6dB，因为 CM 发射(单位 dB) 按 $20\times\log(1/C)$ 的比例变化，而 $20\times\log2\approx6\mathrm{dB}$。然而，通过曲线我们发现接触面的热阻会随之加倍。因此，如果先前基板到散热器的温差是 10℃ 的话，现在就会变成 20℃。而每 10℃ 的温升会使器件损坏几率加倍(经验所得)。因此，我们要重视通过这种方法减少 EMI 时带来的可靠性下降的结果。

电源绝缘器的寄生电容量的典型值如表 11-1 所示。表中给出了传统绝缘器材料云母和一种新材料 —— 硅橡胶的对比。

注意：云母是一种天然矿物材料(主要产于印度)。云母价格低廉，是非常好的热导体，而且导电性很差。因此多年来一直是功率器件安装在散热器上时的绝缘材料。至今在超高压应用场合中云母仍是非常受欢迎的选择。然而它在电源中慢慢失去地位的主要原因是一些生产问题 —— 尤其是必须用到的热油脂问题。热油脂除了要大量使用却又难以控制以外，还会慢慢地挥发(在高温下)，随时间而发生热阻的恶化。新型材料(如硅橡胶) 可以很好地应用在不是很平的表面上，因此不需要使用油脂。实际上，这些绝缘器的热阻也会随时间而下降。

表 11-1　典型安装电容

封装	面积(cm^2)	磁性材料	K	厚度(mm)	电容量(pF)
TO-3	5	硅橡胶	5	0.2	111
		云母	3.5	0.1	155
TO-220	1.644	硅橡胶	5	0.2	36
		云母	3.5	0.1	51
TO-3P	3.25	硅橡胶	5	0.2	72
		云母	3.5	0.1	101
TO-247F	2.8	硅橡胶	5	0.2	62
		云母	3.5	0.1	87

从表11-1中可以看到，云母的K虽然较小，但是会产生更高的寄生电容量，这显然有助于选择较薄的绝缘器。选用新型、昂贵但是很受欢迎的聚酰亚胺[而非聚酰胺(尼龙)]，绝缘器也可得到同样的效果，聚酰亚胺是非常良好的热导体，但同时也特别薄。聚酰亚胺通过其琥珀色的颜色可以很容易辨认出，主要品牌有Kapton、Kinel、Upilex、Upimol、Vespel等。

问题在于，是否应该外加一层绝缘器来解决EMI问题?换句话说，就是实际上需要多厚的绝缘器?

绝缘器厚度的选择标准是在最大化热性能(尽可能地薄)的同时还要符合应用安全要求，如所需的耐压能力。欧洲安全规定要求基本绝缘或附加绝缘额定值为至少1500V交流电压，而双重绝缘或加强绝缘额定值必须高于3000V交流电压。例如，0.06mm厚的云母片典型额定值是1000V交流电压，而0.1mm厚的云母典型额定值为1500V交流电压(或2000V交流电压)。因此，0.06mm厚的云母通常不能用作功能绝缘外的绝缘，它可用于低压DC-DC变换器，或在散热器没有与机架/地相连的离线式应用中。如果线电压一直低于130V交流电压(例如只在美国使用的设备)，基本绝缘的强制电介质承受能力只要求是1000V交流电压。因此，0.06mm厚的云母可用作基本绝缘(通过接地提供第二级保护)。为了可以在欧洲市场上销售，一次侧到地还需要有加强绝缘(额定值是3000V交流电压)，无论是否接地(因为在很多地区并不认为没有接地是故障情况)。在本例中意味着把一次侧功率器件安装在机架上需要两层0.1mm的云母。

注意：必须指出，一些高端电源设计(如军品级)采用的是陶瓷绝缘器(如氧化铍或氧化铝，后者也称为矾土/铝土)。这些材料的热导率很高，大概比云母($\rho = 0.7$W/m·℃)高30～50倍，因此可以更厚，以减少电容量(易碎也是厚的原因之一)。要注意，氧化铍有毒，因此不能用于一般商业产品环境，但使用这些陶瓷材料可大大减少容性噪声。这类高端变换器的设计师们成功地应用了一个很有趣的法则，即45°(角度而不是温度)法则，该法则指出用更大且厚的绝缘器减少热阻的根本原因在于厚度增加时绝缘器的横截面积也越来越大。要注意，无论云母的厚度如何增加，热油脂都是少不了的，因为

云母材料本身决定了其表面抛光很粗糙。

注意：要想知道热油脂对热阻大小的影响，就要记住没有热油脂的话器件和散热器之间的间隙就会有空气进入，而空气的热导率非常之差。填充间隙的热油脂大大降低了接触面的阻值，但是也不会使热阻值降低到零。热油脂的模型可以用0.2℃/W的热阻代替每平方英寸的接触面积。油脂层的厚度并不重要，起作用的只是其接触面积。知道了准确的总热阻有助于更好地选择绝缘器，如果有必要的话可折中减少一些热阻以降低容性耦合。

我们需要知道共模噪声产生的物理原理，还要知道为什么通常给出的解释实际上并不适用于电源。首先列出这一分歧出现的两个主要原因。

(1) 电源对地的主要漏通道不是阻性的而是容性的。稳态时流过电容的平均电流一定等于零，因此不会有一个恒定值的漏电流流入地中，电流往返流动以保持寄生电容两端平均电压为一恒值。

(2) 实际上，寄生电容并不完全对称地连接在两条输入(整流后)直流母线上，所以两条母线上的漏地电流也不会完全相等。

图11-2所示为实际共模电流回路。注意，我们忽略了经过变压器内部一次到二次的寄生电容进入二次侧(接地)的共模电流。

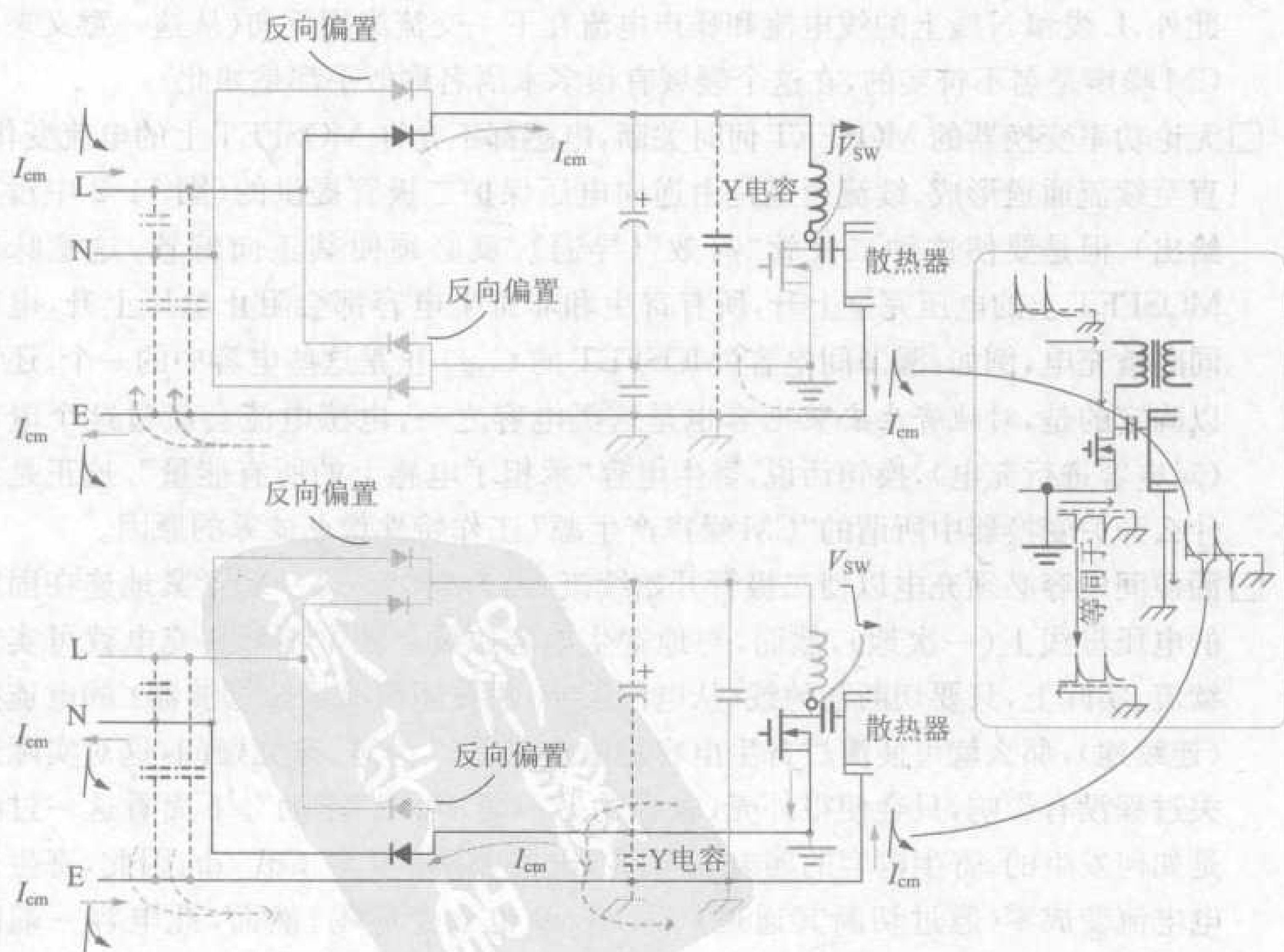


图11-2 CM噪声是如何产生的

首先看在这半个交流周期内 CM 噪声电流 I_{cm} 流过的主路径(黑箭头)。注意,两个原理图(上图和下图)都在同一交流半周,上图表示开关关断时电流可能流经的回路,下图则给出了开关导通时的回路。因此无论何时都有两个二极管是反向偏置的,假设二极管是理想的,那么只有图中的黑二极管会导通(对 CM 噪声也是如此)。注意图中的一些杂散 CM 通道(带箭头的虚线)会流过一定量的噪声。暂时忽略这些额外通道,尤其是图中带"Y 电容"标志的元件,可得到以下结论。

- 图 11-2 的上图给出了 MOSFET 关断瞬间的情况。漏极电压突然升高。电容两端电压突然改变时电容中会产生电流,电流大小为 $I=CdV/dt$。注入的电流进入机架 / 地,在这一过程中电容会获得少量电荷。
- 下图给出了 MOSFET 导通时刻的情况。MOSFET 的漏极电压下降,寄生电容释放先前过程充的所有电量(稳态)。这样,如图所示,MOSFET 导通而且寄生电容完全放电。
- 开关准备关断时,电流从 L 线流入。开关关断时,电流从 N 线抽出,后者等效于一个带负号的电流流入 N 端。因此最后得到原理图右边尖锐的 CM 电流。注意,这个 CM 电流并非如通常文献中所称是直流。
- 有非对称 CM 电流流动意味着 L 线和 N 线上的电流并非任意时刻都完全相等。此外,L 线和 N 线上的线电流和噪声电流在下一交流半周反向(从这一意义来说 CM 噪声是名不符实的,在这个领域有很多术语名称似乎都是如此)。
- 无论功率变换器的 MOSFET 何时关断,电感都不允许 MOSFET 上的电流变化,直至续流通道形成。续流通道是由逆向电压保护二极管提供的(图 11-2 中没有给出)。但是要使这种二极管"有效"(导通),就必须使其正向偏置。这意味着 MOSFET 上的电压完全上升,所有寄生和非寄生电容都会阻止电压上升,电容同时被充电,例如,漏源间电容(MOSFET 的 C_{OSS})正是这些电容中的一个。还可以确定的是,对地寄生安装电容也是这类电容之一,电感电流会流过这个电容(对电容进行充电),换句话说,寄生电容"承担了电感上的所有能量"。这正是为什么开关变换器中所谓的"CM 噪声产生源"工作特性像*电流源*的原因。
- 漏源间电容必须充电以使二极管开始续流,因为电容的另一端紧紧地连在固定的电压母线上(一次地),然而,对地寄生电容原则上根本不需要充电就可实现续流。实际上,只要切断与地线(从电网进来,假设还没有经过滤波器)的电连接(连续地),那么就可使流过寄生电容的电流"强制"为零。毫无疑问,这对实际开关过程没有影响,只会使得外壳(电容的另一端)可以"浮动"。下面看这一过程是如何发生的。寄生电容的漏电流与 dV/dt 的关系是 $I=CdV/dt$。因此,寄生充电电流变成零(通过切断其通道)后,dV/dt 也会变成零。然而,此电容一端的 dV/dt 是固定的(对地而言),由 MOSFET 的开关产生。因此,寄生电容上的 dV/dt 变成零的唯一方法是使电容两极板的 dV/dt 相同,即电容电压没有净变化,这就意味着如果与地线间没有电连接的话,外壳上的 dV/dt 最终会正好等于

MOSFET漏极上的dV/dt，并开始辐射。因此我们可能会成功地改善传导发射频谱（通过几乎不允许CM噪声进入电网母线），但是肯定会陷入严重的辐射问题中。

- 因此我们实际要做的是提供CM电流流通的通道。这样可以阻止机架上的dV/dt变化。为了从整体上减少噪声，我们必须切实保证所有接地（保护地或大地）——PCB到外壳，再到地线的连接都良好。所有的这些PCB线路都要粗，且电感量要小。
- 既然允许有I_{cm}流过，那么该如何控制（或限制）它呢？首先，要防止I_{cm}产生强电磁场。因此我们的主要目标是使CM电流通道的环路面积最小化，以防止其成为高效磁场天线，还要使这一电流从母线上转移开（通过提供其他回到其产生源的通道）。此时，图11-2中的两个额外Y电容（位于整流后的直流母线和地之间）起着很重要的作用。商用电源中普遍使用一个或两个该类Y电容，这对进一步减少EMI噪声很有帮助。它们的位置必须很靠近MOSFET，且应使与地的连线电感尽量小（如通过金属支座与外壳连接）。
- 由于额外的Y电容到地几乎不流过交流电网频率漏电流（在整流桥整流后的一侧），没有先前提到的漏地电流引起的安全问题，所以其电容量可以很大。但是，按照安规，我们仍然不能忽略其额定电压值。所以这个位置需要两个串联的Y2电容（或一个Y1电容）。
- 电源的CM噪声趋向于"非对称"。然而，二极管整流桥前面的X电容和Y电容（即接近输入供电线）有助于使L线和N线上分布的噪声几乎相等。这对共模滤波器按设想来工作非常重要，否则共模滤波器的工作就不能达到预期值。如果不能更好地了解这点，我们就可能会盲目增加CM扼流环尺寸，对结果却毫无帮助（可能还需要增加DM扼流环）。
- 把功率器件安装在机架上时，即使是经验丰富的工程师也会相当谨慎。他们可能会接受把输出二极管安装在机架上的建议，但不会这样安装高压MOSFET。但实际上如果有图11-2所示的Y电容，那么Y电容会将接收到的噪声返回到MOSFET附近，这就不会有问题了。为了有助于这一过程，外壳到PCB的支座要安装在离MOSFET非常近的地方，漏极引出来的Y电容也要位于此处（如图11-3所示）。
- 高效EMI噪声抑制通常要求对地有"良好的"连接。所以对地线路要非常厚而且要全是直线（沿着PCB）尽可能经过几个金属支座，以得到PCB到机架的良好高频连接。如果没有这么做，并假设连接只是针对交流插头，且电感量不是很小的话，如图11-4所示，外壳会开始辐射。板载IEC插头会更好，因为它可以提供更多将CM噪声返回其发射源的直接连接。
- 图11-4中整个PCB线路环（直到输入端）都要厚且短。不幸的是，由于电路板布线限制和所有其他需要安装在线路上的器件的缘故，这些线通常必须是很长的。此时，可在高压直流母线和一次地之间靠近MOSFET处放置高频解耦电容。

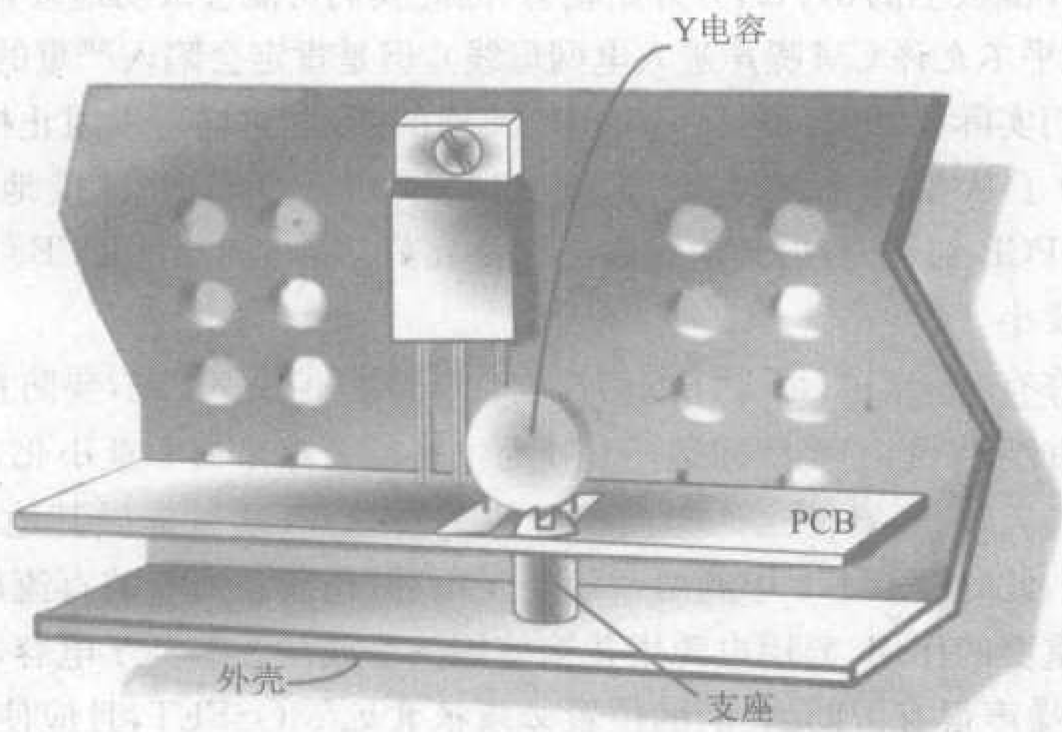


图 11-3　如何将功率器件安装在外壳上

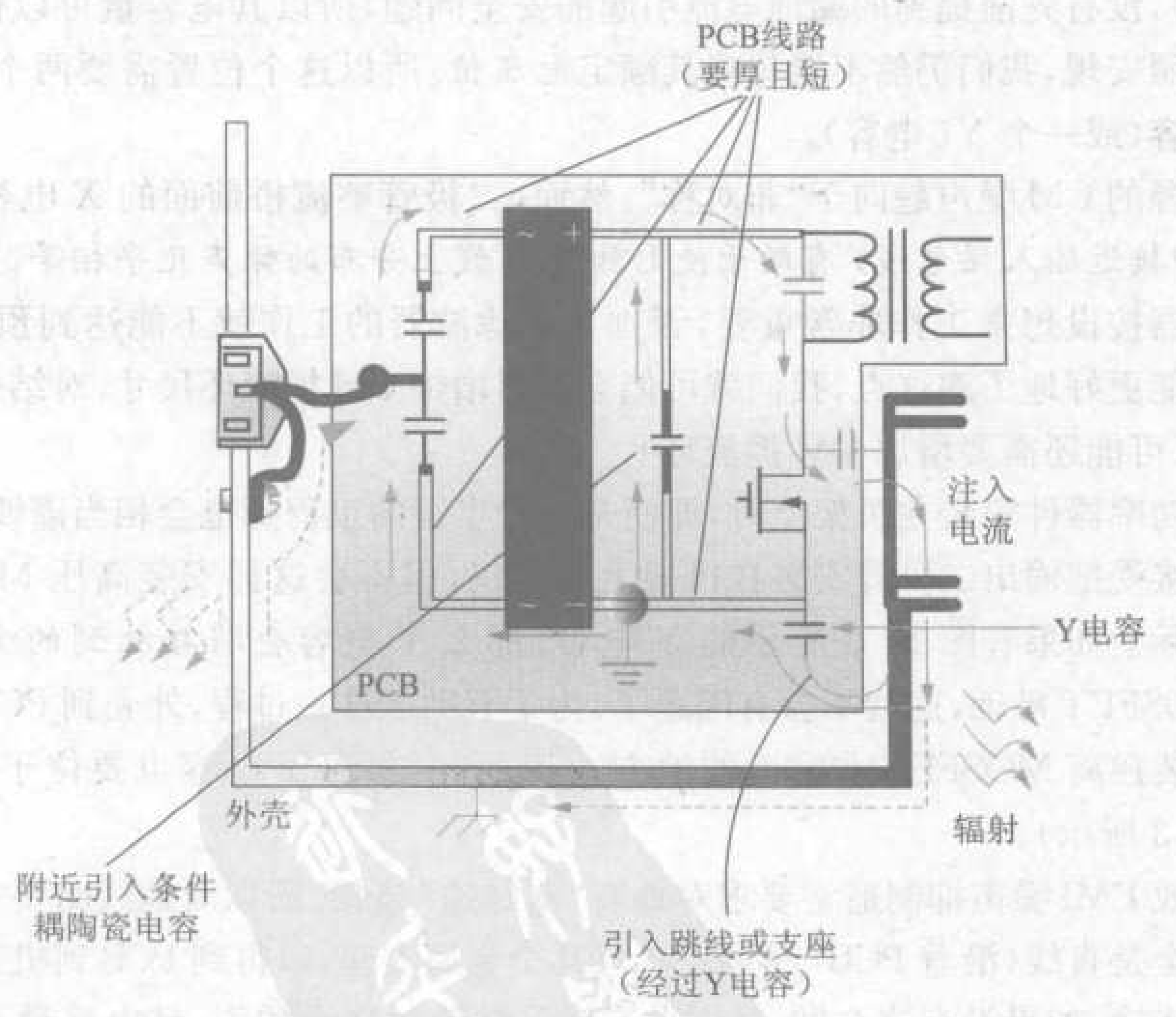


图 11-4　防止外壳辐射

注意：铜线一旦很长，那么无论它多宽，其电感量都不会很小。要记住，虽然线路长度减半近似使得电容量减半，但电感量减半时线路宽度相应的增加因子是 8～10。

□ 一些工程师试图通过将器件安装在外壳上同时改善二者，但是要用特殊的绝缘器——要有内在的“法拉第屏蔽”。实际上只是绝缘器层间的三明治式金属薄

层。绝缘器连接在 PCB 的一次地上，因此可以“收集”发射的噪声并将其返回产生源，故噪声不会进入外壳。然而，由于安规要求的限制，此类合金绝缘器通常非常厚，而且其热阻高到无法接受，达不到安装在机架上的目的。

□ 无论如何都要避免“地电抗器”。试想如果图 11-4 中 PCB 到电源进线的连接线上有这种电抗器，情况会如何。下面会讨论这一情况。

11.3 地电抗器

在地连接处放置一个小电感（如磁珠或只有几匝的小磁环）是否有利呢？假设将其放在交流插头地线引脚到外壳（或交流插头地线引脚到 PCB）的连线上，这样的扼流线圈称为“地电抗器”。这在小功率评估板上普遍使用（卖方建议的“聪明的”IC 解决方案中），但在商用电源中很少见。

首先，我们注意到这种电抗器似乎与先前对地良好高频连接的建议冲突。使用地电抗器的目的主要是为了防止传导 CM 噪声流入供电线线路，但这反过来会产生辐射问题。除此以外，在一些实际的工程案例中，地电抗器造成了严重的系统问题。例如在交流波的峰值点启动电源，Y 电容上会产生非常高的初始浪涌充电电流，如果有地电抗器的话，地线线路和外壳的电压会局部大幅增加。大多情况下，电源输出线回线直接与外壳连接并形成整个系统的地平面。系统通常经过后级的几个点与机架 / 外壳相连，因此电源中浪涌感应的增加会使得系统地平面严重不对称，使子系统不正常甚至损坏。ESD 测试和传导抗扰性测试的浪涌电压出现在线与线之间或线与地之间，也会出现类似情况。因此无论地电抗器对电源工程师的诱惑有多大，他们都会尽力避免使用它们（工作时只集中注意力解决共模 EMI 问题）。对于一些只生产开放式框架结构（无外壳 / 独立的）评估板的高压半导体公司，使用地电抗器是只有好处，没有坏处的。它们清楚，开放式框架结构产品无需满足任何辐射限制，所以它们会默默解决传导发射曲线中看到的问题，这正是它们为何能在辐射发射问题上达到系统设计者们现在无法达到的水平的原因。要谨慎！

第12章 电路板EMI解决方案

提前采取EMI预防措施胜过出了问题后再补救。本章将讨论实际设计中与EMI控制和测试相关的问题。

12.1 变压器的EMI问题

工程师解决顽固EMI问题的方法往往是调整变压器。涉及的变压器问题如下。

- 带高频电流的线圈会形成发射强磁场的天线。这些场进入附近的线路和电缆，并由此通过传导或辐射传出外壳。
- 由于部分绕组上会有摆动电压，因此它们也可能成为高效电场天线。
- 噪声会经过一次和二次绕组之间的寄生电容进入绝缘层。由于次级地通常与机架相连，所以噪声会以CM噪声的形式经过地平面返回。此时的情况与安装散热器时遇到的问题非常相似。这里，一次和二次侧的相互距离应该尽量近，以减少漏感（尤其是对于反激变压器），但它们之间的互电容会同时增加，使得CM噪声增大。

以下是防止问题产生的一些规范技术：

- 安规变压器的一次侧和二次侧之间有三层安规聚脂带（Mylar®），例如常见的3M公司（www.3m.com）的 ＃1298。除了这几层聚脂带以外，必须加入铜“法拉第屏蔽”来“收集”到达绝缘边界的噪声电流并传送它们（通常到一次地），如图12-1所示。注意这一屏蔽应该是非常薄的铜箔长带，以避免产生涡流损耗，并得到低漏感值。因此铜箔的厚度通常为2 ～ 4mil，在中心边缘的周围绕一圈，这一铜带焊接在其近似物理中心旁边，并进入一次地。注意，铜屏蔽的两端不能有电气连接，因为对变压器而言这会形成短路的绕组。一些设计在二次侧（三层绝缘之后）还用到另一法拉第屏蔽。这个屏蔽与二次地相连。但是，假设变压器的绕线和结构设计合理，大部分商用ITE（信息技术设备）电源都不需要这两层屏蔽，我们将很快讨论这些。
- 通常整个变压器上会有一个环形铜屏蔽（或“磁通带”），如图12-1所示。通常可以将该屏蔽的两端短接（钎焊）。它主要是作为辐射屏蔽，在低成本设计中通常

被省略。但是如果需要的话,屏蔽也可以与二次地相连。如此一来就需要考虑安全问题、一次侧和二次侧之间加强绝缘的要求,以及一次侧到二次侧所需的"爬电距离"(绝缘表面的距离)和"电气间隙"(经过空气的最短距离)的要求。如果变压器磁心外柱有气隙,那么从气隙处散发的边缘磁通会使得磁通带上有严重的涡流损耗,所以磁通带的厚度通常是 2 ~ 4mil。如法拉第屏蔽一样,这也可由良好的绕线技术来消除。

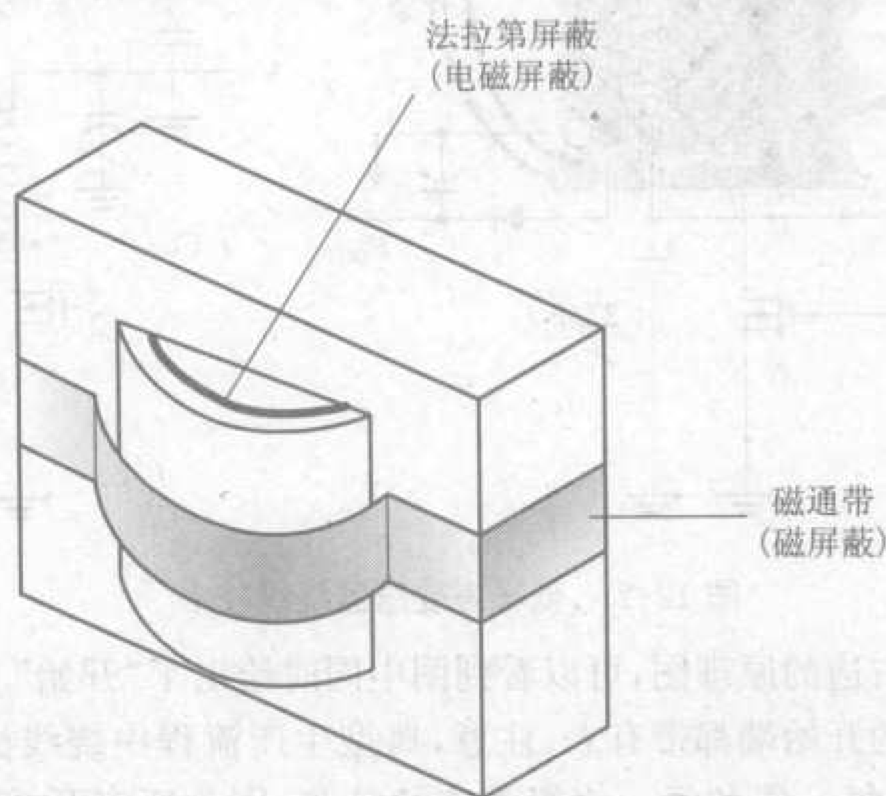


图 12-1　变压器所用的屏蔽

- 要再次强调的是,从 EMI 角度而言,反激变压器的气隙最好在磁心中柱上,也就是说,其侧柱上都没有气隙。侧磁柱上的气隙除了会在周围的磁通带上造成严重的涡流损耗外,还会成为很强的 EMI 辐射源。
- 一次侧通常会有一个辅助绕组来提供控制芯片及相关电路所需的低电压。该绕组有一端与一次地相连。因此,如果我们满足以下两点,那么实际上它还可同时勉强作为法拉第屏蔽:(a) 均匀地绕辅助绕组,将其分布在整个骨架的有效宽度上;(b) 通过图 12-2 中 22pF ~ 100pF 的小电容交流耦合其另一端(也就是与二极管相连的一端),以接收并转移噪声。

图 12-2 还体现了典型反激变压器的低噪声结构技术。对比右边的原理图和左边其等效的"绕组"图。接下来的分析虽然没有具体讨论分裂绕组,但是可将同一理论推广到分裂绕组上。下列是图 12-2 中得出的一些结论。

- 由于 MOSFET 的漏极会摆动,因此与之相连的一次绕组的端子埋得越深越好,也就是说,应该将它绕作骨架上的第一层,这样外层可屏蔽内层发出的电磁场。毫无疑问,一次绕组与漏极相接的一端不能靠近"安全栅"(三层聚酯带),因为注入噪声电流与寄生电容(由绕组在界面的两边形成)两"极板"上的净 dV/dt 成比例。由于不可能大幅度地减小电容(不反过来影响漏感),所以我们至少要

努力减少该界面电容上的净 dV/dt。

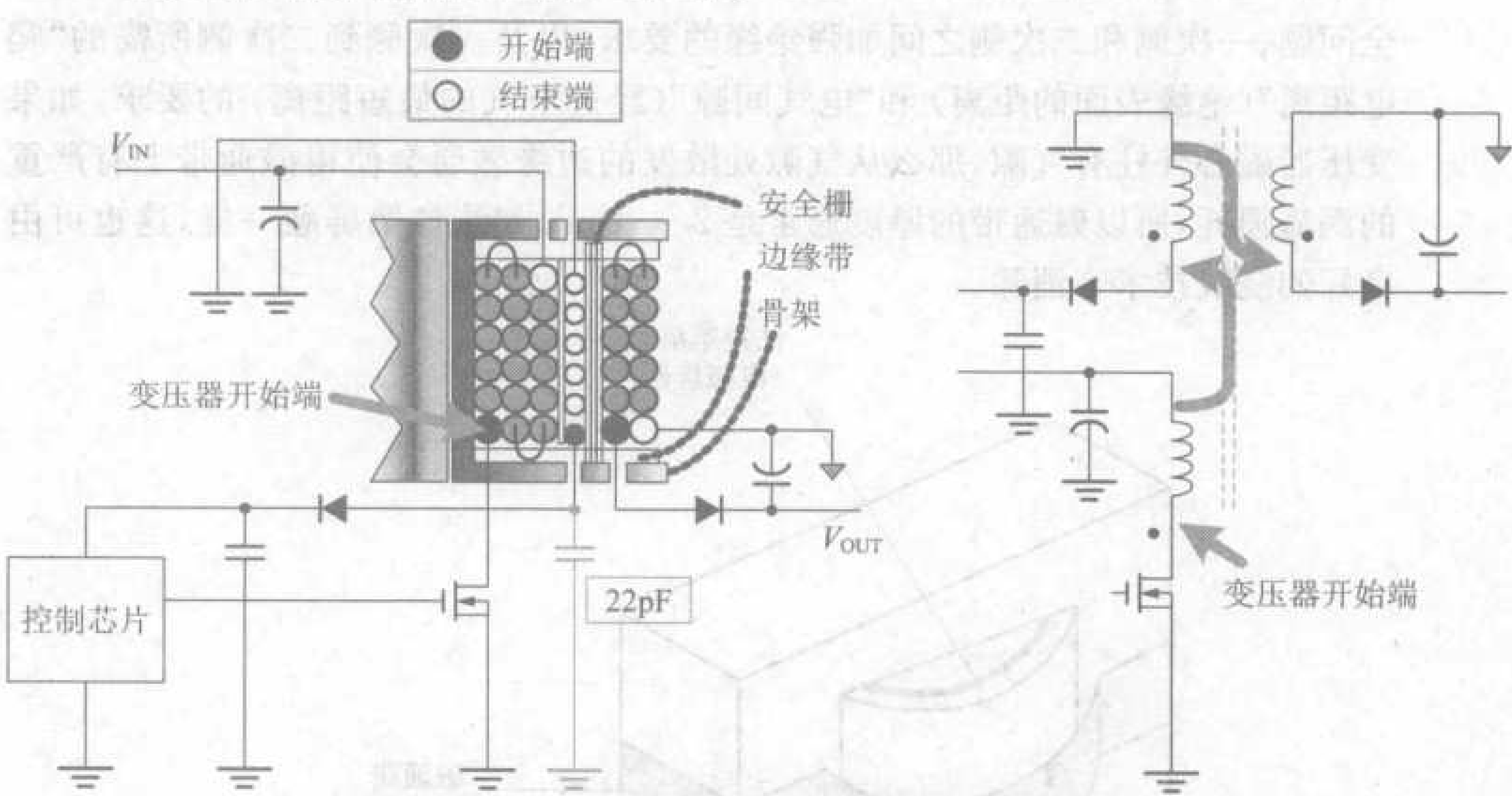


图 12-2　低噪声变压器绕线技术

- 对比左图和右边的原理图，可以看到图中同时给出了“开始”端和“结束”端。原理图中所有的开始端都带有点。注意，典型生产流程中绕线机是朝骨架的同一个方向绕线，每一层和每一绕组都连续分布。因为所有开始端（即带点的同名端）都是磁等同的——如果一个同名端电压升高，则其他同名端电压也会同时升高（相对于异名端）。就相关的物理相邻性而言，绕组的同名端与下一绕组的异名端相邻（绕组方向通常是固定的）。对图 12-2 中的反激变压器而言，二次绕组接二极管的一端一定会与安全栅相邻，因此安全栅上会有一定的 dV/dt。但该 dV/dt 比一次绕组接漏极的一端与安全栅相邻时（由高匝比造成的一次电压大摆动）要小得多。但图 12-2 所示的变压器优点在于二次侧的“静默端”（地）在最外层，就其本身而言就是很好的屏蔽。所以可以放心地舍弃普遍使用的环形带（磁通带）。考虑一下下列情况，假设绕好的变压器绕法“错误”，即所有的开始端和结束端与图 12-2 相反。这就使得一次侧接漏极的一端与安全栅相邻，而二次边地直接穿过绝缘（通常与机架相连）。这种绕组结构对防止 CM 噪声直接注入机架 / 地有一定的好处，当然这并非达到兼容性的最佳方法。
- 同理，正激变换器的变压器采用上述的绕组顺序会自动使得一次和二次绕组的静默端由安全栅（隔离边界）隔开。这是由于正激变换器一次和二次绕组的相对极性与反激变换器相反，因而此时注入寄生电容的噪声非常小，这点是好的。但此时最外层不再是“静默的”，所以会有辐射问题。因此，环形屏蔽在这一场合是必须的。
- 正激变换器“外层表面辐射问题”的另一解决办法是在生产中（只）颠倒二次绕组的方向。例如，绕一次绕组时绕线机是顺时针方向，那么绕二次绕组时就应该

是逆时针方向(这会有一定的阻力,但阻力并非来自变压器,而是生产部的员工)。这么做使得先前给出的反激变压器推理能同样可应用于正激变压器。这样我们就可以得到一个"静默的"外层(也不需要任何磁通带),但是穿过隔离边界的由 dV/dt 产生的共模噪声会更大。大体上说,做到"静默的"外层比防止噪声通过界面电容注入更好,因为后者可以通过多种方式来克服,如采用辅助绕组兼做法拉第屏蔽等。不过辐射问题却很难解决。但我们还注意到,正激变换器的变压器没有(或只有很小的)气隙,因此对辐射来说更为"安静"(与反激相比)。

技巧:"法拉第线圈"的工作不需要流过任何电流,因此我们的电路中甚至不需要有这一绕组(作为辅助通道)。此时可以只绕几匝细线(均匀分布),一端接一次地,另一端通过22pF小电容接到一次地。这一技术不但可节约与制造和放置正式的法拉第屏蔽相关的生产成本,而且还可减少漏感来提高效率(相比正式法拉第屏蔽)。就此而言,这一非正式的法拉第屏蔽非常有用并值得一试。

- ☐ 出于热处理考虑而把晶体管安装在机架上时,可以用一个技巧来切实地抵消注入散热器电容的电流,就是采用与主绕组等效但相位相反的另一个绕组(可以用细得多的线),如图12-3所示。原因在于,噪声电流流出一次绕组时抵消绕组会流入相同的电流。因此其效果是注入的电流经过"U形弯道"快速返回其噪声源。注意,该附加抵消绕组与主绕组的耦合要非常紧密。通常抵消绕组和主绕组采用双股绕法(即两个同时绕,而不是一个在另一个上面)。但要注意,这种情况下沿着两绕组的点之间会有很高的压差,倘若瓷漆绝缘上有气孔,就会有飞弧的危险并导致电源损坏。解决方法是采用达到"双重绝缘"标准的线。

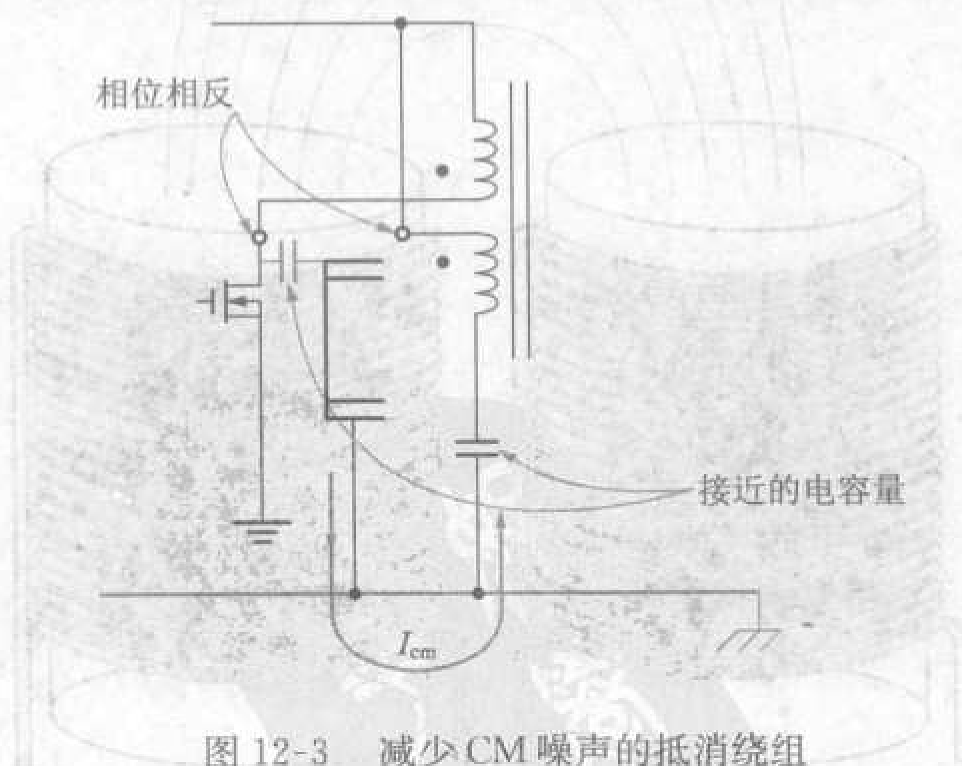


图12-3 减少CM噪声的抵消绕组

注意:该技术对抵消注入界面电容(一次与二次绕组之间)的噪声没有任何帮助。尽管有这种限制,但是让传导EMI(EMI频谱的许多点上)减少10dBμV仍是有可能的。因此,如果这是最后一刻发现的问题,并且需要避免对板子进行大改动,那么这一技术就非常值得一试。提前计划该绕组,并预留附加电容的PCB位置是很有远见的。

注意：上述建议适用于所有离线式拓扑（以及所有大功率DC-DC变换器），无论开关器件是否需要安装在机架/外壳上（安装端是摇摆的）。倘若续流二极管是安装在机架上的话，类似技术也可应用于二次侧。但只有在二极管的安装端（通常是二极管的阴极）刚好是该拓扑/结构的开关点时二次侧散热器才会有噪声进入的问题。因此可以得出，普通的boost和反激拓扑不会有这个问题，因此该二极管的阴极是"静默的"。但是正输入－正输出的buck和正激变换器的阴极（安装端）是摇摆的，因此将二极管安装在机架上时要小心。

- 输出的后端LC滤波级常常会用到杆状电感。由于其开放式磁结构，杆状电感被戏称为"EMI大炮"。不过杆状电感因为成本低、占用面积小而依然普遍使用，因此产生了一些控制其不利因素的办法。此外，如果给定输出端使用两个杆状电感的话，两个电感的绕法要一模一样，但流过其中一个的电流相对另一个而言应该是反向的（通过适当地修改PCB），如图12-4所示。从上往下看，其中一个电感的电流方向为顺时针，另一个为逆时针。这有助于磁通从一个回到另一个（U形弯道），这样会大大降低"EMI溢出"发生的可能性。

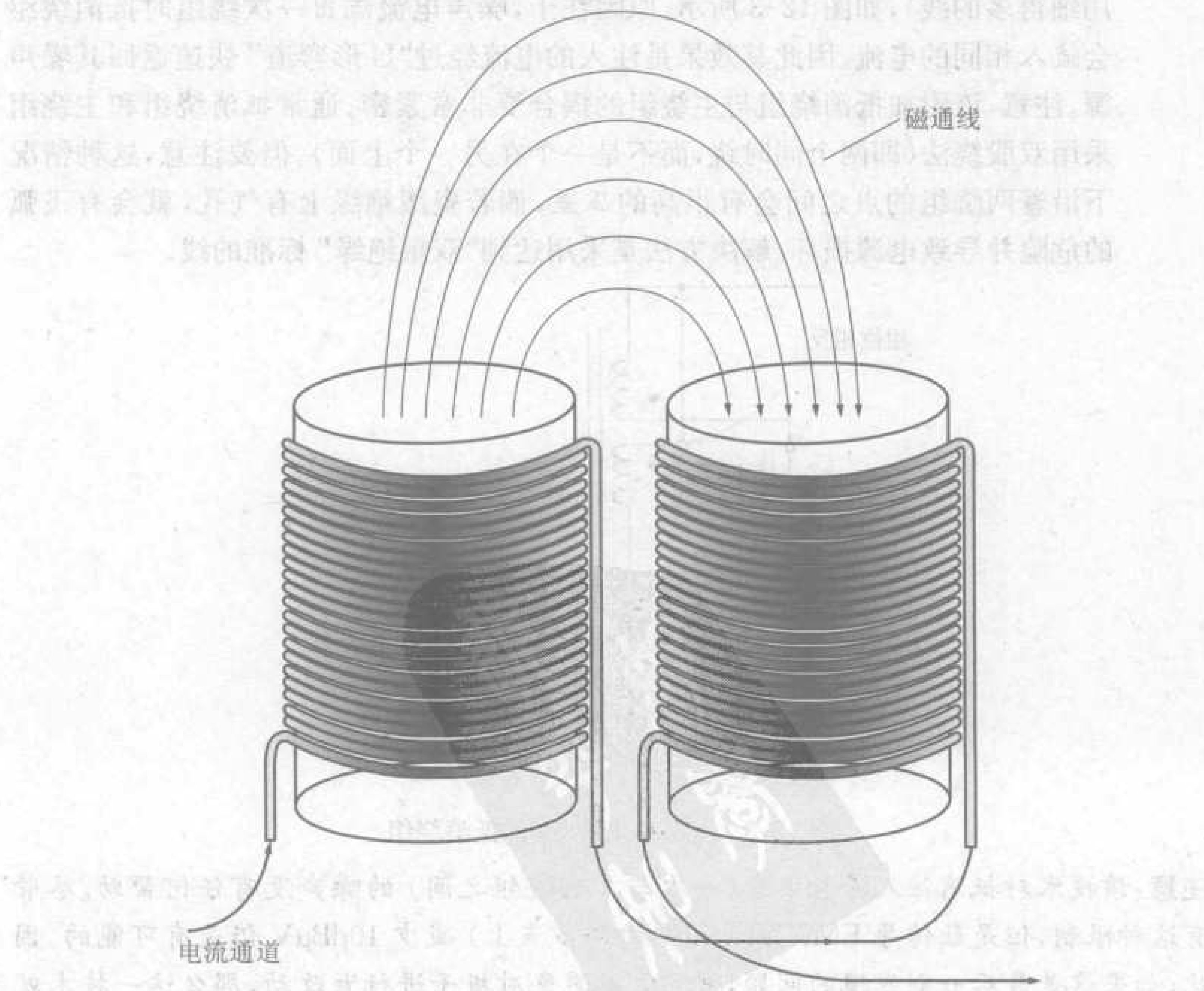


图12-4　杆状电感的正确用法

12.2 二极管的 EMI 问题

下面列出的是需谨记并采用的二极管知识。

- 二极管能成为低频到高频噪声的发生源。低速二极管(如典型输入整流桥中的二极管)也会产生这种噪声。
- 市场上已经有超快速二极管组成的输入整流桥,供应商声称产品可显著减少 EMI,但实际应用中并不能提供太多的改善,它们的输入浪涌电流额定值很小。实际上,前端位置上的任何器件都需要承受很多应力(就算还不是"过多的"),例如启动期间高压线上的应力。
- 为了最小化 EMI,应选用反向恢复特性更软的超快速二极管。对于中等功率到大功率的变换器,这些二极管上还要有 RC 缓冲电路(牺牲一定的效率作为代价)。小功率场合通常使用肖特基二极管。虽然这些二极管理论上没有反向恢复时间,但是其体电容相对更高,最终会与 PCB 线路的电感量谐振。因此,RC 缓冲电路对肖特基二极管也是有用的。注意,如果二极管在其两端电压开始摆动前完全恢复(即零电流),就不会有反向恢复电流,此时,二极管的速度无需"超级快"。事实上,很多工程师说缓冲电路/钳位电路选用慢一些的二极管时 EMI 会低得多。缓冲电路中普遍选用 Philips 公司的软恢复快速二极管 BYV26C(或中等功率用 BYM26C)。
- MOSFET 开关管比续流二极管的反向恢复时间约慢 2～3 倍是明智的(可避免产生贯通电流),该电流会产生很强的磁场(除了会产生功耗以外)。因此,常有人通过外加一个与栅极串连的电阻(离线式应用中通常为 10～100Ω)来故意降低 MOSFET 的开关速度,可能在栅极电阻上并联一个二极管以不影响关断速度(为了保证效率)。
- MOSFET 上(漏源之间)常常并联有小电容。但这会大大增加 MOSFET 的自身损耗,因为电容每个周期的能量都会消耗在 MOSFET 上($P = 1/2 \times C \times V^2 \times f_{SW}$)。
- 超快速二极管导通时会有很高的正向电压尖峰。此时二极管的正向电压约为 5～10V(而不是期望中的 1V 左右)。反向恢复越快,正向尖峰就越明显。因此,MOSFET 关断时,二极管会成为强电场源(电压尖峰),而 MOSFET 导通时,二极管会产生很强的磁场(电流尖峰)。二极管上并联一个小 RC 滤波电路可以有助于控制正向电压尖峰。
- 集成开关中 MOSFET 的栅极可能在内部,没有与外接的引脚相连。此时可通过与自举电容串连一个 10～50Ω 的电阻来减慢导通转换速度。自举电容的作用是作为内部浮动驱动级的电压源,导通时提供 MOSFET 栅极电容充电所需的大电流尖峰。因此,与该电容串连的电阻在一定程度上会限制栅极充电电流,从而使

导通变慢。

□为了控制EMI，有时会在续流二极管上串连一个铁氧体磁珠（最好是损耗式的镍一锌材料，常常是将磁珠穿在二极管的引脚上），例如典型离线式反激电路的输出二极管。但是这些磁珠必须非常小，否则它们对电源效率的影响非常大。

注意：对多路输出的离线式反激变换器，某些辅助输出（即非直接调节的输出端）的输出二极管串联磁珠会大一些（有可能是不止一匝，并且用常用的锰一锌铁氧体为磁心）。但这些磁珠的目的并非抑制EMI，而是为了减少一些伏秒数，从而改善输出的稳压特性。

□下面讨论分裂/三明治绕组。一次绕组一般会分成两个绕组，并位于二次绕组的两侧，以减少反激变换器的漏感和正激变换器的临近效应损耗。假设两个分裂绕组串联时，EMI是可以接受的。一般来说，绕组并联是不明智的（从EMI角度来说尤为如此）。大电流电源的二次绕组有时也会分成两个绕组（或箔片），目的在于增加通流能力，如图12-5所示。但分裂的二次侧通常分布在一次绕组的两侧，并列绕组这两个假设"一样的"部分实际上是有轻微磁差异的，因为它们在变压器中的物理位置不同。此外，它们的DCR也有些许差异（长度不同），有可能形成内部电流环。设计者可能完全没有注意到这点，而只是观察到电压波形中严重的振荡和莫名其妙糟糕的EMI扫描。所以，如果真的需要用到并联绕组时，最好采用图12-5右边的原理图。这里两个二极管的正向压降可"稳定"绕组，并有助于"熨平"这两半的不平等。

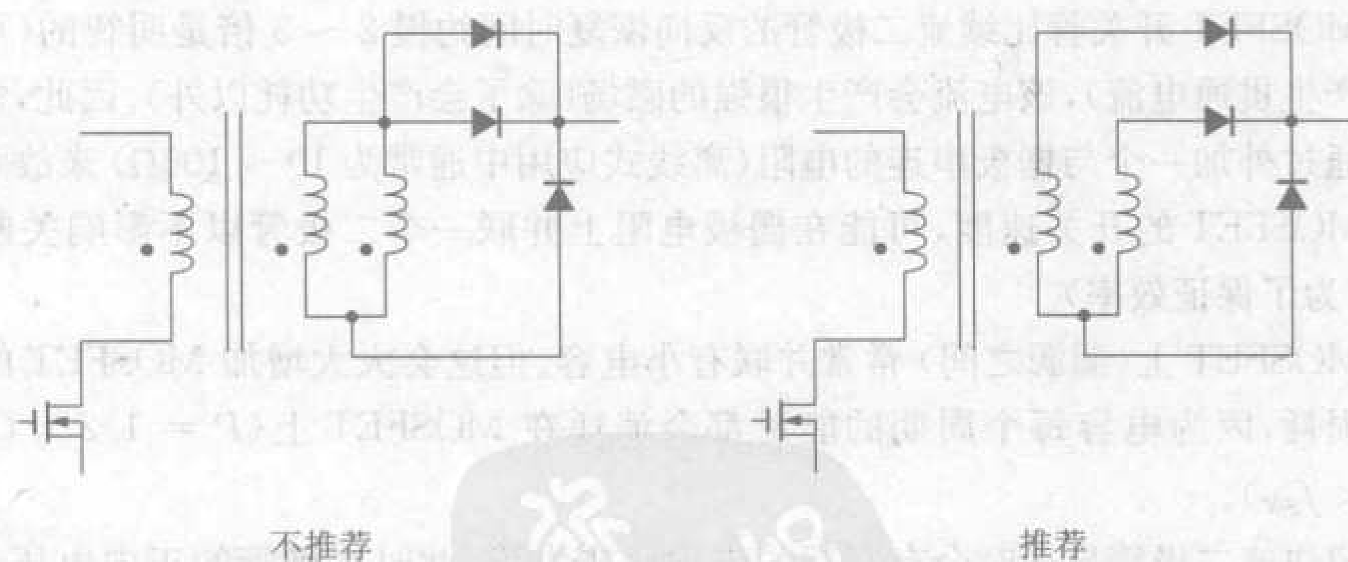


图12-5　并联绕线的正确方法

12.3　磁珠的工程应用——抑制肖特基二极管的dV/dt

大规模的电源设计和工厂生产时会有如下问题。70W离散式反激变换器的输出肖特基二极管在生产测试会有一个虽然小但却不能接受的ppm（百万分之一）的失败率。最终，通过仔细的分析发现原因在于二极管的关断波形中间有非常轻微的摆动（振

铃)。由渐近线可以看到,该二极管的 dV/dt 在摆动瞬间会超出额定值,因此有可能损坏(其他应力没有超出额定值)。肖特基二极管的引脚上穿入一个小铁氧体磁珠可以减缓摆动,同时显著减少 EMI。事实证明前面的假设是正确的,之后肖特基二极管就不会损坏了。但是总效率会下降1%～2%。并非所有肖特基管都一样,因此必须注意供应商给出的不同 dV/dt 额定值。还要注意流过二极管的漏电流,漏电流不仅会使效率降低,而且在某些情况下会导致异常行为,如导通时的预电流限制(特别是集成开关通过感应开关压降以限流时)。

注意:有时磁珠也与 MOSFET 串联,但是不能将这种磁珠放在源极上。如果放在源极上的话,那么交叉导通时源极引脚(带磁珠)会产生尖峰。因为栅极的参考点是源极而不是漏极,所以这会造成假导通,从而导致可靠性问题。因此,如果需要使用磁珠的话,磁珠的位置应该而且只能是在 MOSFET 的漏极。的确,这一额外的非耦合电感原理上会引起小尖峰,但实际上这很少会有问题。同理,如果要用电流探头监测 MOSFET 的电流,就应该将环线(探针的位置)放在漏极端,而永远不能是源极。

12.4 基本布线方案

我们要仔细分析每个拓扑的 PCB 线路,判断哪些部分对布线和 EMI 是"关键的"。"关键"线路是"高频电流部分"—— 电流在开关管导通或关断瞬间(突然)开始流动或停止流动。因此在每个切换时间内线路的 dV/dt 都非常高。此外,从"线路 20nH/in"的经验值可以得出电压尖峰 $V = LdI/dt$。这些尖峰不但会产生大量 EMI,而且会进入 IC 的控制部分,引起异常动作(可能会损坏开关)。为了使这些电磁场最小化并同时减少相应电感量,必须使此类高频电流环的面积最小化。因此,从这个角度分析拓扑结构可以得出表 12-1 中的结论。所有进入带"关键"标志的器件的线路都必须非常短(还不能太薄),相应的高频环路面积便可自动减少。

表 12-1 良好的元件位置

	输入电容	输出电容	续流二极管	电感
buck	关键	非关键	关键	非关键
buck-boost	关键	关键	关键	非关键
boost	非关键	关键	关键	非关键

上述意味着布线问题和 EMI 问题基本上是有共同点的。换句话说,对布线有好处的(能保证性能合理)对 EMI 也有好处。但是也有例外,特别要注意不能将有纹波电压的线路设计得太宽,否则就会成为高效电场天线。所有拓扑中开关点的线路就是最好的例子,我们希望可以增加其铜面积以减少寄生电感量并/或为 MOSFET 或续流二极管散热,但是这么做的时候必须谨慎小心。

地平面是降低 EMI 总体发射水平的一个非常有效的方法。对多层板,如果与带有功率器件(及其相关走线)层相邻的层是地平面的话,EMI 会下降约 10～20dB。这显然

比开始选用“便宜的”单面板或双面板，之后却要使用大容量的滤波器要合适。但是要尽可能地保证地平面的完整性。关于这点，我们要记住，地平面上的回流常常会流过最短的低频直线通道。但高频（或波形的谐波更高）时，回流趋于沿地平面上与正向电流线路一致的线路流动（在不同的层面上）。因此，电流有可能会自动减少其流过的面积——由于这会减少自感，因此可为电流提供阻抗最低的路径（低频时线路阻抗是阻性的，而高频时是感性的）。特别是当不小心将地平面误切断时（可能是为了别的线路走线更“方便”），功率变换器（非常需要有地平面）的回流会转而进入断口的那一侧。这么做PCB上会形成高效的隙缝天线。

12.5　最后的EMI抑制措施

分离CM和DM分量有助于研究它们并对糟糕的EMI扫描进行排错。但标准LISN读数只给出总的传导噪声（CM和DM）的某一加权和。因此，除非有专门设备（包括修改后的LISN）分离CM和DM，否则只能估计EMI的哪一部分是以DM为主，哪一部分又是以CM为主，所以我们永远不能知道这两种噪声的根本原因。图12-6中两个电流探头的绕法实际上是L线和N线的“联立方程”——以分离CM和CM部分（参见第9章中的图9-1）。注意，同时测量这两个量（用两个而不是一个探头）还可以得到CM和DM分量之间存在的与相对相位关系有关的信息。

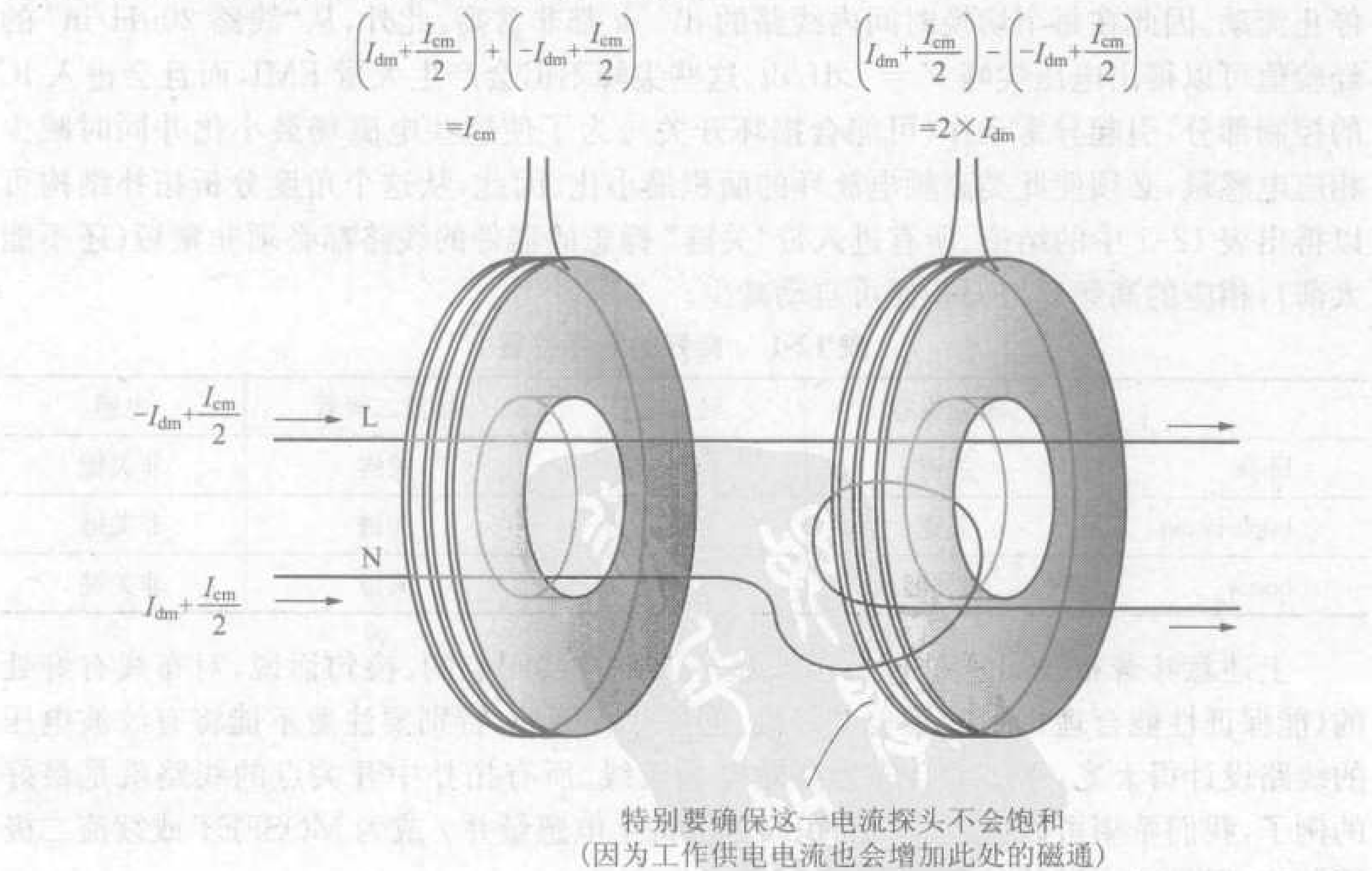


图12-6　用两个电流探头来分离DM和CM噪声分量

注意:噪声测量所用的电流探头的带宽和容流能力是非常重要的。Pearson Electronics 公司和 Fischer Custom Communications 公司分别在 www.pearsonelectronics.com 和 www.fischercc.com 上给出了此类探头的常用选择。非常大的电流(有时候需要高达几千安)常常选用基于"Rogowski 原理"的电流探头。这种探头可以从几家制造商那里买到,如 Power Electronic Measurements 公司,网址 www.pemuk.com。这些探头不是普通的电流互感器类型。Rogowski 探头的输出并非取决于闭合的瞬间电流,而是取决于电流的变换率。因此,与典型电流互感器在所检测的线周围绕几匝线圈不同的是,Rogowski 探头有效地利用了中空的螺线管,将其弯曲成一个圆,套在被检测的线上(像油炸甜圈)。一般认为这种探头几乎没有干扰。实验室用的普通主动电流探头(也测直流,所以含有霍尔传感器)不适于测量宽带宽噪声。

注意:脉冲转换时间小于 100ns,或发射噪声频率高于几兆赫时,电缆长度要短。因此电缆对示波器或测量仪器的输出阻抗必须是 50Ω。不过,最先进的示波器具有可选的 50Ω 输入阻抗。校正电缆端口可防止驻波效应的产生。注意,含有这种 50Ω 终端负载时测得的电压约等于其实际值的一半,因为电缆和终端阻抗本质上构成了一个分压器。通常示波器一旦"知道"有这一 50Ω 终端负载便会自动校正这点。要注意,上升陡峭的脉冲会产生假振铃,原因在于高频电流聚集在电缆屏蔽层表面。这可以通过在测量电缆上穿入一个或更多的铁氧体磁珠(或磁环)来抑制。例如,Pearson Electronics 公司声称它们通过在内径 1in,外径 2in,厚度 1/2in 的铁氧体磁心上绕四个三匝线圈得到了非常好的结果。

注意:一种快速测试并分析某一具体高频传导 EMI 问题的方法(用 LISN 测量电源输入)是将电源的输出电缆紧紧地拧在一起(沿着相应的回线)。这样可以抵消场(也叫做磁通容积),从而减少输出电缆的辐射(如果有辐射的话)。

这一过程实际是在特大规模的产品设计全面生产时实现的。批量生产前拧结的位置要用一些扎丝绑带来固定线束,这可以作为全面生产之前避免代价高昂的重新设计的最后一道防线。"拧结扎丝绑带"技术在生产中被公认为不是非常实际或不是想要的,不过它非常便宜。注意,在整个输出电缆上采用铁氧体套管的话,工作即使没有更好效果至少也一样。但是它不满足要求的原因仅是它比三个扎丝绑带要贵得多。但有趣的是,即使铁氧体套管看起来像是辐射屏蔽(感觉是同一回事,甚至和拧紧电缆得到的结果一样),其实际工作原理是减少自身的共模噪声电流,而不仅仅是"屏蔽"其产生的 EMI,拧结的另一方面只是为了抵消附近的线的电磁场(通过回线)。反观这一特殊例子,根本原因是输出明显包含相当多的共模噪声,使输出电缆辐射。辐射后来进入输入电缆,导致传导 EMI 认证失败。

图 12-7 给出了分离变换器内辐射造成的传导发射谱的技术,这样就知道该如何分辨电场和磁场。为此,我们要切断输入整流桥前的 PCB 线路,然后将交流电网引进变换器外壳外部的盒装滤波器。原有滤波器端口开路(以接收电场)或通过小环路短接起来(以观察磁场)。该 EMI 滤波器的另一端口如以前一样,接 LISN 和频谱分析仪。这样就

可以得到这个"外加的"(基于辐射的)噪声。结果会表明散热器是否造成强烈的电场，或某一磁性元件是否造成强烈的磁场。我们还可以在可疑区域移动一小片厚铜片(与地相连的)以观察哪个元件可能是真正的场源。分析磁场近场产生源时，铁氧体板(典型EMI抑制工具)比铜片的工作性能要好(铁氧体也可以用同样的方式移动，但无需接地)。

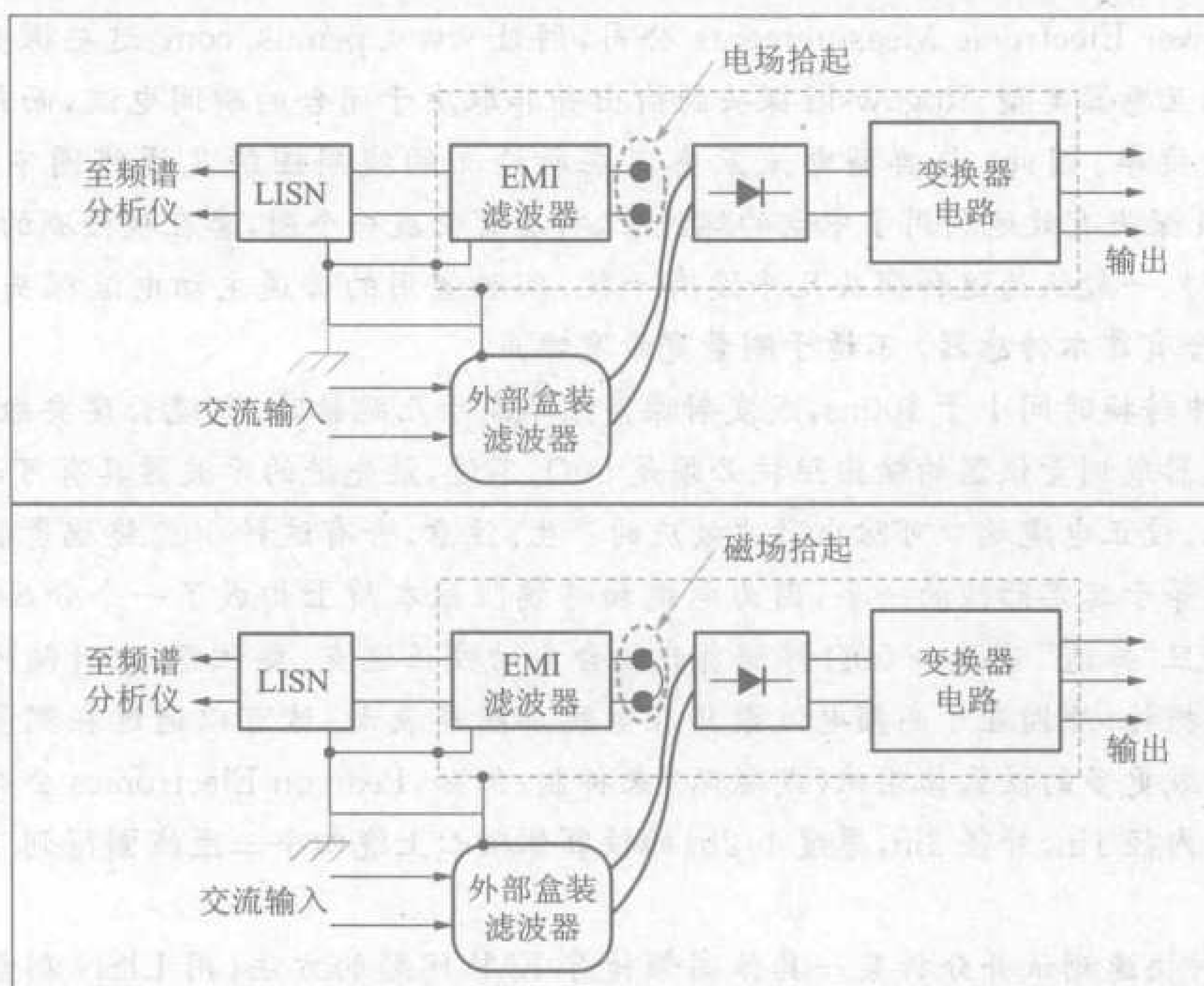


图 12-7　分析电源内的磁场源和电场源

注意：LISN不能接在交流电网上，否则会非常危险。要用绑带紧紧裹住铜/铁氧体板/片，以防意外接触到元件。

12.6　能否通过辐射测试

大部分小公司都负担不起辐射测试的先期认证。但是它们中有一小部分预先非常清楚它们是否能顺利通过测试——仅通过仔细分析传导EMI扫描图。它们所做的就是仔细观察CISPR 22第三区域的频谱，这一区域是从5MHz～30MHz。可能的话，它们还会扫描更高的频率。它们意识到，仅满足第三区域传导限制的兼容性是不够好的，所以它们观察这一区域的整个波形曲线。一旦波形在接近30MHz末尾处逐渐上升，它们就相当肯定会有辐射问题。但是，如果曲线开始下降，或是在接近30MHz时几乎保持水平，那么它们就比较可能会立刻将样品提交到实验室做正式辐射限制兼容性认证。换句话说，我们实际上可以"看到"5MHz～30MHz区域内的能量水平。如果该区域内的传导噪声能量过高，那么辐射也会非常之大。

第 13 章 EMI 滤波器的输入电容和稳定性

变换器输入端某些非故意的因素可能会对 EMI 滤波器和变换器本身的性能有着重大影响。若不了解其规律，就会导致滤波器扼流环饱和，甚至导致系统不稳定。

13.1 DM 扼流环是否饱和

EMI 滤波器设计包括选择磁心，并确定绕组匝数。但多绕几匝以满足电感量的做法会使磁心容易饱和，降低其效率。我们如何确定磁心和匝数呢？

下面是一个确定磁心是否饱和的简单公式。

$$B=\frac{LI}{NA_e}\mathrm{T}$$

上式中 L 是测量出的电感量，单位 H；N 是匝数；A_e 是磁心的有效面积，单位 m^2。注意，A_e 只是磁心的标准几何横截面积。对 E 形磁心，A_e 是中心磁柱的截面积（或每个边柱面的积两倍，无论哪个比较小，这两种方法得到的结果通常是一样的）。因此，只要留意峰值电流，就可以算出扼流环 B 场峰值。知道磁心材料也许就可以知道其饱和磁通密度 B_{SAT}，然后我们很容易知道磁心是否饱和。注意，铁粉芯的 B_{SAT} 通常约为 10 000G（即 1000mT 或 1T），铁氧体的 B_{SAT} 则为 3000G（300mT 或 0.3T）。

但什么是峰值电流呢？大部分设计者常常根本不重视峰值电流的作用，这也就是为什么他们不理解其 DM 扼流环低效率是饱和造成的。

在 DM 扼流环上多绕几匝线圈以提高电感量的做法（如果有的话）可能仅会产生足以使之饱和的安匝数，最后是否饱和很大程度上取决于材料本身。在某种程度上铁粉芯可能更不易饱和，但其初始磁导率也因此更低。铁氧体的饱和相对更快（虽然气隙可以减缓饱和，不论是气隙还是铁粉芯中的分布气隙）。当然，若 DM 扼流环只是 CM 扼流环的漏感，则等效于空心线圈，我们就不必担心它会饱和了。

因此，DM 扼流环最主要的问题就是磁心饱和。但如果 CM 扼流环电流的估计值太低，那么扼流环就会过热，这是由高铜耗造成的。

对于没有功率因数校正（PFC）的典型离线式输入级，输入整流桥只在每半个交流周期的部分时间内导通，如图 13-1 所示。输入（大容量）电容在剩下的时间内缓慢放电，放电速度取决于其传递到变换器的功率大小——除去滤波器内很小的损耗外，等于输

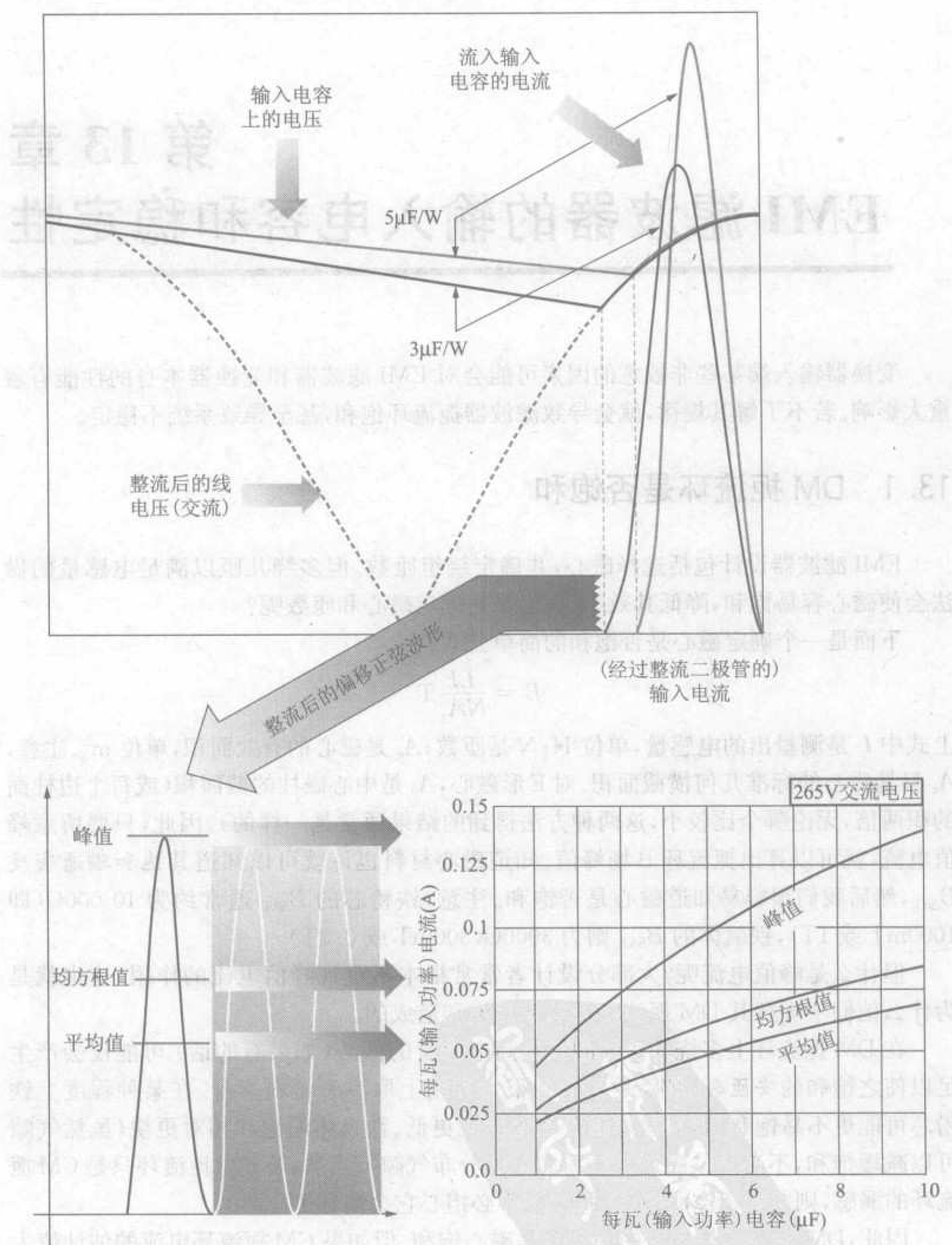


图 13-1　输入电流波形分析

入功率，即 $P_{IN}=P_{OUT}/\eta$，P_{IN} 是从电网上输出的功率，取决于具体效率 η 下的给定输出功率 P_{OUT}。若大容量电容的容量更大，输入整流桥和滤波器扼流环上就会有非常高的

电流尖峰和 RMS 电流[还有许多由电网谐振标准(即与 PFC 相关的)分别调整的低频谐波]。电流更高的原因是，整流桥导通时间因为电容容量增加而缩短。由于变换器所需的平均输入功率是恒定的，所以流过二极管的电流幅值必须增加，以补偿缩短的导通时间。

要正确估算 CM 和 DM 扼流环的铜耗就必须了解输入 RMS 电流，而要正确估算 DM 磁心容量(可通过能量的大小)就必须了解峰值电流。流入 CM 扼流环的电网交流线电流可相互抵消，所以通常认为它不可能饱和或不会构成问题。意思就是，这是从该时间段的垂直偏置正弦波中“切”出来的。

电源输入电流波形通常被称为“迭加正弦波”，波形为纵坐标上的正弦波形偏置，目的是使曲线的最小值在横坐标($t=0$)上。所以，图 13-1 的电流波形是一个迭加正弦波 —— 周期等于二极管导通时间(在导通时间内有正弦波形)。意思是，波形是该时间段内从垂直方向的偏置正弦波中“斩波”出来的。

可以推导得到下列公式。

每个二极管导通的时间等于

$$t_C = \frac{\cos^{-1}[A]}{2\times\pi\times f_{LINE}}\,\mathrm{s}$$

此处

$$A = \sqrt{1-\frac{P_{IN}}{2\times C\times f_{LINE}\times V_{AC}^2}}$$

上式中 C 的单位是 F。

电流波形的 RMS 值和均值(只计算二极管导通时间的波形)分别是

$$I_{AVG} = \frac{\sqrt{2}\times\pi\times P_{IN}}{V_{AC}\times[1+A]\times\cos^{-1}[A]}\,\mathrm{A}$$

和

$$I_{RMS} = I_{PEAK}\times\frac{\sqrt{1.5}}{2} = 0.612\times I_{PEAK}$$

上式中的电流峰值等于

$$I_{PEAK} = 2\times I_{AVG}$$

必须在整个交流周期上对 RMS 和均值取平均，如下例所示。

例　电源的输入电容是 330μF，效率为 70% 时输出为 5V/14A。问：265VAC/50Hz 时输入电流的 RMS 值和峰值是多少？

$$P_{IN} = \frac{5\times 14}{0.7} = 100\mathrm{W}$$

故 $A=0.978$，$t_C=0.67\mathrm{ms}$。可以算出，$I_{AVG}=4.05\mathrm{A}$，$I_{PEAK}=8.1\mathrm{A}$，$I_{RMS}=8.1\times 0.612=5\mathrm{A}$。

图 13-1 还给出了一种图表法 —— 适用于任意的通用情况(线电压等于 265V 交流

电压时）。本例中所选的每（输入）瓦输入电容等于 330/100 = 3.3μF/W。在图中的横坐标上找到该值，可得到纵坐标上的 RMS 电流等于 0.05A。但纵轴上是每瓦输入功率的电流，所以本例中的 RMS 电流等于 100 × 0.05 = 5A，与上面的计算值一致。

因为每个交流周期时间内有两次导通时间，所以在整个周期（$T = 1/f_{LINE}$）上计算得出的输入均值和 RMS 电流等于

$$I_{IN_AVG} = 4.05 \times \frac{2 \times t_C}{T} = 0.27\text{A}$$

和

$$I_{IN_RMS} = \left[5.03^2 \times \frac{2 \times t_C}{T}\right]^{1/2} = 1.3\text{A}$$

因此，我们要保证 DM 扼流环在瞬时峰值电流为 8A 的情况下不会饱和。对 CM 和 DM 扼流环，铜的厚度都必须能承受 1.3A 的 RMS 电流。

对宽范围输入（通用的）离线式电源，我们还要检测低网压时所有的电流。网压低时，尽管导通时间明显增加，但是所要求的平均直流输入电流也高得多。所以，网压降低时峰值 /RMS 电流普遍增加，而不是减少。假设网压高和网压低时效率相同（即 P_{IN} 是恒定的），则基于上述公式的具体计算表明，输入从 265V 交流电压到 90V 交流电压时，RMS 值、峰值和平均电流增加约 4%。实际上变化并不是很大，所以图 13-1 就可以满足要求了，不过也可以具体计算。

注意，有 PFC 时，265V 交流输入的 RMS 电流仅仅是

$$I_{IN_RMS} = \frac{P_{IN}}{V_{IN_RMS}} = \frac{100}{265} = 0.38\text{A}$$

峰值电流也变小了

$$I_{IN_PEAK} = I_{IN_RMS} \times \sqrt{2} = 0.534\text{A}$$

但要注意的是，对通用输入的电源也要检测网压低时的电流，并评估扼流环在这一更糟糕的情况下的工作情况。此时（含 PFC），90V 时所有电流比 265V 时增加大约 3 倍（假设网压高和网压低时的效率相同）。

不过，离线式电源有功率因数校正后，EMI 滤波器扼流环要小很多。

提示：对没有 PFC 的电源，若用示波器测量整流桥导通时间，就要保证电源不是从自耦变压器输入。最好采用可编程电子交流电源，因为自耦变压器容易呈现为感性，使其剩余能量在整流桥上经过的时间更长。这会增加导通时间，使峰值电流远远小于电源直接从墙上插座取电时的峰值电流。

13.2　DC-DC 变换器模块的实用电网滤波器

图 13-2 是 EMI 抑制技术应用于 DC-DC 变换器的例子。图中示出带有外部 EMI 滤波器的工业标准隔离模块（“砖”，brick）。该模块的输入是粗糙整流后的“−48V 直流电压”或“−60V 直流电压”总线，构成了数字 / 通信网络分布功率结构的一部分。其输出

是隔离并可调整的(如 3.3V/50A 或 12V/10A 等)。−48V 直流输入通常是从离线式通信电源(称为“整流器”)得到的。

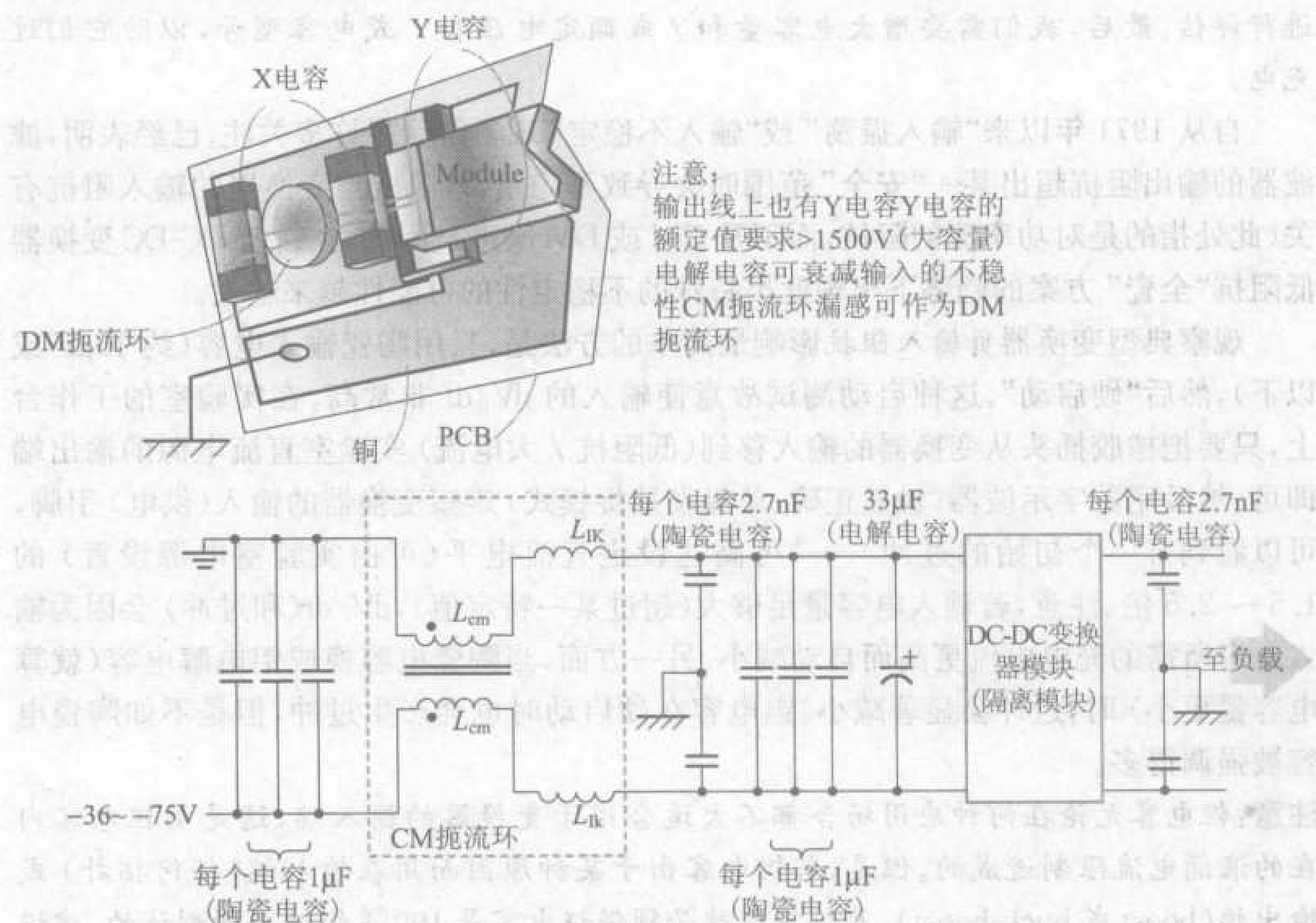


图 13-2 DC-DC 模块的典型 EMI 滤波器

要留意图 13-2 中模块的外部 EMI 滤波器的布线方法，尤其要注意 Y 电容的安装。还要记住，抑制 EMI 最有效的方法之一是要有一个良好的地平面，对板载 DC-DC 变换器尤为如此。对多层板，顶层(功率) 元件面正下方的第一个中间层是地平面时效果最好，最多可减小 20dB 噪声。下面将讨论图 13-2 中的“输入不稳定”问题。

注意：按通常的安规，低于 60V 的直流电压并不会造成危险，所以不必满足前面提到的隔离 / 接地要求，但电压高于 60V 交流电压时便普遍需要有加强型安装。然而，欧洲近来定义已经推广到包含“电信网络电压”(TNV) 电路，就其用途而言，一般人是不会接触到此类电路的。例如，直流电压高于 60V、低于 120V 时称为“TNV-2 电路”。虽然这要求有绝缘，但是没有必要是加强 / 双重绝缘。一般来说，图 13-2 中的 Y 电容可以是额定 2kV 的标准器件。但是，若之前的“整流器”在其输出与交流母线之间有加强绝缘，则模块的 Y 电容可以只用普通的 100V 电容。注意，DC-DC 变换器的 Y 电容位于两个 DC 电平之间，因此不必顾虑先前讨论到的交流漏地电流和与之相关的安全问题。这使得选择大容量 Y 电容时有更多余地。

注意：在接线板的触脚和地之间通常接有 0.01μF 电容以防止 ESD(静电放电) 损坏。这些电容本质上是 Y 电容。但要注意，以往有过这些电容在 ESD 测试环节损坏的情况，特

别是这些电容是普通50V多层陶瓷电容(MLC)时——因为电容被充电到过高的电压。因此，这些电容和出现的其他Y电容都必须在此类异常的但很可能出现的干扰下进行评估。最后，我们需要增大电容量和/或额定电压和/或电容型号，以防它们过充电。

自从1971年以来“输入振荡”或“输入不稳定”现象得到了许多关注。已经表明，滤波器的输出阻抗超出某一“安全”范围时会导致不稳定，该阻抗与变换器的输入阻抗有关(此处指的是对功率流的阻抗，而不是CM或DM噪声)。因此，在目前DC-DC变换器低阻抗“全瓷”方案的趋势下出现此类特殊的不稳定性的可能性越来越大。

观察典型变换器负输入阻抗影响最简单的方法是，只用陶瓷输入电容(约10μF或以下)，然后“硬启动”。这种启动测试故意使输入的dV/dt非常高。在实验室的工作台上，只要把橡胶插头从变换器的输入移到(低阻抗/大电流)实验室直流电源的输出端即可。然后用数字示波器(触发正确，单触发捕捉模式)观察变换器的输入(供电)引脚，可以看到有一个初始的过冲——可高达设定直流电平(可由实验室电源设置)的1.5～2.5倍。注意，若输入电容量足够大(超过某一特定值)，dV/dt(和过冲)会因为输入电容所需的充电电流更高而自动减小。另一方面，当陶瓷电容换成铝电解电容(就算电容量更小)时，过冲会显著减小。钽电容在硬启动时也会产生过冲，但是不如陶瓷电容被强调得多。

注意：钽电容无论在何种应用场合都不太适合用于变换器的输入端，这是由钽电容内在的浪涌电流限制造成的。但是，若钽电容由于某种原因而用在输入端(任何拓扑)或输出端(boost或buck-boost)，其供应商就必须保证电容是100%经过浪涌测试的。建议在此应用中的电容上的最高电压小于其额定电压的一半，即电压降级50%，甚至对经过浪涌测试的钽电容也是如此。

我们已经看到，输入仅仅采用小容量陶瓷电容时可能会损坏DC-DC变换器——恰好工作在接近其额定最大输入电压值时更易损坏。

设计者要注意，图13-2中陶瓷输入电容旁并联了一个电解电容，目的是使“输入不稳定”阻尼衰减。下面进一步解释这点。为了理解该现象的潜在原因，我们先从熟悉的buck变换器公式开始，看看当(假设)占空比“微动”，即在其稳态值上变化一点点时情况会如何。注意，实际中这种情况在正常条件下或负载暂态时很容易产生。输入电压和输入电流对占空比的公式如下：

$$V_{IN}(D)=\frac{V_O}{D}$$

$$I_{IN}(D)=I_O\times D$$

故

$$dV_{IN}=-\frac{V_O}{D^2}dD$$

和

$$dV_{IN}=I_O dD$$

两式相除可得(对 buck 变换器)

$$\frac{dV_{IN}}{dI_{IN}}=-\frac{V_O}{I_O\times D^2}$$

这是输入的增量电阻,记为 R_{IN}。所以 buck 变换器增量电阻的欧姆值是

$$R_{IN}=-\frac{R_L}{D^2}$$

上式中的 R_L 是负载电阻(Ω),被认为是恒定的。注意,(正输入－正输出)buck 变换器的输入电压和输入电流一直是正值。因此,V_{IN}/I_{IN} 一定是正值。只是它们的变化方向相反,所以上述公式中带有负号。

另一分析方法如下。对给定输入功率 P_O,当输入电压轻微增加时,输入电流必定减少。这是因为 P_O(也约等于 P_{IN}) 必须保持恒定。

$$V_O\times I_O=P_O\approx V_{IN}\times I_{IN}$$

这个公式适用于所有拓扑。因此,同理可得出其他拓扑的(负) 输入电阻增量。

例 输入范围为 36 ～ 75V 时,3.3V/50A 电源模块的输入阻抗是多少?

输出功率等于 3.3×50＝165W,R_L 等于 3.3/50＝0.066Ω。输入为 36V 时,占空比是 0.092。因此 R_{IN} 的幅值等于 0.066/(0.092)^2＝7.8Ω。用分贝表示为 20log (7.8) ≅ 18dBΩ。输入为 75V 时可计算得到 31dBΩ。所以 buck 变换器的(负增量幅值) 阻抗随着输入电压的降低而降低。我们将会看到,这种形式的不稳定在输入电压低时更容易产生。

下面看滤波器－变换器接口处阻抗如何导致不稳定。当滤波器输入(V_{IN}) 微变时情况会如何,如图 13-3 所示。

V_{INC} 是变换器端口的电压。滤波器阻抗和变换器阻抗形成了一个分压器。

$$V_{INC}=V_{IN}\times\frac{Z_{INPUT}}{Z_{INPUT}+Z_{SOURCE}}$$

假设公式中的 Z_{INPUT} 变为负,则情况会如何?最好的办法是用数字来证明。假设 Z_{INPUT}＝－30Ω,Z_{SOURCE}＝10Ω。则 V_{INC}/V_{IN} 等于－30/(－30＋10)＝＋1.5。这意味着输入的过冲量是 50%。情况变得更为恶劣。当 Z_{SOURCE}＝40Ω 而不是 10Ω 时呢?此时,V_{INC}/V_{IN} 等于－30/(－30＋40)＝－3。符号看起来不正常。但是不要忘了我们讨论的是增量电阻(此处的数字被简化了)。所以 V_{INC} 的符号实际上并非指它是负数,而是指其变化是负的。

当我们暂时增加输入电压(滤波器的输入) 时,变换器的输入电压会轻微下降(不过是暂时性的)。变换器的控制环会"认为" 输入是降低的而不是增加的,因此它对该变化的响应将是不正确的。这不正是解决输出振荡的普遍方法吗?

因此,避免这种不稳定性的最根本的标准是

$$Z_{SOURCE}<|Z_{INPUT}|$$

此时,变换器的输入阻抗实际上取决于频率(R_{IN} 只是 Z_{INPUT} 的低频值)。在更精确的变换器建模中,变换器输入端的并联电容 C_{IN}(如图 13-3 所示) 主要是由变换器的输

出滤波器器件折算在输入上的。这使得输入阻抗(实部)随着频率增加而负得越来越少。图13-4给出了典型输入阻抗对频率的曲线图。注意,图中只给出了变换器阻抗的幅值,主要因为 y 轴以 log 为标度,对数标度不能为负。

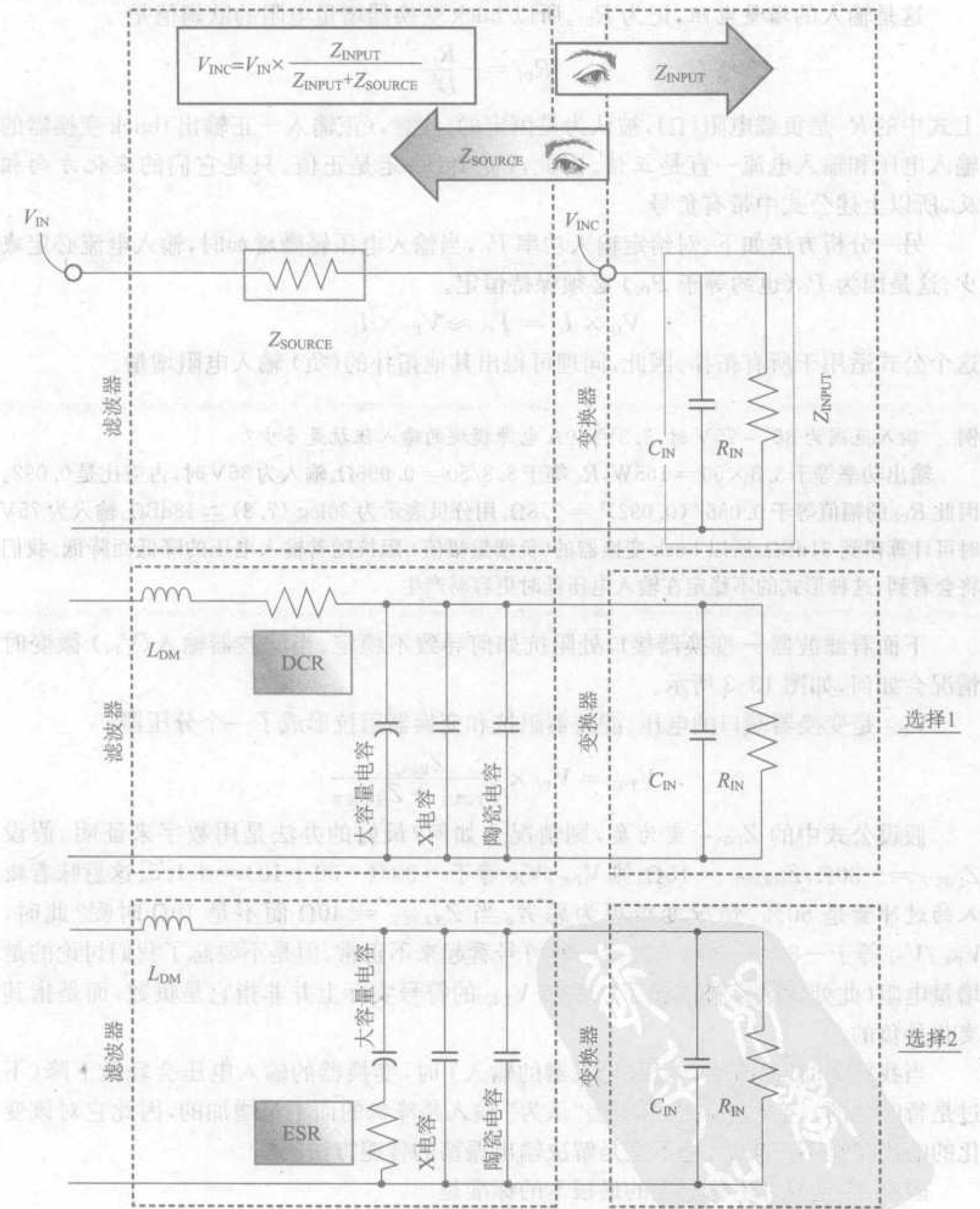


图13-3　输入的影响和两种增加阻尼衰减的解决方案

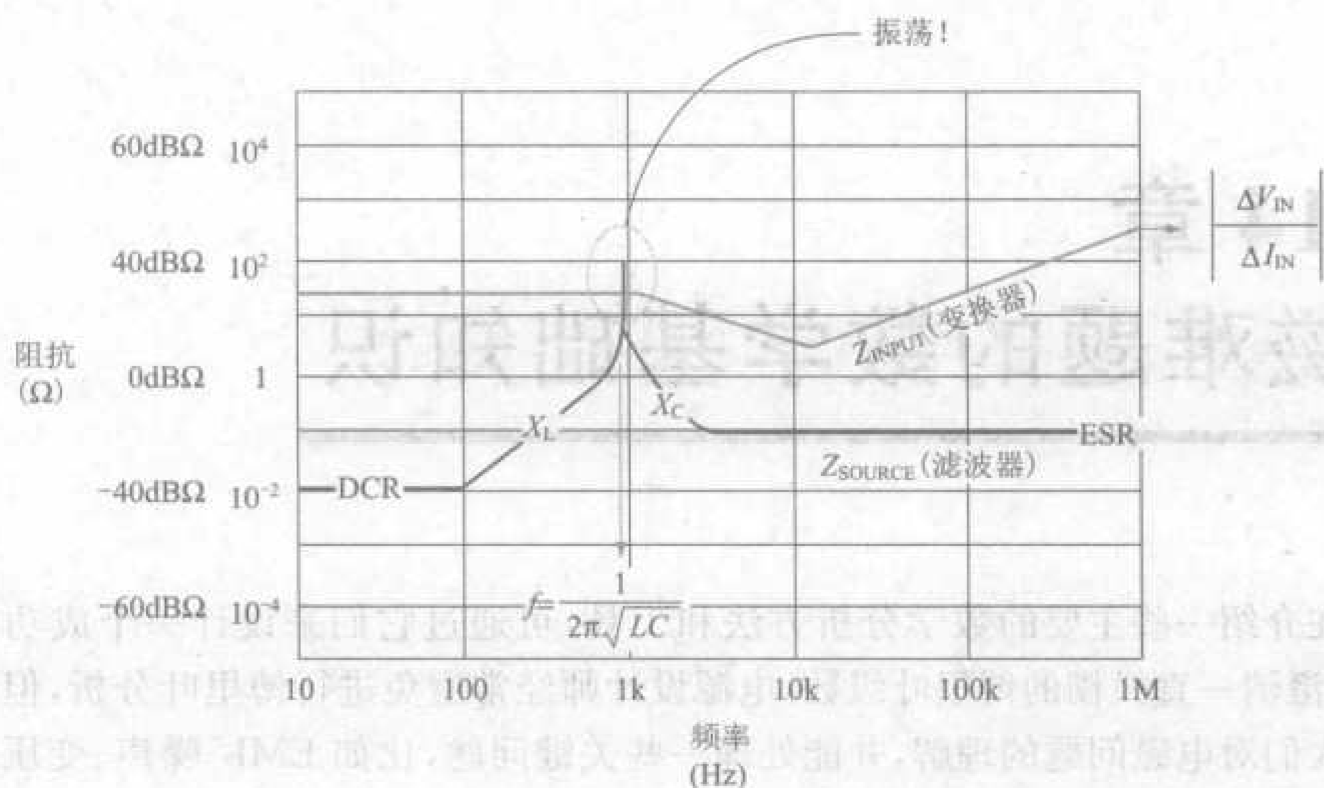


图 13-4　输入滤波器相互影响和稳定性标准

Z_{SOURCE}(滤波器输出阻抗)随频率改变而改变。(从变换器)向滤波器输出端口看进去是一个简单的并联 LC 滤波器级,故 Z_{SOURCE} 的形状如图 13-4 所示。

因此,稳定性标准意味着滤波器输出阻抗在任意频率下必须小于变换器的输入阻抗。当LC滤波器阻尼不足而产生谐振尖峰时情况会如何?这就是图 13-4 中圆圈内的问题,在该范围内我们违背了基本稳定性标准,需要抑制住该尖峰。因此,除了基本稳定性标准外,接着还要添加另一标准来确保 *LC* 滤波器尖峰在谐振频率时适当阻尼衰减。

我们可以简单地增加图 13-3 中扼流环的电阻(DCR)。但这并不是一个非常好的主意,因为所有的工作电流也经过该扼流环,所以整体效率会受到影响。取而代之,稍微增加电容的阻值(ESR)是更为不错的办法,亦见图 13-3。我们知道,稳态中的任何电容都会阻断所有的直流电压。因此,输入电容中只流过 MOSFET 的输入电流的交流分量。这也相应减少了达到给定阻尼目标所需的耗散。但是,我们还需要保持变换器输入端的良好解耦(以使其控制部分不受影响,同时还可抑制 EMI)。因此,此类电源模块的普遍商业安装解决方案是增加另一高ESR电容与已有的低ESR解耦电容并联。要满足以下条件才能保证系统无条件稳定(第一个条件本质上是先前讨论的基本准则)

$$\mathrm{ESR} < |R_{IN}|$$

$$\mathrm{ESR} > \frac{L}{C_{BULK} \times |R_{IN}|}$$

$$C_{BULK} \gg C_{INPUT}$$

上式中,C_{INPUT} 是变换器输入端的总电容(包括 C_{IN}、陶瓷电容、*X* 电容、电源解耦电容等)。C_{IN} 通常只有几微法,但是若没有对变换器精确地建模或测量,大部分设计者都不知道该值的大小。通常,若 C_{BULK} 大很多的话,它可以有效地"淹没" C_{IN} 的影响,因此系统是稳定的(经验表明,C_{BULK} 的电容值应该是在其加入之前位于输入和变换器之间的低 ESR 输入电容值的 4 ～ 5 倍)。

第 14 章 电磁难题的数学基础知识

现在介绍一些主要的数学分析方法和工具，可通过它们来设计一个成功的滤波器。首先澄清一直模糊的傅里叶级数，电源设计师经常避免进行傅里叶分析，但是它可以加强人们对电磁问题的理解，并能处理一些关键问题，比如 EMI/噪声、变压器的临近效应、PFC（功率因数校正）等等。

14.1 数学基础知识之傅里叶级数

先复习一些基本定义。

对于一个函数 $f(x)$，其周期时间用角度（2π）来表示，可以得到

$$f(x) = \frac{1}{2}a_0 + \sum_{n=1}^{\infty}(a_n\cos nx + b_n\sin nx)$$

$$a_n = \frac{1}{\pi}\int_0^{2\pi}(f(x)\cos nx)\mathrm{d}x$$

$$b_n = \frac{1}{\pi}\int_0^{2\pi}(f(x)\sin nx)\mathrm{d}x$$

或

$$f(x) = \frac{1}{2}a_0 + \sum_{n=1}^{\infty}(c_n\cos(nx - \phi_n))$$

$$c_n^2 = a_n^2 + b_n^2$$

$$\tan\phi_n = \frac{b_n}{a_n}$$

或

$$f(x) = \sum_{n=-\infty}^{\infty} d_n \mathrm{e}^{\mathrm{j}nx}$$

$$d_n = \frac{a_n - \mathrm{j}b_n}{2}(n \geqslant 0)$$

$$d_n = \frac{a_n + \mathrm{j}b_n}{2}(n < 0)$$

对于一个周期时间为 T 的函数 $f(t)$

$$f(t)=\frac{1}{2}a_0+\sum_{n=1}^{\infty}\left(a_n\cos\left[\frac{2\pi nt}{T}\right]+b_n\sin\left[\frac{2\pi nt}{T}\right]\right)$$

$$a_n=\frac{2}{T}\int_0^T f(t)\cos\left[\frac{2\pi nt}{T}\right]\mathrm{d}t$$

$$b_n=\frac{2}{T}\int_0^T f(t)\sin\left[\frac{2\pi nt}{T}\right]\mathrm{d}t$$

在大多数学教材里，周期时间都表述为 2π。在开关电源中，周期的表示形式不是角度而是 $T=\frac{1}{f}$。将角度 θ 转换为 t 的常用方法是用 $\theta/2\pi\rightarrow t/T$，也就是说 $\theta\rightarrow 2\pi t/T$。

注意：上面方程中首项有时是 a_0，有时是 $a_0/2$，或者其他的，设计者不要为此感到迷惑。不管怎样，一个任意周期函数的傅里叶级数中，其首项为波形包围的面积除以周期而得到的值(即其算术平均值)。

注意：若保持波形原有形状不变，但将波形升高或降低，或者从一侧移到另外一侧，则它的傅里叶级数可能会变化很大。尽管如此，其谐波幅值(也就是 $|c_n|$) 仍然不变(除非不考虑平均值)，因为谐波幅值($|c_n|$) 只与可测的物理量影响有关。而这些只会在波形的峰峰值(也就是它的基本形状) 改变时才会改变，其他情况下都不会改变。

注意：可以首先计算单位高度波形(其峰峰值) 的 c_n。然后，若是波形高度为 A，则其峰峰值约等于 Ac_n。

14.2 矩形波

下面计算图 14-1 中单位高度矩形波的级数。文献给出下式

$$f(x)=\frac{\alpha}{\pi}-\frac{2}{\pi}\left(\frac{\sin\alpha\times\cos x}{1}-\frac{\sin2\alpha\times\cos2x}{2}+\frac{\sin3\alpha\times\cos3x}{3}-\cdots\right)$$

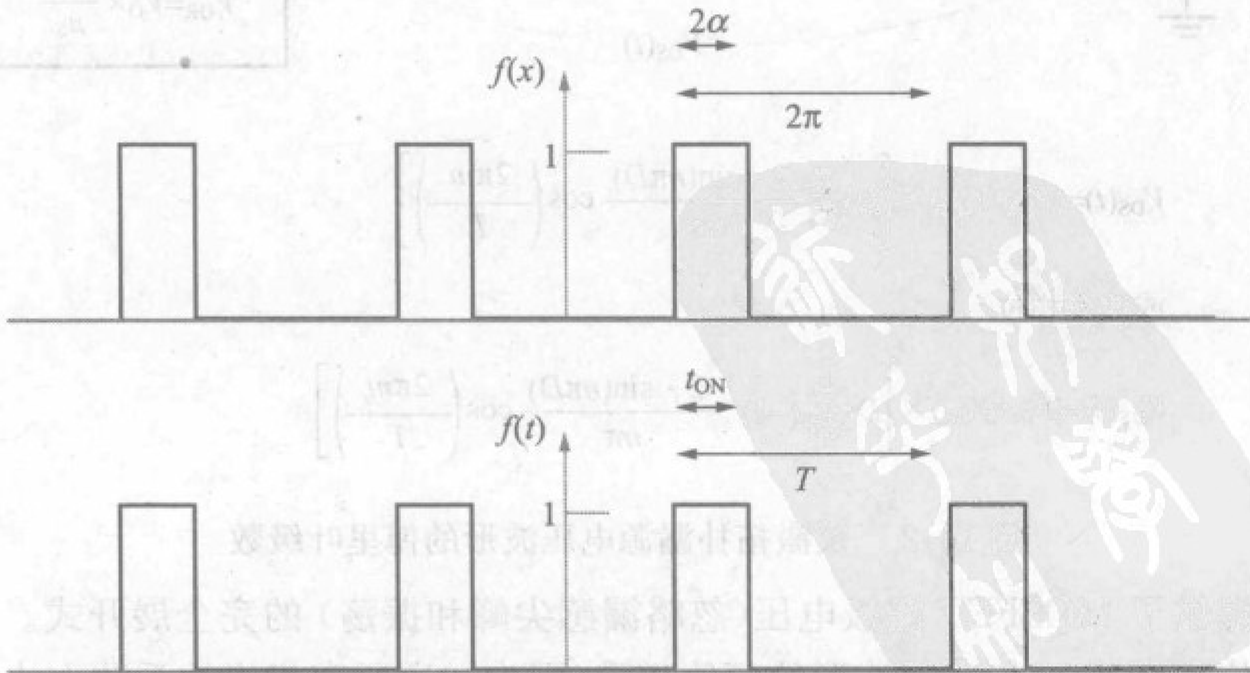


图 14-1 用弧度或时间表示的矩形波

注意到公式中的 x 是用角度来表示的，首先为了避免混淆符号 x 和距离(距离通常也用 x 表示)，将其变成一个类似角度的符号 θ。把上式中的求和项写得更为紧凑

$$f(\theta)=\text{const}+\sum_{n=1}^{\infty}c_n\cos(n\theta)$$

其中

$$|c_n|=\left|\frac{2\sin(n\alpha)}{n\pi}\right|$$

然后根据变换原则将角度表示为时间(时间称为"t 平面")，可得下式

$$f(t)=\text{const}+\sum_{n=1}^{\infty}c_n\times\cos\left[n\times\frac{2\pi\times t}{T}\right]$$

式中 c_n 可以通过换算(角度到时间)原则明确写出来。需知 θ 平面中的 2α 相当于 t 平面中的 $t_{\text{ON}}=D\times T$(即开关电源中开关管的导通时间)。因此

$$|c_n|=\left|\frac{2\times\sin(n\alpha)}{n\times\pi}\right|=\left|\frac{2\times\sin\left[\frac{n}{2}\times2\alpha\right]}{n\times\pi}\right|\to\left|\frac{2\times\sin\left[\frac{n}{2}\times\left(2\pi\times\frac{t_{\text{ON}}}{T}\right)\right]}{n\times\pi}\right|$$

最后在 t 平面中

$$|c_n|=\left|\frac{2\times\sin(n\times\pi\times D)}{n\times\pi}\right|\text{(单位高度矩形波的傅里叶系数)}$$

图 14-2 举例说明了将上述方法用于反激的情况。

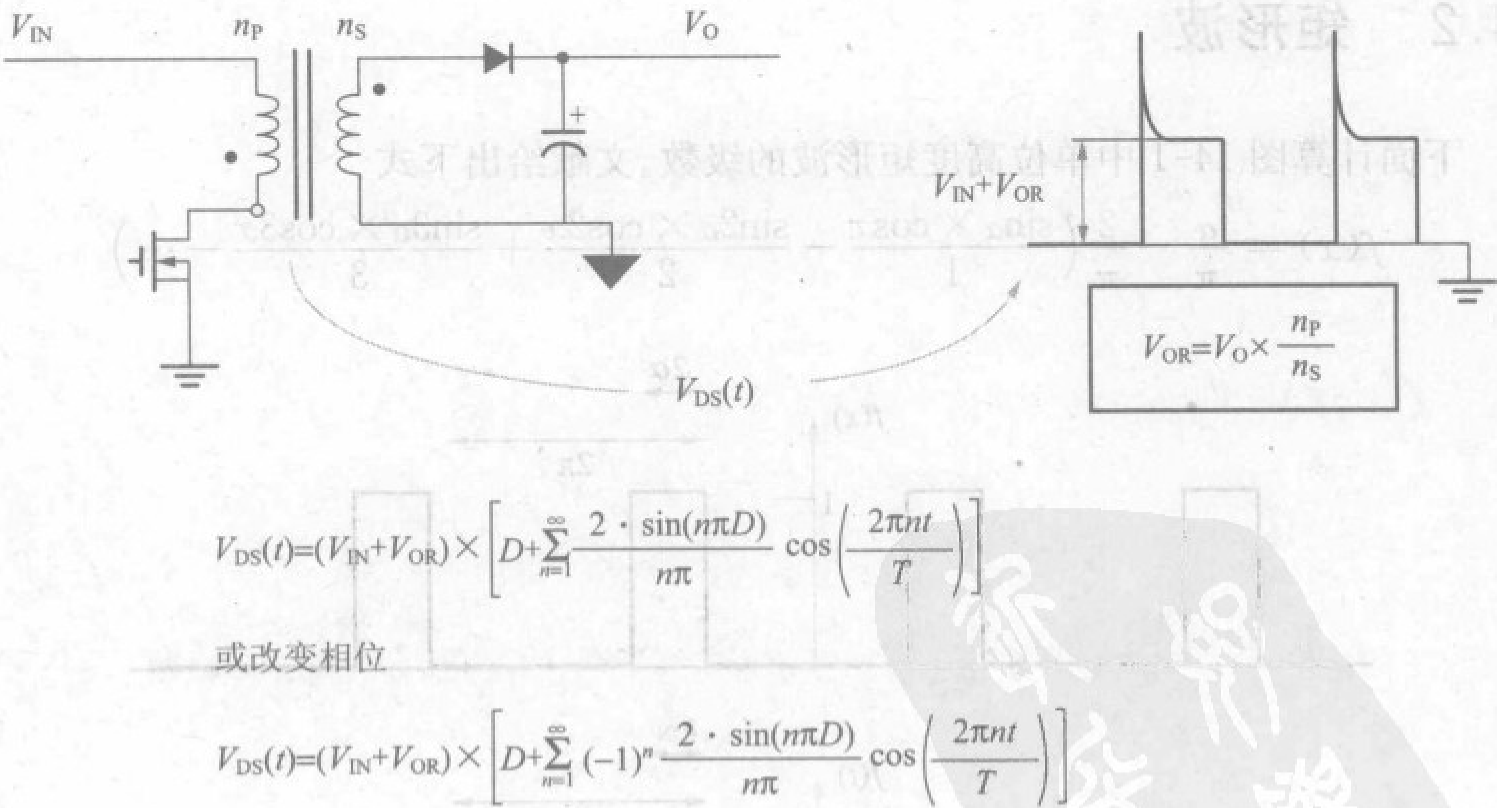


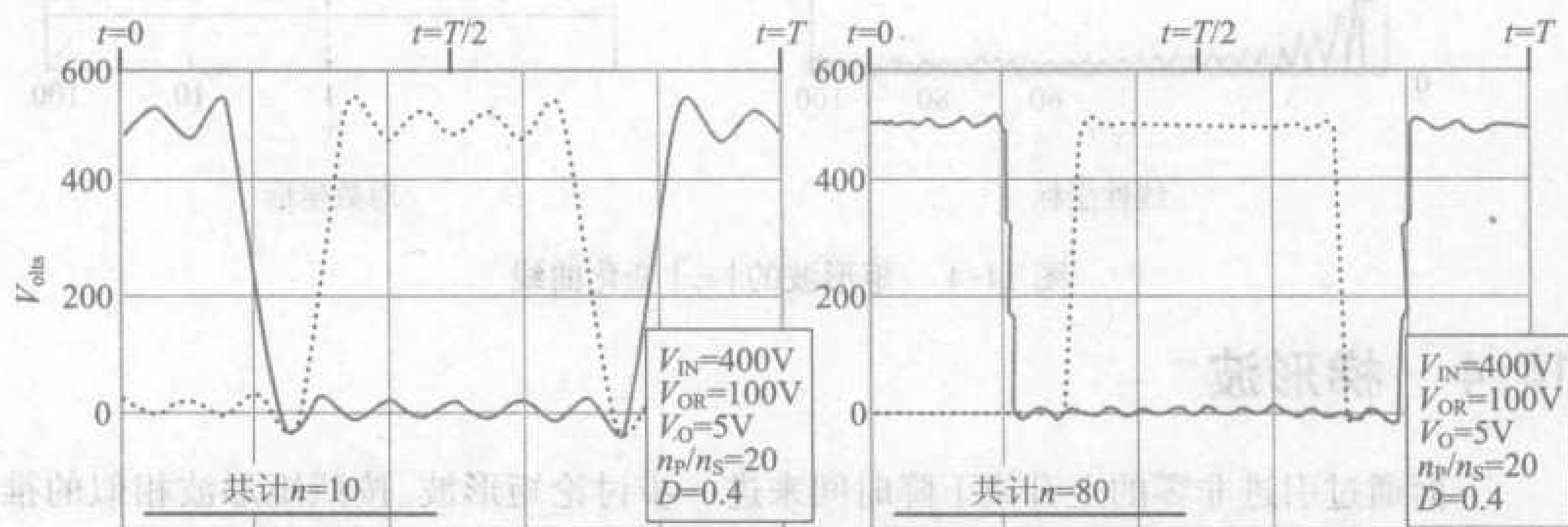
图 14-2　反激拓扑漏源电压波形的傅里叶级数

我们提供了 MOSFET 漏极电压(忽略漏感尖峰和振荡)的完全展开式。

把单位高度的 c_n 与实际波形的幅值相乘(因为知道所有相应的系数大小)。首项就是波形平均值。可用另一符号代入表达式，如下：

$$V_{DS}(t) = [(V_{IN}+V_{OR})\times D] + (V_{IN}+V_{OR})\times \sum_{n=1}^{\infty}\left[\frac{2\times\sin(n\times\pi\times D)}{n\times\pi}\right] \times\cos\left[\frac{2\pi\times n\times t}{T}\right]\times(-1)^n$$

图 14-3 将两个式子都标出来（即用相同或交替的正负号来表示），所以设计者可发现(a) 包含的谐波分量越多，还原的波形越接近原始波形；(b) 交替正负号（虚线）的影响仅仅使整个波形发生相移。



虚线是由傅里叶展开式中正负号交替引起的改变

图 14-3 从反激拓扑漏源电压谐波还原其波形

注意：使用图表来帮助确定某一“开关电源波形”的表达式时，当把书上的数学函数用在单位峰峰值（或者是要求的单位高度）测量上面时就能够避免错误。然后就能改变其表达式，将角度变为时间。此后，将所有的 c_n 与开关电源波形的实际峰峰值（或者高度）相乘。这样就可以完全忽略傅里叶级数的直流平均值（即首项），因为通常它是不相关的。不过若需要时，也可加上它，用以分析具体的“开关电源波形”，计算它的数学平均值。

14.3 矩形波分析

我们往往只对 c_n 感兴趣，而忽略了傅里叶级数本身。系数形式是 $\sin(x)/x$。图 14-4 中为 $\sin(x)/x$ 的曲线图，第一幅图用线性坐标，第二幅图使用对数坐标，可得如下关键的结论。

- 对矩形波来说，c_n 的形式是 $\sin(x)/x$。
- 无论是只有奇次谐波、只有偶次谐波、还是两者皆有，对 EMI 抑制而言是没有影响的。仅仅关注发射的包络线，因为这是我们设计滤波器的原因（使其始终低于 EMI 限制线）。
- 从对数曲线可见，$x\leqslant 1$ 时函数 $\sin(x)/x$ 是一条直线。此后，函数曲线随着 x 的增大而快速下降。包络线（对数坐标）的下降速率是 20dB/decade，－20dB 表示十分之一，而 decade 表示十倍。

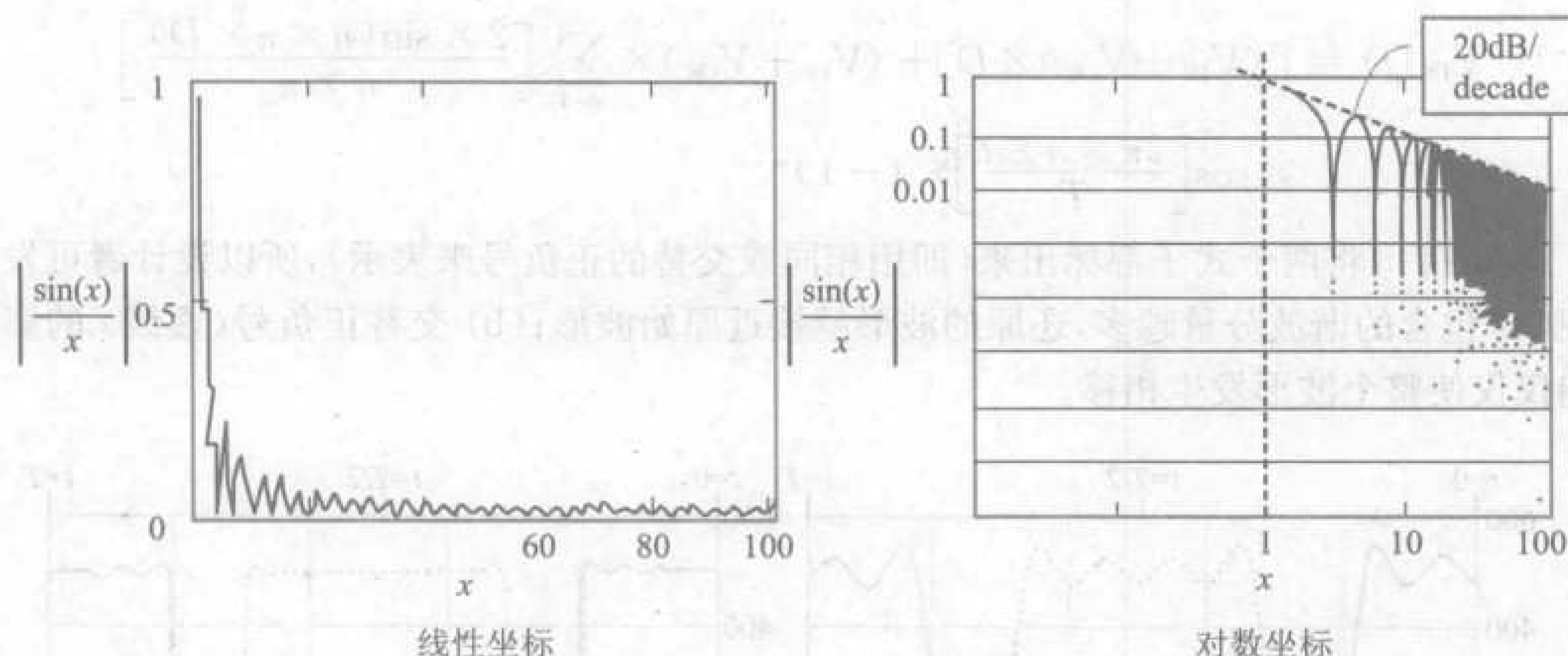


图 14-4　矩形波的$|c_n|$变化曲线

14.4　梯形波

下面通过引进非零的上升或下降时间来进一步讨论矩形波。按照矩形波相似的推导过程，可得如下等式(假设上升和下降时间相等)

$$c_n = A\times\frac{2\times(t_{ON})}{T}\times\left[\frac{\sin\left\{\frac{n\times\pi\times t_R}{T}\right\}}{\frac{n\times\pi\times t_R}{T}}\right]\times\left[\frac{\sin\left\{\frac{n\times\pi\times(t_{ON})}{T}\right\}}{\frac{n\times\pi\times(t_{ON})}{T}}\right]$$

式中$t_{RISE}=t_{FALL}=t_R$，A是幅度(峰峰值)。再次忽略不相关的所有符号。

可得到两个拐点。第一个拐点为

$$\frac{n\times\pi\times t_{ON}}{T}=1$$

即

$$n_1=\frac{T}{\pi\times t_{ON}}$$

因为$n=$谐波频率/基波频率，所以$n=f\times T$，能够找到对应的拐点频率是

$$f_{BREAK_1}=\frac{1}{\pi\times t_{ON}}=\frac{0.32}{t_{ON}}\quad(\text{第一个截止频率})$$

第二个拐点为

$$n_2=\frac{T}{\pi\times t_R}$$

所以

$$f_{BREAK_2}=\frac{0.32}{t_R}\quad(\text{第二个截止频率})$$

如图 14-5 所示，在第二个拐点之后，包络线的下降速率会变成 20 + 20 = 40dB/decade。

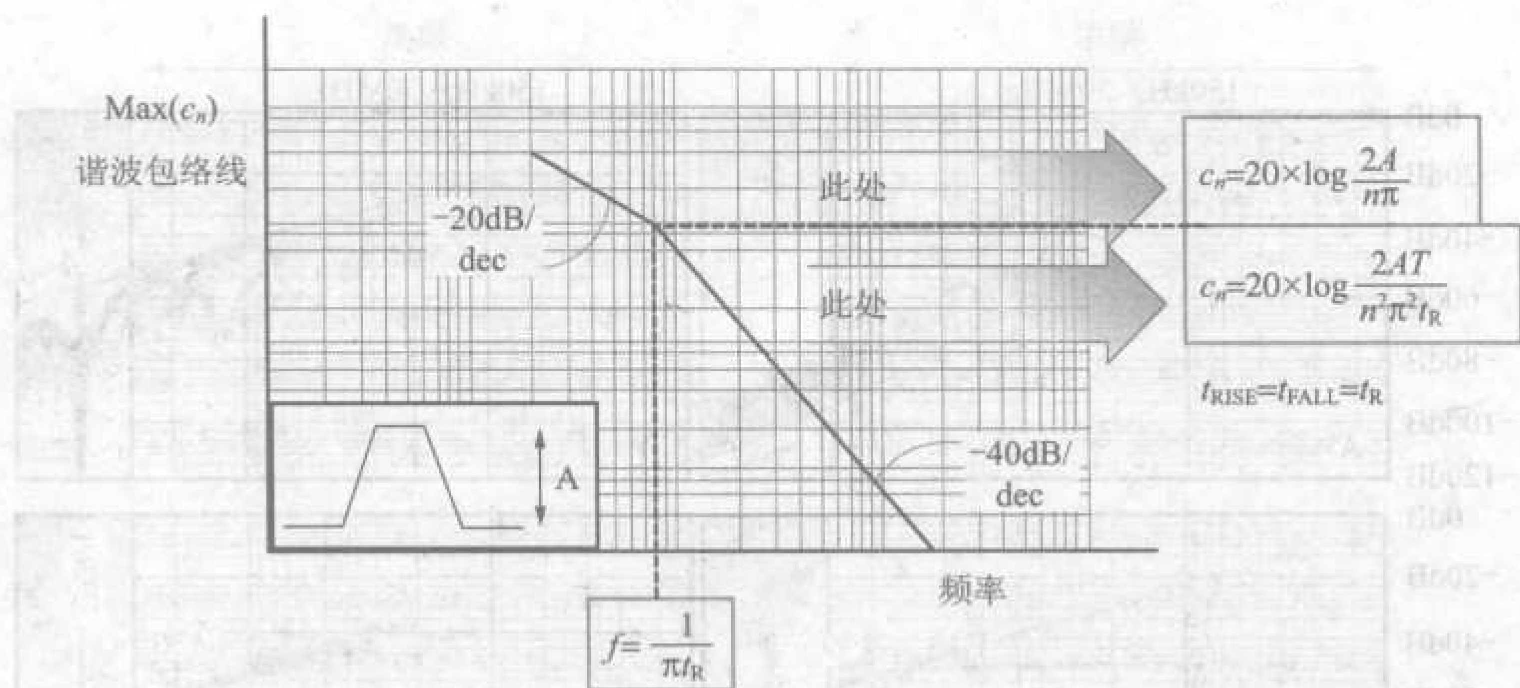


图 14-5 梯形波的谐波包络线

注意，n 就其物理意义而言必须是整数。第一拐点可能不会很明显。但我们会看到包络线的斜坡几乎从最低的频率开始以 20dB/decade 的速率下降。

n_1 什么时候会大于 2?在如下条件中可以找到解答

$$\frac{T}{\pi \times t_{ON}} > 2$$

即

$$D = \frac{t_{ON}}{T} < \frac{1}{2\pi} = 16\%$$

什么时候 n_1 能够位于 $n = 1$ 和 $n = 2$ 之间?

$$\frac{T}{\pi \times t_{ON}} < 1$$

即

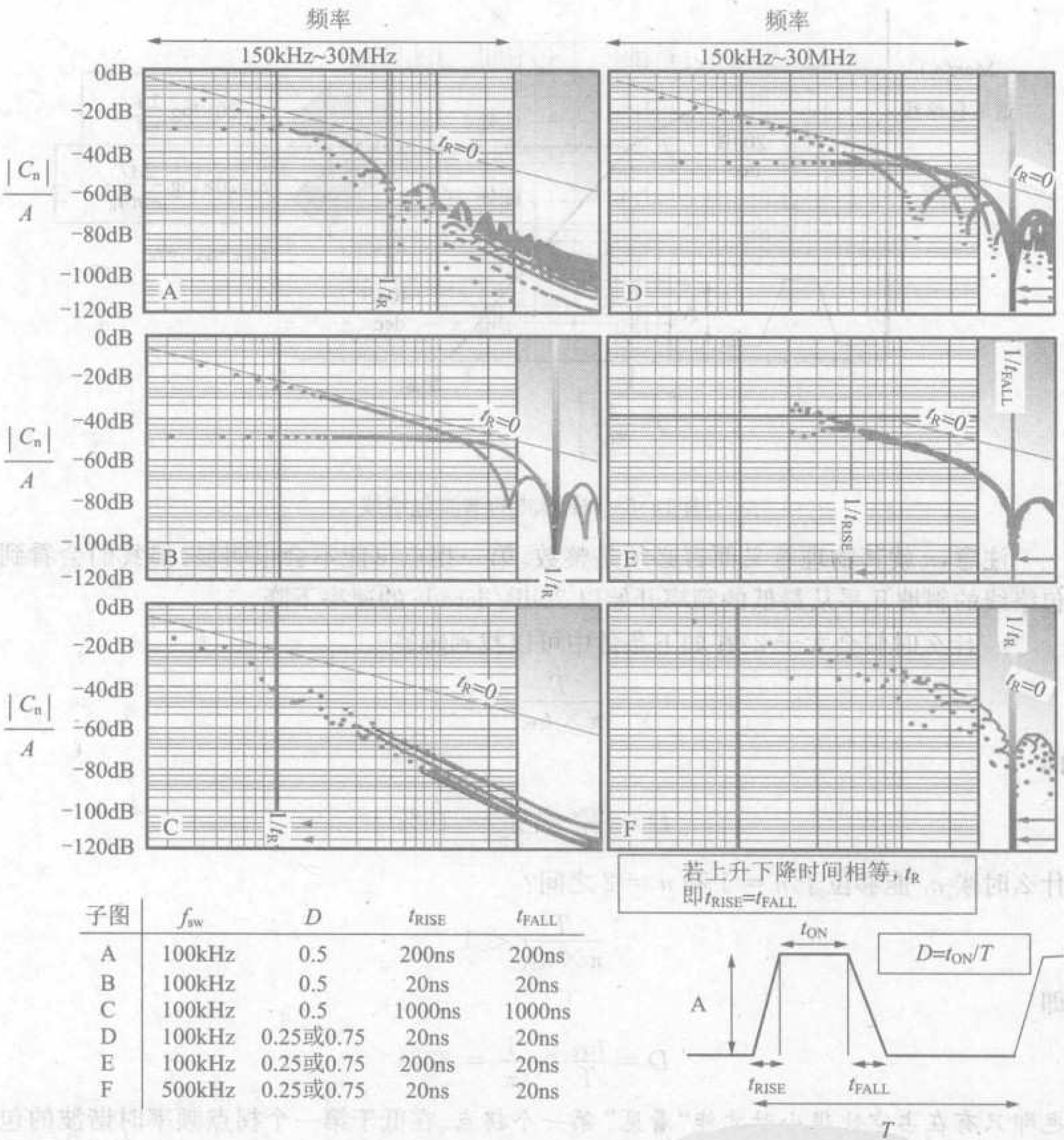
$$D = \frac{t_{ON}}{T} > \frac{1}{\pi} = 32\%$$

也即只有在占空比很小时才能“看见”第一个拐点。在低于第一个拐点频率时谐波的包络线是“平的”。理论上第一拐点可以计算出来，在低于其频率时包络线是平的。但除此之外，可用下列公式来表述所有的 c_n（注意到这些公式中的 c_n 不再是傅里叶展开式中的实际系数，而是它们现在的包络线）

$$c_n = 20\log\left(\frac{2A}{n\pi}\right)$$

$$c_n = 20\log\left(\frac{2A}{n^2\pi^2 t_R f_{SW}}\right)$$

这两个等式中的第一个式子用于第一拐点和第二拐点之间的计算，第二个式子用于所有高于第二拐点频率的场合。注意到开关频率是 $f_{SW} = 1/T$。梯形上升和下降时间如图 14-6 所示。注意此处 t_{ON} 的定义方式。



子图	f_{sw}	D	t_{RISE}	t_{FALL}
A	100kHz	0.5	200ns	200ns
B	100kHz	0.5	20ns	20ns
C	100kHz	0.5	1000ns	1000ns
D	100kHz	0.25或0.75	20ns	20ns
E	100kHz	0.25或0.75	200ns	20ns
F	500kHz	0.25或0.75	20ns	20ns

图 14-6　各种开关电压波形的傅里叶谐波振幅

14.5　梯形波的 EMI 问题

注意到梯形波类似于 MOSFET 中的电流（假定电感值很大，也就是说“近似于平顶波”）。这个电流决定了 DM 噪声。图 14-6 所示在不同占空比，不同频率，不同上升和下降时间等情况下，梯形波频谱的形状。图中用灰色线来表示特殊情况，即零上升和下降时间（矩形波）。灰色线（$t_R = 0$）总是以 20dB/decade 的速率下降。注意到图中所示的所有曲线都与 EMI 限制有关，频率从 150kHz ～ 30MHz。注意到实际上在频谱中的每一

个点都是一个由数学推导出的谐波幅度。但我们最终只关心这些点组成的包络线。观察结果表明，若 t_{RISE} 很小，t_{FALL} 很大，则包络线会以 20dB/decade 到 40dB/decade 之间的一个斜度下降，反之亦然。

注意：图 14-6 中一些谐波包络线在高频结束时有一个轻微上升，但这只是人为计算方法造成的（为了提高计算速度），因此，这并无任何意义。

14.6 高性价比滤波器的设计

若不知道要设计的滤波器到底能够达到什么样的水准，那就无法设计滤波器。所以要理清应该考虑的方面，如下所示。

- □若变换器的开关频率是 f_{SW}，则其谐波频率就是 f_{SW}、$2f_{SW}$、$3f_{SW}$ 等等。相对于基频（一次谐波）来说，谐波幅值会变得越来越小。但可以简单地假定这些谐波幅值相对于频率是恒定的。
- □一般来说，总希望在最低频率（即 f_{SW}）时能够达到要求。但是若开关频率降到 500kHz 以下，则一些有利因素就会如期出现，而不利因素也会产生。很快就会发现这个问题。
- □现在的一个问题是，是应该尝试使用一个复杂的多阶滤波器来达到 60dB/decade 或 80dB/decade 的极度衰减，还是应该坚持使用普通的只能衰减 40dB/decade 的滤波器？
- □还有一个问题是，若开关频率低于 150kHz，基频时应将 EMI 保持到多低的水平（因为它超出了 EMI 限制的范围）？
- □只有当认识到哪些因数对保证合乎要求的所有技术影响最大时，才能解答上面的问题。事实上，若仅仅只是利用现有信息来设计滤波器，可能会把滤波器设计得过于保守，过于安全。因此需要弄清会“产生麻烦的各种因素”之间的相互关系，特别是在低频区域时（150kHz ~ 500kHz）。
- □注意到实际上针对我们产品的传导辐射限制线（国际无线电干扰特别委员会 CISPR22）逐渐允许更高的辐射——500kHz 以下。
- □但是标准 LISN 的敏感度会随着频率降低而减小，这样就会产生更多噪声。简单地说，在 500kHz 时 LISN 的阻抗有 50Ω，而在频率很低时会下降到 5Ω，即下降速率差不多是 10dB/decade。如图 14-7 所示。
- □不幸的是 EMI 滤波器在低频时效率很低——成为了一个低通滤波器（特别是 40dB/decade 的衰减超过了它的共振频率）。

假定通过合适的设计得到了一个能在很低频率时满足要求的滤波器，若开关频率低于 150kHz，就意味着在 150kHz 时会有大约 2mV(66dBμV) 的噪声辐射（如表 9-1 所示）。现在反过来考虑，也就是说从低频到高频。下面是将会发生的情况（如图 14-8 所示）。

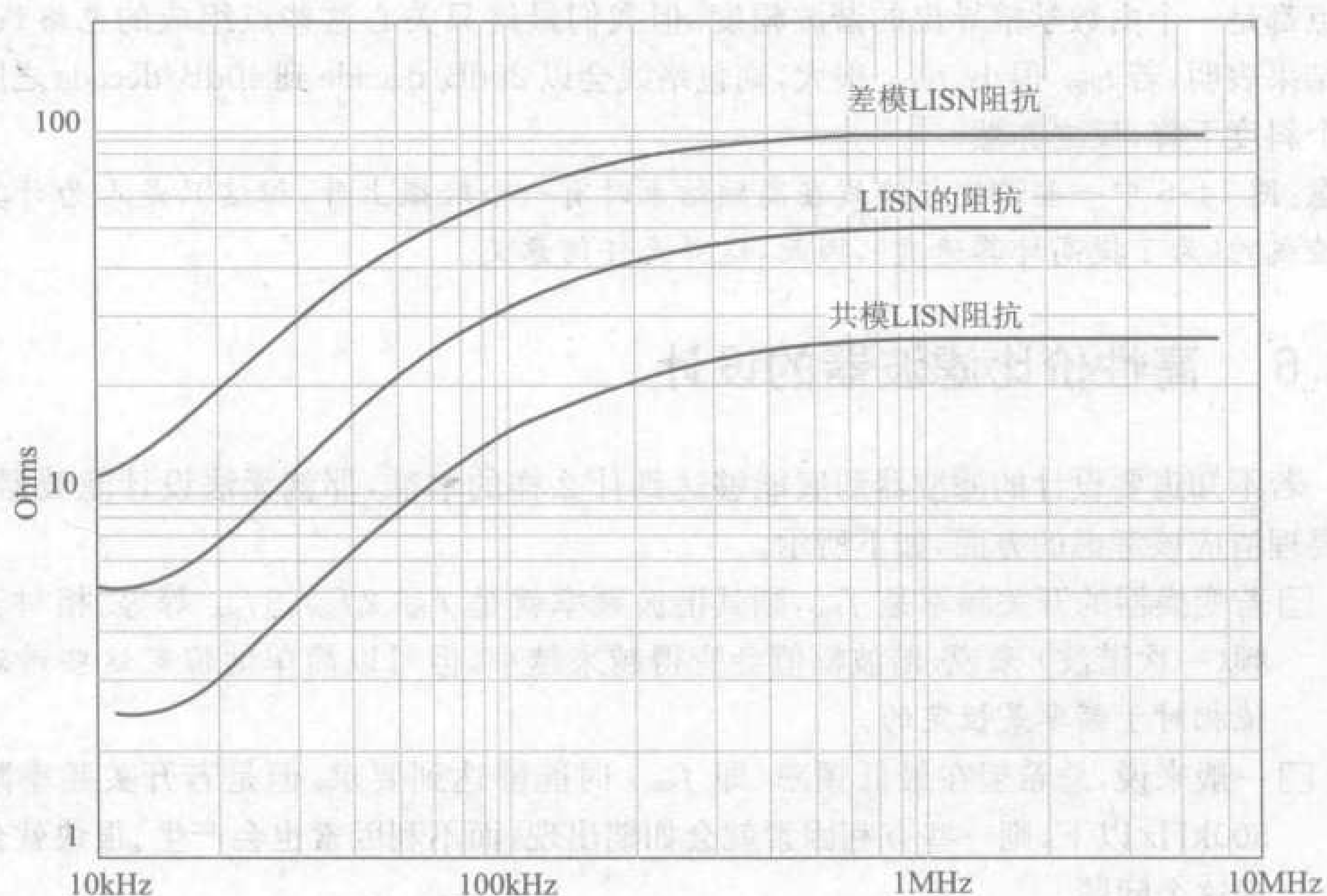


图 14-7　低频下的 LISN 阻抗

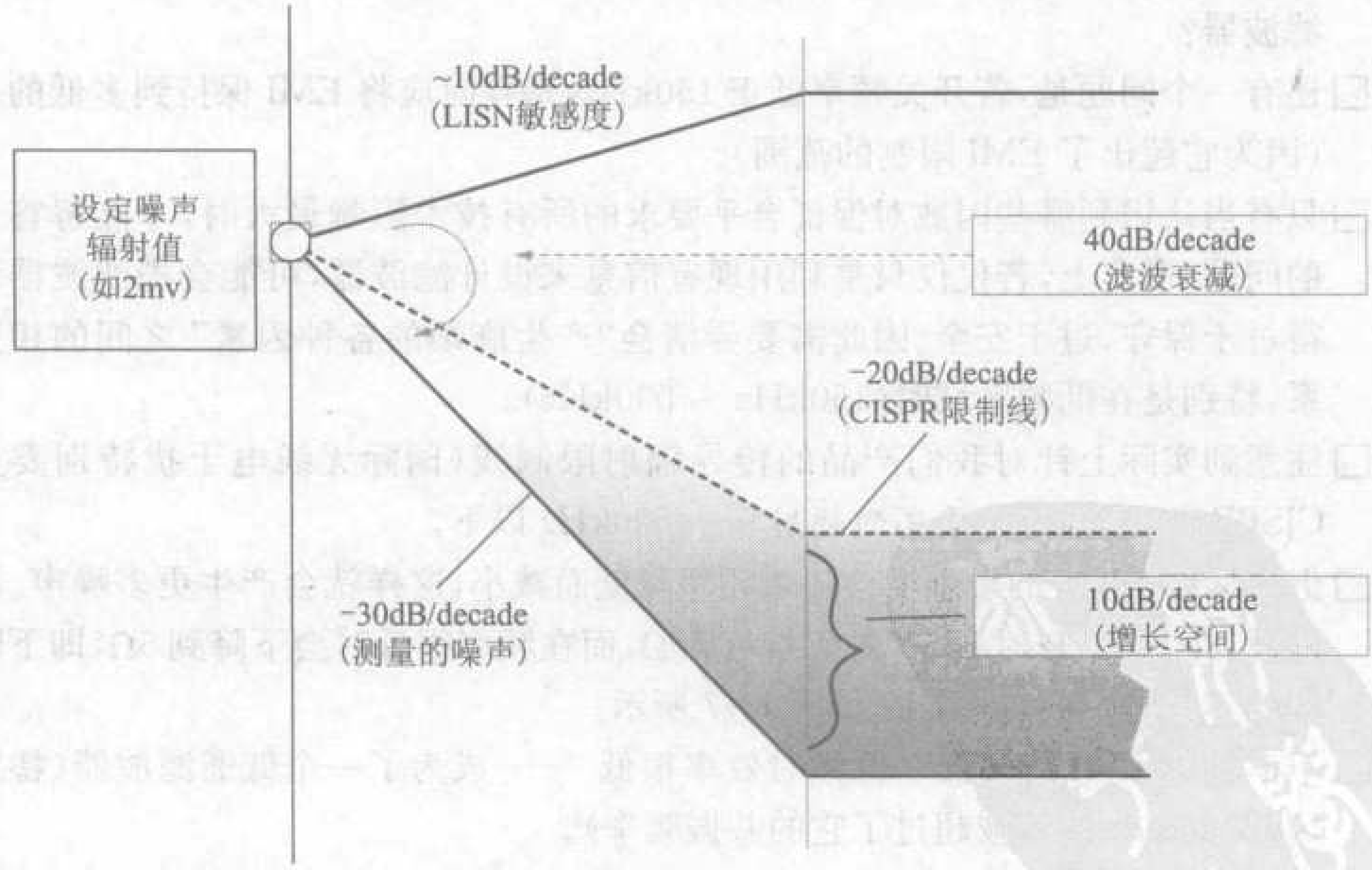


图 14-8　如何减小低频下 LISN 敏感度和增加 CISPR 22 的限制线以“帮助”自动调节测量噪声的“增长空间”

(1)LISN 的敏感度会增加(速率为 − 10dB/decade)，从而会得到的噪声读数越来

越高。

(2) EMI滤波器的效率变得越来越高，对信号的衰减速率一般是40dB/decade。

(3) 由于LISN敏感度增加的影响，实际上测量的噪声衰减率为 $40-10=30$dB/decade(假定是一个恒定的发射谱)。

(4) 但是限制线要求噪声水平的衰减率为20dB/decade。

(5) 因此测量的噪声水平继续下降到限制线以下，有 $30-20=10$dB/decade的增长空间。

这就是为什么首先要在低频条件下满足要求的原因。

实际上，由于没有模拟寄生参数，在EMI扫描中常常会有一些额外的尖峰。但是宁愿分别处理它们，也不用一个强力的过安全设计的滤波器来将整个EMI频谱降低。因此如上所述，认识到"趋势"是重要的，实际上忽略LISN敏感度的改变，主要是为了简化设计，刚才假定LISN敏感度的下降可能会造成一些意外尖峰的产生。

14.7 实际DM滤波器设计

由表14-1可知所有主要拓扑的开关电流梯形波高度(近似平顶波)。

表14-1 不同拓扑的开关电流(平均值)

拓 扑	开关电流
buck	I_O
Forward	$I_O\times(n_S/n_P)$
buck-boost	$I_O/(1-D)$
Flyback	$I_O\times(n_S/n_P)/(1-D)$
boost	$I_O/(1-D)$

通过大容量输入电容的 *ESR* 电压是

$$V=ESR\times I_{SW}\,\text{V}$$

若这里没有现成的滤波器，则LISN收到的开关噪声电流应该是

$$I_{LISN}=\frac{V}{100}=\frac{ESR\times I_{SW}}{100}\text{A}$$

(因为对DM噪声来说LISN阻抗为100Ω)。

分析仪测量LISN中两个50Ω串联电阻之一的噪声。所以测量的噪声电平是

$$V_{LISN_DM_NOFILTER}=I_{LISN}\times 50=\frac{ESR\times I_{SW}}{2}\text{V}$$

假定 C_{BULK} 容量很大，没有 *ESL*，而且它的 *ESR* 也小于100Ω。

例 在一个输入交流电压为265V，变压器匝比为20∶1，输出为5V/15A反激电路，在LISN中DM噪声频谱可以测量到什么?可以使用一个铝电解大电容，它的数据表上标明电容为270μF，

120Hz 时的功耗因数为 $\tan\delta = 0.15$，在 100kHz 时的频率倍率为 1.5。

首先通过以下式子计算出频率为 120Hz 时的 ESR：

$$ESR_{120} = \frac{\tan\delta}{2\pi f \times C} = \frac{0.15 \times 10^6}{2 \times 3.142 \times 120 \times 270} = 0.74\Omega$$

高频时，由于频率倍率为 1.5，脉动电流会增加。由于热量（$I^2 \times ESR$）相同，就意味着高频下 ESR 一定是低频下 ESR 的 $1/(1.5)^2$。因此

$$ESR = \frac{1}{1.5^2} \times 0.74 = 0.33\Omega$$

而且

$$V_{\text{LISN_DM_NOFILTER}} = \frac{ESR \times I_{SW}}{2} = 0.17 n_S / n_P \times I_O = 0.13\text{V}$$

这就是测量信号的幅值，即傅里叶级数中对应的 A。若换算成 dBμV 应该是 $20 \times \log(0.13/10^{-6}) = 102$dBμV。可以通过图 14-9 来预测频率（标着“DM 噪声”的曲线）。

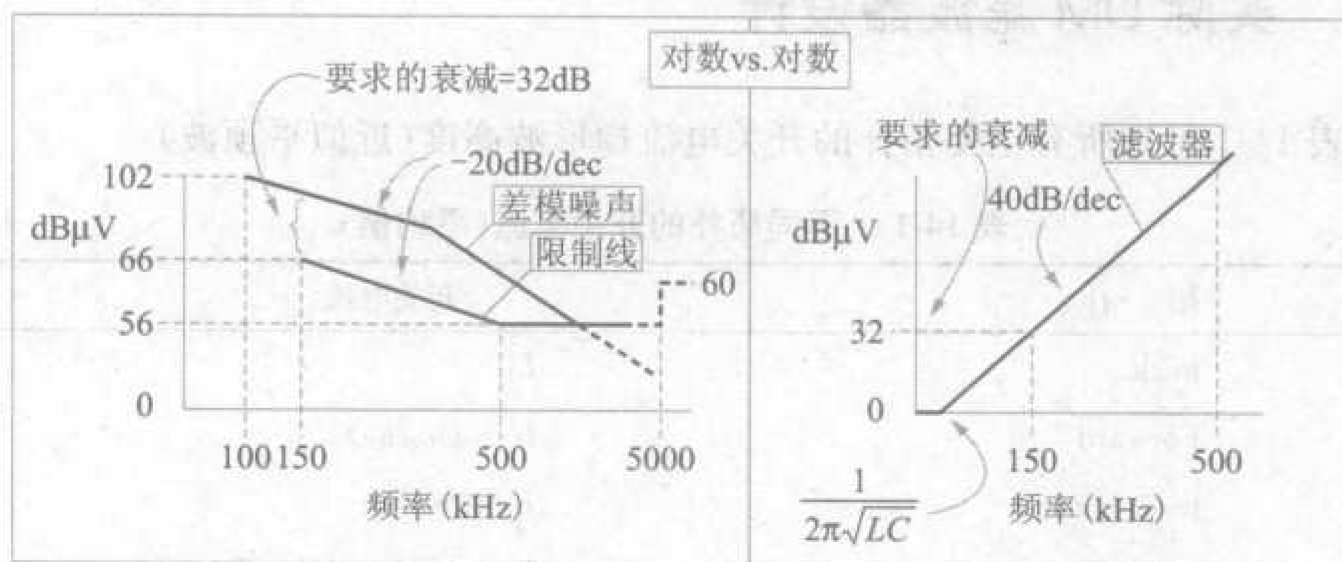


图 14-9　差模滤波器计算（参见解决例子）

由图 14-9 可知测量出的频谱与 CISPR 22B 类中准峰值辐射限制值（粗黑线）之间的关系。可以看到在 CISPR 22 限制线开始部分，开关频率是低于它的。假定频率为 100kHz 时，而且假定共模噪声在低频时不是一个主要成分，在实际中，低频时 CM 噪声要留有一定的 dB 裕量（稍后计算）。这里没有考虑其他必须的生产裕量或空间。如前所述，由于把峰值和准峰值限制进行比较，就能自动得到一些有用的裕量 / 空间。

在开关频率为 100kHz 时能得到的幅值为 102dBμV，包络线等式如下（对数坐标中的直线）

$$\text{dB}\mu\text{V}(f) = -\text{slope}[\{\log(f) - \log(100)\}] + 102$$

因为幅值斜率是 20dB/decade，所以在 150kHz 时得到

$$\text{dB}\mu\text{V}(f) = -20[\{\log(150) - \log(100)\}] + 102 = 98\text{dB}$$

98 − 66 = 32dB 要比允许值高，这意味着要用一个滤波器来衰减噪声。需用一个低通 LC 滤波器在 150kHz 时提供 32dB 的衰减。根据它就能计算出它的截止频率。例如，若

使用一个 LC 低通滤波器，那么它对高出截止频率（即 $1/2\pi\sqrt{(LC)}$）的信号的衰减速率为 40dB。可以从图 14-9 中看到等式如下

$$32 = 斜率 \times [\{\log(f) - \log(f_{BREAK})\}] = 40 \times [\{\log(150) - \log(f_{BREAK})\}]$$

因此

$$\log(f) = \log(150) - \frac{32}{40} = 1.38$$

$$f = 10^{1.38} = 24\text{kHz}$$

因此需要的滤波器的 LC 应该是

$$LC = \left(\frac{1}{2\pi \times 24000}\right)^2 = 4.4 \times 10^{-11}\text{s}^2$$

若 C 为 0.22μF，则可以得到 $L = 200\mu\text{H}$。

注意到若这是一个标准二阶离线式滤波器，则需要通过看第 10 章的图 10-1 中的 DM 等效电路来认识简图中"C"真正对应的图中各种 X 电容的精确值。

注意：人们要问——关系到上升和下降时间的拐点并没有在图中显示，是不是说开关 MOSFET 的速度根本不重要？从 DM 噪声角度来看，它确实不重要，因为忽略了一些寄生效应（主要是 ESL 和线路的电感）。不同于 ESR，这些寄生效应会产生由频率决定的电压尖峰，即不能让 MOSFET 的变换时间过短。

14.8 实际 CM 滤波器设计

设计 CM 滤波器有两种方法，它们都假定 MOSFET 的散热片装在底座上。在寄生电容 C_p 末端，有最接近典型的漏极波形的梯形波，这样会使得 CM 噪声电流 I_{cm} 流过地线。假定寄生电容或者 X 电容会使得这个电流在 L 线和 N 线之间均流。因此，每条线路中都会得到 $I_{cm}/2$ 的电流。

14.8.1 第一种方法（快速）

现在已经知道梯形波的傅里叶分量，可逐一分析并确定每个谐波产生的输入电流。以正激变换器为例，它的漏源极间波形的峰峰值（V_{max} 或 A）是输入电压（V_{IN}）的两倍。从前文可知

$$c_n = A \times \frac{2 \times (t_{ON})}{T} \times \left[\frac{\sin\left\{\frac{n \times \pi \times t_R}{T}\right\}}{\frac{n \times \pi \times t_R}{T}}\right] \times \left[\frac{\sin\left\{\frac{n \times \pi \times (t_{ON})}{T}\right\}}{\frac{n \times \pi \times (t_{ON})}{T}}\right]$$

因为 $\sin(x)/x = 1$（若 x 很小），可以得到

$$c_n \approx 2A \times \left[\frac{\sin\left\{\frac{n \times \pi \times (t_{ON})}{T}\right\}}{n \times \pi}\right]$$

所以假定占空比为 50%，基波幅值是

$$c_1 \cong \frac{2A}{\pi} = \frac{4 \times V_{\mathrm{IN}}}{\pi} \mathrm{V}$$

从噪声包络线和它要求的衰减的角度来说，计算 DM 噪声仅仅只是为了得到其基波。电流计算公式为

$$I_{\mathrm{cm}} = \frac{V_{\mathrm{DS}}}{25 - \mathrm{j}\dfrac{T}{2\pi \times C_{\mathrm{p}}}}$$

(因为 LISN 为 I_{cm} 提供了 25Ω 的阻抗)。通过 LISN 的 50Ω 电阻的电流是 $I_{\mathrm{cm}}/2$，因此它的电压是

$$V_{\mathrm{cm}} = \frac{I_{\mathrm{cm}}}{2} \times 50 = I_{\mathrm{cm}} \times 25\mathrm{V}$$

即

$$V_{\mathrm{cm}} = \frac{4 \times V_{\mathrm{IN}}}{\pi - \dfrac{\mathrm{j}}{50 \times C_{\mathrm{p}} \times f_{\mathrm{SW}}}} \mathrm{V}$$

$$|V_{\mathrm{cm}}| = \frac{200 \times V_{\mathrm{IN}} \times C_{\mathrm{p}} \times f_{\mathrm{SW}}}{\sqrt{(50\pi \times C_{\mathrm{p}} \times f_{\mathrm{SW}})^2 + 1}} \mathrm{V}$$

换成 dBμV 表示为

$$V_{\mathrm{LISN_CM_NOFILTER}} = 20\log\left(\frac{|V_{\mathrm{cm}}|}{10^{-6}}\right) = 120 + 20\log(|V_{\mathrm{cm}}|)\,\mathrm{dB\mu V}$$

所以若 $V_{\mathrm{IN}} = 100\mathrm{V}(A = 200\mathrm{V})$、$C_{\mathrm{p}} = 200\mathrm{pF}$、$f_{\mathrm{SW}} = 100\mathrm{kHz}$，则 $V_{\mathrm{cm}} = 0.4\mathrm{V}$ 或 112dBμV(基波)。可以用类似 DM 滤波器的方法来计算 CM 滤波器的 LC，因此 L_{cm} 和 Y 电容对应于图 10-1。

14.8.2 第二种方法(详细法)

这种方法将会提供输入电流的整个谐波内容。从图 14-10 中看到电流波形的指数边缘，它可以通过拉氏变换来证实。图中的“25”是 LISN 出现在 CM 电流中的阻抗。当 $t < t_{\mathrm{RISE}}$ 的时候在 LISN 中测量的噪声为

$$V_{\mathrm{cm_1}} = I_{\mathrm{cm}} \times 25 = \frac{25 \times V_{\max} \times C_{\mathrm{p}}}{t_{\mathrm{RISE}}} \times (1 - \mathrm{e}^{-t/25C_{\mathrm{p}}})$$

当 $t > t_{\mathrm{RISE}}$ 时

$$V_{\mathrm{cm_2}} = I_{\mathrm{cm}} \times 25 = \frac{25 \times V_{\max} \times C_{\mathrm{p}}}{t_{\mathrm{RISE}}} \times (\mathrm{e}^{-(t-t_{\max})/25C_{\mathrm{p}}})$$

MOSFET 导通时会发生同样的情况，只是方向相反而已。假定 $t_{\mathrm{RISE}} = t_{\mathrm{FALL}}$，可以对电压波形做傅里叶分析，按照 Mark Nave 的论文把占空比用 D 表示。$\sin(x)/x$ 项使得在

$$V_{\mathrm{cm}} = \frac{50 \times V_{\max} \times C_{\mathrm{p}}}{T} \times \left[\frac{\sin\left\{\dfrac{n \times \pi \times t_{\mathrm{R}}}{T}\right\}}{\dfrac{n \times \pi \times t_{\mathrm{R}}}{T}}\right]$$

$$\times \left[e^{-jn\pi\left(\frac{t_{on}}{T}\right)} - e^{-jn\pi\left(\frac{t_{on}}{T}+2D\right)} \right]$$

拐点频率之后有一个额外的20dB/decade的衰减($x=1$)，括号中最右边的项没有衰减，它的幅值在 0 ～ 2 之间，并且随着谐波数量或者占空比的变化而变化。若只是注重包络线的话，可以选择幅值的最大值 2

$$V_{cm} = \frac{100 \times V_{max} \times C_p}{T} \times \left[\frac{\sin\left\{\frac{n \times \pi \times t_R}{T}\right\}}{\frac{n \times \pi \times t_R}{T}} \right]$$

这个值在拐点频率之前都不变，在截止频率之后以 20dB/decade 的速率衰减。水平部分(即电平) 可以使用近似值 $\sin(x)/x \cong 1$。那么

$$V_{cm} = \frac{100 \times V_{max} \times C_p}{T}$$

例如，$V_{IN} = 100V(A = 200V)$，$C_p = 200pF$，$f_{SW} = 100kHz$，则

$$V_{cm} = \frac{100 \times 200 \times 200 \times 10^{-12}}{10^{-5}} V$$

即 $V_{cm} = 0.4V$ 或 112dBμV(对于基波来说)。这个结果和第一种方法的结果是一致的。

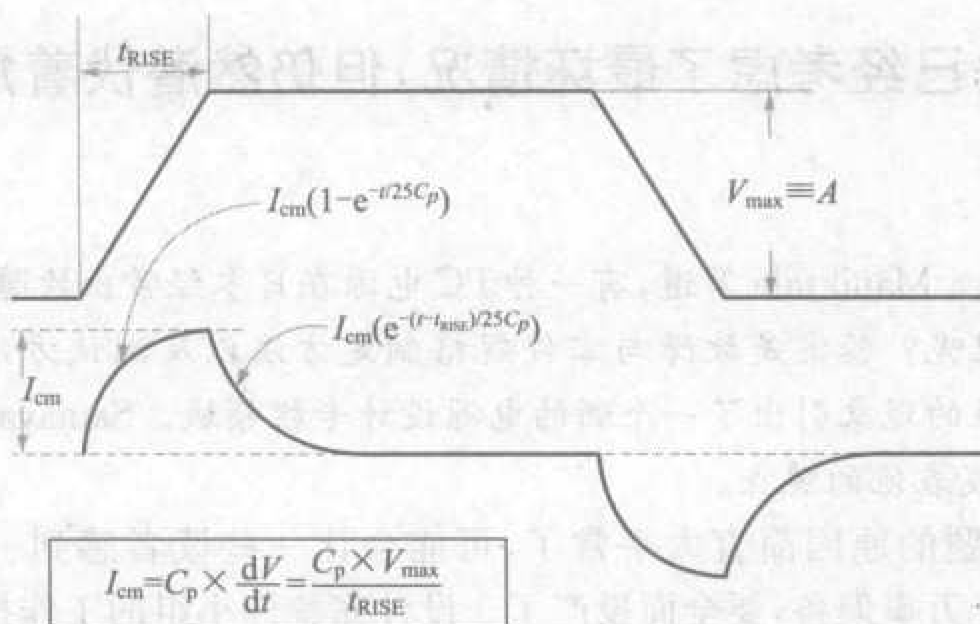


图 14-10　通过散热片等效电容的差模噪声电流

以下为共模噪声的重要观察结果：

- □包络线的初始段是平的，并且值恒为 $100V_{max}C_pf_{SW}$。在拐点即 $f = 1/(\pi t_{RISE})$ 以后，包络线以 20dB/decade 的速率衰减。
- □跟平时认识的不一样的是，电平不依赖于上升下降时间。所以包络线虽会变化，但不是在低频部分变化。对于 EMI 来说低频端设计是滤波器的起点，在它之后的任何衰减都不会影响滤波器的设计。

注意：由于共模噪声包络线的电平不依赖于上升和下降时间，是否就意味着 MOSFET 的开关时间是无关紧要的呢？确实如此。请读者自行翻阅前面DM滤波器设计章节中的类似内容。

附录 1
聚焦实际问题

本附录是作者为技术网站所写的专栏文章的汇编。除进行了少量的编辑，改进了图表之外，这些文章都保持了它们第一次出现在 EE Times 旗下网站 Planet Ananlog (www. planetanalog. com)上时的原貌。Planet Ananlog 的主编 Stephan Ohr 亲自为每篇文章撰写了恰当的介绍，有时文后还有编辑按语。

这些文章的目的是讨论作者多年来在工作中遇到的一些具体问题，因此行文的风格很个性化。但愿没有因此而影响内容的表达。

A.1 听上去已经考虑了最坏情况，但仍然潜伏着危险

(2004 年 2 月)

本文中 Sanjaya Maniktala 写道，有一种 PC 电源在日本经常出故障，而在美国却很少。问题出在哪里呢？答案是故障与零件规格制定方法以及测试方法有关。这个有趣而且富于启发性的现象引出了一个新的电源设计专栏领域。Sanjaya 将每月在 Planet Analog 网站上发表他的观点。

事后看来，问题的原因简直太平常了，可能会让一些读者感到一丝自满。一个 OEM PC 电源已经万事俱备，要全面投产了。设计完整性小组的工作按部就班。在极端环境中加到最大负载，验证了应力级，寿命符合预期，振动测试、EMI、安全性等都搞定了。产品发布了，最初发货到美国市场的几千个元件都没发现问题。故障随后一批批出现，所有不可思议的是都来自日本。难道是日本寿司搞的鬼？

实际情况很简单，简单到一些人恍然大悟之后恨不得自己打自己几下。原来电源没有在待机模式下测试！为什么要在待机模式下测试呢？相对于 550W 的最大负载这只是很小的一点功率。当正常工作时，电源有个风扇运行在 12V 的主输出中，而在待机模式中，随着所有输出的急剧下降，这个风扇也停止运行。哦不对，还有一个输出！在板上还有一个小的待机用集成变换器，有的小功率的 5V 辅助线路。不幸的是，一位经验不太丰富的工程师认为它功率很小，没什么关系，所以就没有管它。在待机模式下，它会导致高温，一切都源于此。我们也了解到日本人一般会启用 PC 待机功能，而不是像美国人那样让电脑空转。

再举几个类似的例子。首先，buck变换器在占空比$D=0.5$时，输入电容电流有效值达到最大。若输入电压范围是15～48V，就算你在两个输入端值上拼命测试它，仍然无法知道电容能够实际维持多久。再如，一个具有运行不协调的两个独立通道的交叉buck变换器。这里，我们实际上需要两个通道都满载，以减小输入电容的RMS电流，事实上若其中一个通道空载，则输入电容电流会变得更大。同样，对于磁性材料，我们现在知道，只要加一个无极变速风扇，扼流圈磁心损耗所造成的表面温度升高就什么问题也没有。而就在几年前，各主要的制造商都遭遇了退货，因为铁粉磁心扼流圈由于持续高温都成粉末状了。后来各厂商都会在说明书上标明产品的平均寿命。更多的信息参见www.micrometals.com。

编辑按：

Sanjaya Maniktala是Planet Analog网站上很受欢迎的电源EMI问题系列文章的作者，他曾在加州湾区的Artesyn技术和德国莱比锡的西门子等公司任职，拥有超过15年的设计经验。他毕业于印度孟买的印度理工学院和美国伊利诺斯州的西北大学，拥有可变buck调节器拓扑的专利。这篇文章是Planet Analog网站一个固定专栏的第一篇。作者欢迎读者将自己喜欢的一线开发故事发到他的邮箱：sanjayamaniktala@yahoo.com。

A.2 环路设计有时可弥补开关的不足

(2004年3月)

Sanjaya Maniktala又带来了他的开关电源设计专栏文章。这次提出的问题是怎样弥补现在市场上3842和3844开关电源控制器的质量不稳定问题。通过调整滞后环路中的RC元件，电源公司得以继续安全地使用这批问题元件(大约50 000个)。

3842/43/44/45系列脉宽调节器可能是近年来最受欢迎的离线式控制器。最初由Unitrode公司(现已被TI公司收购)生产，现在在网上至少可以找到12家半导体公司"克隆"了这个系列的芯片。实际上肯定还不止这些公司。它们经常出现质量问题，虽然它们的使用说明书写得很好(这说法好像似曾相识?)。

实际上这些所谓的"等效产品"有相当大的不同。我们甚至曾经遇到由于"备用电源"部分的严重抖动产生的很多基本的功能性问题。任何引脚上的解耦装置都于事无补，很显然它是由于内噪声连通驱动级和时钟而造成的，这将导致脉冲提前终止和频率的不可预见。事实上以稍高价格从另一厂商提供的3844在同一块板子上就工作得很好，而且已发货几百万件了(这是为一家知名计算机厂商提供的反激电源)。现在想把这50 000个有问题的设备退还给这个有相当知名度的厂商，很可能会遇到熟悉的"请告诉我在数据表的哪一条有问题"的态度。

在到达这家位于新加坡的公司后，我很快就被派去解决这个问题。他们想将这些有问题的元件装进他们的大批量产品中，同时不希望出现问题。可以理解，他们没有

去找元件厂家，让他们重新认识"保证说明书"的真正含义。

我处理这个问题的逻辑很简单：在 3844 中，时钟脉冲由一个在两个固定的阈值电压之间循环充放电的简单 RC 电路产生。在 PWM 脉冲的下降沿，噪声会被加进锯齿波中，这样会使得内部比较器误认为电容达到了其上阈值(如图 A-1 所示)，这时电容将提前开始放电(因为原理很清晰，所以没有在图中标示)。若通过减小 C 值来缩短放电时间，并且同时增加 R 值来维持相同的频率，那么会产生什么情况？实际上这时在 PWM 下降沿对应的锯齿波要比以前稍稍低一些，可以看见噪声限度被提高了。

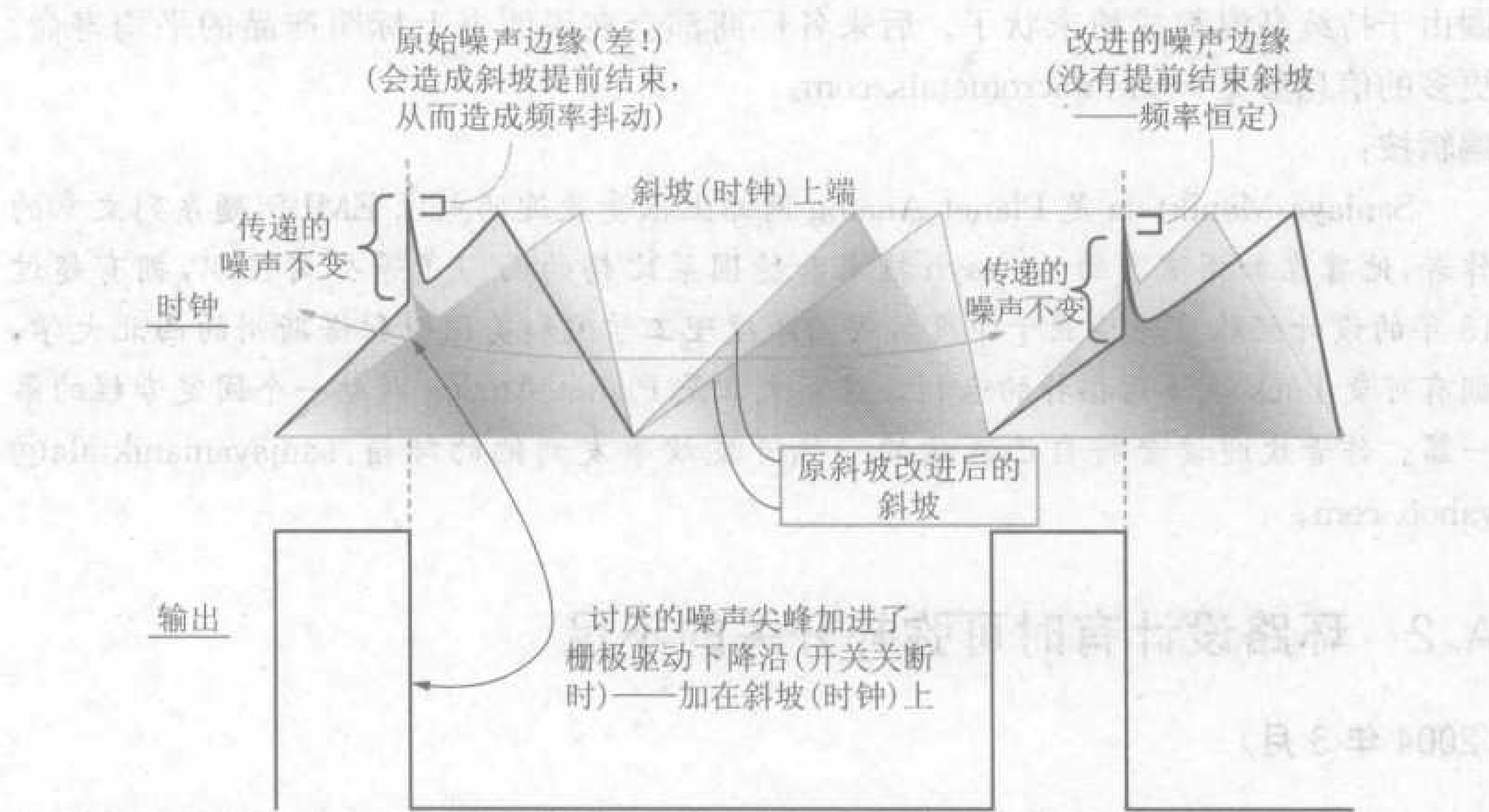


图 A-1 3844 中的噪声

请注意，通常情况下若对离线式开关电源的一次侧进行大的改变，则需要获得安全部门的批准。但是像 RC 组合这种小修改只需要通知一下就行了。

欢迎读者将自己的开发经历告诉我，我将非常感谢。我的电子邮箱地址是 sanjayamaniktala@yahoo.com。

A.3 重新发明方形的轮子

(2004 年 4 月)

我们都看到了在生产开发中市场部门、工程师和顾客之间的脱节。以一个小孩玩的秋千举例，市场部门要求有软垫和棒棒糖的三层秋千，工程师却理解成要有一个推动秋千前后摆动的火箭动力装置，而顾客真正需要的是从树枝上垂下一根绳子吊着一个卡车轮胎。这个月，Sanjaya Maniktala 在一些重大电源设计上做了如下评论。

关于"不要再重新发明轮子"这一点已经谈了很多。但是怎样才能不犯同类错误呢？"错误"和不应该发明的轮子一样，也不该重复，因为若轮子最开始是方形的话，那

么它根本不会成功。

有些错误非常频繁地出现，简直令人惊讶，但是它们还是会一再发生。

对于许多出错的项目，如果我们了解内情，会发现它们最初并没有什么大问题。设计目标清晰、策略深思熟虑、设计时考虑了方方面面，接着却出了麻烦。结果是最后产品没有人负责，事实上甚至没人愿意记得曾经做过这个产品！我们知道，市场部门天生总是强调成功，他们肯定会拼命掩饰失败。但是工程师们除了注意在未来的设计中不重犯已知的错误外，总是希望对已做过的工作刨根究底。

下面是近几年我看到的一些失败实例。这些例子简直让人难以置信。

例 1

一个电信项目需要一个 3000W 的 PFC 热插电源。两个优秀工作组开始设计它，一个组进行 C++的编程，另外一个组负责设计电源部分和底板。该电源用三相交流市电供电。

工程师们认为最好的方法是将三个单相的 1000W 的电源并联起来，每个电源运行在一个不同的相位，有共同的中线。这样对于单相 PFC 级来说，只需要 FET 开关的最小额定电压在 450V 左右，而其他方法则需要用至少两倍额定电压的 FET 开关。项目就此完成。

然后问题出现了，市场人员跑来告诉他们，产品卖不出去!! 因为在很多国家和地区，三相电里面甚至没有中线（而且在任何情况下都不能用它来传输这么多返回电流），于是这个项目完全失败。但是难道市场部门不能早点参与进来吗？为什么不在 2 年前工程刚开始的时候就告诉大家情况？

例 2

用于反激式拓扑中的控制 IC 的使用者应该知道最大占空比绝对不能设定为 100%。100%的占空比意味着开关不再是开关，它将一直处于导通状态。所以若输出电压低的话，IC 就会通过提高占空比 D 来提高输出电压，这时若占空比是 100%，就不会有时间让电流流进输出端，控制器还怎样将输出电压提高呢。不幸的是，这种 IC 已经投入市场了！

例 3

另一个产品是颇受欢迎的用于反激的离线式开关 IC 系列。在离线时，最大占空比的值有多重意义。记得早期生产的开关系列都有 67%的最大占空比，后来产品定义组创造性地将最大占空比的值定为 78%，其想法是“允许”更宽的输入电流脉冲，就能自动得到更低的电流电平，这样能够加强装置的“功率容量”（因为这个数字完全基于电流限制，而非电流消耗）。

实际上这个设计策略虽然有可能成功，但是有个问题。若移开输入电源，将会发生什么呢？由于占空比可以达到很高，实际上，在比最大占空比设定得低一点的情况下，瞬间尖峰电流就增加了很多。这样变压器会产生严重的并发症，因为其尺寸是和饱和度有关的。还有一些其他的微妙的问题，比如，在齐纳二极管钳位中的损耗可能

会显著增加，因此会降低效率，所以所谓的“优点”最终都变成泡影。

例4

上月专栏中我提到3842/3844系列尽管受欢迎，但设计很有问题。实际上有一种电流型控制器居然没有内置斜坡补偿!! 人们会认为特殊拓扑所需的任何功能都应包含在设计芯片中。毕竟我们不会从商场先买一辆自行车，然后再出去为它找一对轮胎！而这种控制器恰恰犯了这种错误。

例5

某个历史悠久的半导体生产厂家有一些IC产品，用于实现boost的PFC前级调整器，结果完全失败。他们私下向我们承认：你绝对不能用感应的峰值电流值来画正确的正弦波形！你需要用平均电流模式控制，因为是平均电流值形成了输入电流波形。他们的竞争对手知道了这一点，所以虽然产品面世较晚，但是很快就成为了PFCIC市场上的主角。而前一家公司则被收购，不再是一家独立实体。

本期专栏就到这里吧。欢迎给我写信：sanjayamaniktala@yahoo.com。

A.4　强大的齐纳二极管

(2004年5月)

Sanjaya Maniktala在本期的电源设计专栏文章中写道：当我们已经习惯于找不到什么好方案时，令人惊奇的是，功率FET上的栅源极间齐纳二极管(只需几分钱)立下大功。

在所有典型的离线式功率变换器中，常用一个控制器IC驱动很高电压的FET。在栅极，除了常用的接地(一次侧)下拉电阻以外，可能还有一个并联的500mW/18V齐纳二极管。这个二极管比较便宜，但是若忽略它，可能会带来很大问题！这只是许多小“细节”会导致大问题的例子中的一个，这种小地方最终能够分辨一个电源设计的好坏。

必须承认，这种情况很少见，特别是在功率转换中，当我们已经习惯于难以找到更好的方案，或者说找不到什么简单廉价方案的时候，却突然峰回路转，柳暗花明了。呵呵，不要总是那么悲观。这个关键齐纳二极管的有效性和奥妙，值得仔细探讨。

还是从我的亲身经历讲起吧。那时我工作的新加坡设计与制造公司有一个政策，就是绝不装入任何一个多余的零件，哪怕只值一分钱。他们认为这相当于“在每个电源上免费提供零件”。他们知道以目前的生产规模，如果能从电路图中删去一个齐纳二极管，所节省的费用可能足以再雇用一个电源设计工程师。

但是他们最终还是得使用这种稳固的栅源极间齐纳二极管。注意到实际上它是一个“栅极到地”之间的齐纳二极管，因为通常在源极和地之间有一个电流感应电阻。

实际上在第一台没有使用这种齐纳二极管的样品生产出来时，问题就产生了。它被送到UL1950强制安全认证部门。在测试室，进行了各种异常情况的测试。在测试

中，开关FET爆炸了。在所有破坏性测试中，驱动FET的控制器均发生故障，有时不那么明显，有时很严重。但两种情况均符合UL标准，因为在这里仅仅考虑明显的"安全"问题。但实际上，其中一种情况下安全性是有影响的！

在这种情况下，一般连接在控制器上用于调节的光耦，啪的一声就裂开了。这是UL标准所不能接受的，因为它意味着"重要的"一、二次间的绝缘屏障（光耦内）已被破坏。这将导致在任何时候都有可能将母线输入的危险电压（一次侧）传递到和系统（二次侧）有肢体接触的人身上。当然，在此之后，熔断器会熔断，从而切断整个系统。但是熔断器绝对不能用来预防电击事故，其熔断速度不够快，它的主要作用仅为防止引发火灾。

下面是一些显然会发生的快速连锁反应。

（1）FET爆炸后，其漏源极短路。

（2）由短路引起的大电流流过源极的检测电阻，从而会造成MOF（金属氧化薄膜）电阻工作失败而形成开路。

（3）此时流入漏极的电感电流仍需一个续流通路，于是转向流经门极，抬高门极电压，然后流入控制IC。

（4）于是控制IC失灵，从而高压/大电流会损坏一些连接IC引脚的元件，其中就包括光耦。

（5）光耦裂开，其安全屏障被损坏。

（6）最后熔断器熔断（但是太迟了）。

（7）大约半小时后，"主犯"（一个在外面睡觉的不幸的电源设计工程师）会收到他愤怒的上司半夜打来的电话。话题当然不会是讨论什么升职。

现在想想一些旧的电源设计，就会发现在电流采样电阻上常常放置一个"神秘的"瞬态电压抑制器（TVS）。事实上，其目的正是为了避免上述连锁情况的发生。它使得第（2）步结束后就直接跳到第（6）步。TVS基本上就是耐用的齐纳二极管，一般设计在短路情况下击穿。所以当MOF电阻在第（2）步中失效时，由此产生的上升电压会使得TVS几乎同时被击穿，维持电流继续从漏极流到源极，再流到地，一直到熔断器熔断。所以这种情况下，电流无需像第（3）步那样转向栅极（和IC）。

但是请注意，TVS很贵。所以在新加坡，我们决定在栅极和地之间用一个齐纳二极管。在这个地方，齐纳二极管经常在短路的时候被击穿，因此它能在熔断器熔断之前保护控制器IC和所有与之相连的元件（包括光耦）。

在调试阶段，或在最初的原型开发阶段，使用一个栅—源极齐纳二极管也会带来方便。它不仅保护了很多焊接/脱焊，而且它还可以极大地延长不断修改的板子的寿命。因为虽然FET损坏了，但是控制器IC和所有与之相连的元件都没有损坏，甚至即使发生了爆炸，也只需更换FET、电流采样电阻、齐纳二极管、栅极下拉电阻和输入熔断器，半个小时后电路又可以正常工作了。

有些人可能仍然认为，这个小的阳极—阴极齐纳二极管电容与FET的输入电容、

引线和线路的电感一起，会形成一个高品质因数的π型谐振电路(C—L—C)，因此他们建议在齐纳二极管和栅极之间用一个10Ω的电阻来吸收振荡。毫无疑问，齐纳二极管必须很靠近FET，但是振荡呢？曾几何时一家优秀的FET生产商曾认为这种情况会出现，甚至在某一应用手册中表述自己的观点(这个部分后来去掉了)。但在进一步的研讨(主要是与我)中他们被说服了，事实上我还提供了一些新的数据来证明他们自己早期的主张是错误的！最后发现错误源自他们的一个工程师，他报告看见"振荡"时没有严格按规操作，可能是由于示波器探针故障，具体我们不得而知。

可以看到，工程师的工作一点都不容易。如果读者有时间，请给我写邮件：sanjayamaniktala@yahoo.com。呵呵，但若你的变换器电路不工作了，可不要责怪我。

A.5 重视数学分析：不要忽略传递函数

(2004年6月)

Sanjaya写道，在电源领域，至少有两类不同的人。一类人是学者，他们用微积分来描述buck变换器。另一类人是电源专业人员，他们可能会怀疑公式是否能有助于设计出更好的产品。Sanjaya Maniktala认为数学确实能帮助设计出更好的产品，它们并不只是在布满灰尘的书架上发黄的摆设。

在电源领域，至少存在两类不同的人。一类人是学者，他们毫不犹豫地用微积分来得到buck拓扑的直流传递函数(然后编写满是公式的教科书)。另一类人是实际设计电源的专业人员，大多数人认为那些抽象的公式无法对设计出更好的产品提供帮助。我认为在上述两类人中应该找到一种折中。

本文中，我将给出一些有趣的"传递函数相互作用"的例子，希望能说明，工程师会相对抽象地进行思考确定会有好处，可以转化为更好的产品，抽象的公式不只是在布满灰尘的书架上渐渐发黄的摆设。

拓扑的直流传递函数是连接输入输出电压的表达式。大多数工程师都知道，这个直流传递函数直接来自所有可行拓扑中的电感都必须满足伏秒法则(voltseconds law)这个事实。"可行"是指这个拓扑(已经发现或仍未发现的)肯定能处于稳定的状态。若不这样，设计就要推翻了。

下面是buck-boost变换器不连续导通模式(DCM)下的输出公式

$$\mathrm{V_O}=\frac{D^2\cdot V_{\mathrm{IN}}^2\cdot 10^6}{2\cdot I_{\mathrm{O}}\cdot L\cdot f}\mathrm{V}$$

其中V_{O}是buck-boost变换器的输出电压，L和f的单位分别为μH和Hz。

因此能推出下述关系式

$$V_{\mathrm{O}}\propto D^2\cdot V_{\mathrm{IN}}^2$$

由于buck变换器的连续导通模式(CCM)下有下述关系式

$$D\propto\frac{1}{V_{\mathrm{IN}}}$$

因此归纳要点如下。若用 buck 变换器工作在 CCM 下的占空比来驱动工作在 DCM 下的 buck-boost，则可得到如下关系：

$$V_O \propto \frac{1}{V_{IN}^2} \cdot V_{IN}^2 = 常数$$

这说明了什么？若 buck-boost 变换器的输出与输入电压无关，我们就免费得到了一个固有的线性调整！

实际上用 PWM 控制主 buck 变换器时，其开关波形常用来驱动一个无独立 PWM（只有开关被触发）的从 buck-boost 电路。buck 变换器的输出具有很好的调节性能（因为有一个 PWM 及独立的调节环路），但是 buck-boost 变换器的部分输出和负载的线性变化有关。我们没有进行负载调节，但是若 buck-boost 变换器的负载是恒定的，就无需调节负载，或在 buck-boost 变换器的输出端加上齐纳二极管确保恒定的负载特性。必须注意我们仅用了一个 PWM 控制，这是个不错的方案。

事实上，某一特定占空比下不连续模式变换器的输出电压取决于电感，所以我们可以通过从 buck-boost 变换器选择合适的电感值以获得所需的输出等级（当负载电流最大时）。该技术可以在一个有效的范围内，提供完全可调的从属输出电压，但这在基于连续导通模式的复合拓扑中通常是无法实现的。

注意到从变换器工作在其设计（最大）负载时，其输出端的齐纳二极管几乎不会导通。故其效率如那些传统开关功率变换器一样高。但是，若减小从变换器的负载，该二极管会自动导通以分流，这时它等同于传统的分流调节器。所以此时在单个或多个 CCM 级应用中，不能自动进行负载调节。因为它被齐纳二极管“限制”了，但幸运的是若电感值选择正确，上述情况只会发生在低于最大负载时。

怎样才能实现自动线性调整？随着输入电压的增加，buck 变换器的反馈环要求减小占空比以维持输出电压。若不连续模式的 buck-boost 变换器“调整”其输出时减小的占空比正好等于上面提到的占空比减小值时，就能实现自动调整。

你是否曾想知道，为什么在高输入电压，或低输入电压，或实际上在所有输入电压下，都能计算出单端正激变换器的变压器（非输出电感）匝数？其变压器工作在 DCM，但是用 CCM 下的方程来计算占空比（因为它来自输出电感）。仅在此时我们能得到一个惊奇的变压器功能：当开关导通时，通过变压器的电压和导通时间的乘积（伏秒数）为恒值，而与输入电压无关，因此任何输入电压下的一次匝数都相同。

请通过邮箱 sanjayamaniktala@yahoo.com 与我联系。

A.6 善于利用铝电容系数

（2004 年 7 月）

由于有最好的 CV（压容积）性能与最低的价格，铝电容并没有像我们想象的那样退出历史舞台。年轻一代工程师似乎只知道考虑陶瓷和现代聚合物电容，但他们真的

应该更了解仍有用处的铝电解电容。

为什么不用铝电解电容(也称 elko)？是,它的 ESR 是很大。但是别想当然！要知道“全陶瓷”解决方案会产生危险的输入振荡,事实上现在推荐用一个大 ESR 的铝电解电容与输出陶瓷电容并联以吸收这些振荡。当用电压模式控制时则需一个更大 ESR 的电容来保证稳定性。

我们还是切入正题吧。假定在一个特别地方需要使用铝电解电容,现在对于这样的元件主要考虑的是其平均使用寿命。最终,里面电解液的蒸发会导致电容量的减少,如果超过了一定水平,电容就坏了。在这个过程中某些因素将起关键作用。

(1) 电容封装的密闭性。但是,没有百分百完美的接缝,随着时间推移,将会出现一些蒸发。但是由此可以看到选择高(且稳定)质量的厂商的必要性。

(2) 环境温度。热量来自周围的元件或是其内部的热量损耗。若降低温度,则能减小蒸发速度,延长使用寿命。稍后会讨论这一点怎样引出了“温度系数”。

(3) 核温。若电容内部的热传导性有问题,则会产生一些热点。最糟糕的是在计算使用寿命时,温度需要考虑进去。事实上为了精确预报核温(因为不能测量它),需要减小整个预测计算的使用寿命。

(4) ESR。它肯定会影响内部的散热,使得温度提高并且加快蒸发过程。

(5) 频率。ESR 是关于频率的函数,频率将会直接影响电容的使用寿命。稍后会讨论这一点引出了“频率系数”。

最重要的数据表参数是纹波电流额定值,它规定了在 120Hz 和 105℃时的电流有效值,意思是若在环境温度最大值 105℃下,通过(低频)额定有效值的电流波形,就能得到额定的使用寿命。这种情况下标称的使用寿命一般是 2 000～10 000h。还有些 85℃的电容,但是我们很少使用,因为它们很难在高温环境下工作很长时间。

现在来了解频率系数的意义。铝电解电容的 ESR 常常是在 120Hz 时的值。生产厂商除了提供 120Hz 时的纹波电流额定值外,可能还会直接提供 100kHz 时的纹波电流额定值。如果没有,肯定会提供“频率系数”。典型的频率系数在 100kHz 时为 1.43。这意味着若在 120Hz 时允许通过 1A 的纹波电流,则在 100kHz 时允许通过的纹波电流为 1.43A。它造成的温升(磁心温度超过周围环境温度的值)同 120Hz 时 1A 的纹波电流造成的温升一样。因此可以说 100kHz 时的 ESR 值和 120Hz 时的值有以下的关系:

$$\left(\frac{I_{100\text{kHz}}}{I_{120\text{Hz}}}\right)^2=\frac{\text{ESR}_{120\text{Hz}}}{\text{ESR}_{100\text{kHz}}}=(1.43)^2=2.045$$

因此高频下的 ESR 几乎只有低频下的 ESR 的一半。频率系数应该经常使用,否则我们就会高估温升或是低估使用寿命,通常会迫使自己选择一些更大容量的电容。

温度系数也必须更加关注,必须清楚地知道它们意味着什么。数据表通常会提供允许纹波电流的一定的“温度系数”。比如 Chemicon 公司著名的 LXF 系列,它提供的数据如下。

(1) 65℃时的温度系数为 2.23。

(2) 85℃时的温度系数为 1.73。

(3) 10℃时的温度系数为1。

这意味着如果纹波电流的额定值为1A(在最大额定环境温度105℃时),在85℃时就能通过1.73A的纹波电流,在65℃时就能通过2.23A的纹波电流。它们的核温度是相同的。

那么温度系数到底告诉了我们什么呢?总热量和核温升正比于 I_{RMS}^2,所以我们假设在任何情况下最终的核温 T_{CORE} 是相同的,下面是105℃时和85℃时的比较

$$\frac{T_{CORE}-105}{T_{CORE}-85}=\frac{I_{105}^2}{I_{85}^2}=\frac{1}{1.73^2}=\frac{1}{3}$$

这样得到了 T_{CORE} 的值

$$T_{CORE}=115℃$$

这表明若在85℃时通过1.73A的纹波电流,或在105℃时通过1A的纹波电流,则它们的核温都是115℃。事实上,对于大多数额定温度为105℃的电容,从周围环境到外壳有5℃的温差,且从外壳到内部(即核心)又有5℃的温差,所以从核心到周围环境共有10℃的温差。

让我们确认65℃时的温度系数以验证我们的推断

$$\frac{115-105}{115-65}=\frac{10}{50}=\frac{I_{105}^2}{I_{65}^2}$$

所以温度系数一定是 $5^{0.5}=2.236$,这和发布的数据表中的值相同。因此了解厂商发布的纹波电流温度系数,就能很容易推算出设计的最大核温。

问题是若核温在其最大额定值115℃时,使用寿命总能达到宣传的2 000h左右。但是它还不足以支持一个季度,而典型的商用开关电源中所有铝电解电容的平均寿命通常至少需要44 000h(5年)。怎样才能达到要求?我们需要降低核温从而降低电解液的蒸发速度。这是否暗示我们不能用温度系数来增大电流?

实际上这里还有另外一个问题。不仅核温绝对值很重要,而且从核心到外壳的温差也很重要。所以若将温差提高到5℃以上时,即使外壳温度更低,其使用寿命也会急剧降低。但是仅当通过最大额定纹波电流(没有应用温度系数)的时候才有5℃的温升,而这是与环境温度无关的,这表明根本不能使用任意的温度系数。所以,若在105℃时通过额定1A的电路,甚至在环境温度为65℃时,仍然只能通过1A的电流,而不是2.23A。

当温差小于或等于设计值时,铝电解电容的使用寿命将由下面熟悉的双倍规则近似决定——核温每降10℃(从其最大额定值开始),其使用寿命就增加一倍。这样就能最终得到要求的44 000h。比如,若正确估计核温是65℃,则额定使用寿命为2 000h的电容的实际使用寿命为2 000×2×2×2×2×2=64 000h。

但是我们仍不能得到想要的。使用温度系数能够增加纹波电流(但不是使用寿命),而不使用温度系数能够增加使用寿命(而非纹波电流),两者不能同时得到。铝电解电容已经给了我们很多好处,我们不能要求更多了。

请通过邮箱 sanjayamaniktal@yahoo.com 与我联系,或通过 sohr@cmp.com 联系Steve,这样可以让他知道我可没有乱写。

A.7 限制尖峰电流而不是可靠性

(2004年8月)

DC-DC设计完成了是否就该开香槟庆祝了？电源专家Sanjaya Maniktala可不这么认为。他建议要在很多不利的情况下来检测你的设计，如何处理故障是电源设计的关键。

你终于让DC-DC变换器能正常工作了，可以砰的一声开香槟庆祝了吗？是不是应该至少等等，看它是否能在最初的异常状况下工作？你肯定不想在祝贺声中却要去查找为什么又一个砰的声音从开关电源中传出。如何处理故障是电源设计的关键。而且，它完全可能否定你的设计能力！因此，在你开始庆祝前要保证你的限流能正常工作。

在典型的大功率离线式电源中，对故障的处理要求对停机以及此后各个要素的恢复顺序有清晰的了解：功率因数校正、辅助(内部处理)电源、动力传动系。当然这是复杂的。因此，在单片变换器中，一般常认为不用考虑异常状况下的工作情况。但不要这么快就下结论！这很大程度上取决于限流的反应速度，它是否能够正常启动，它是否能按要求工作(对于后一个方面，我们将在接下来的专栏文章中深入研究"频率反馈"的微妙之处，现在先要进行必需的基础讨论)。

在高压离线电源工业中，基本的设计原理是按照电流限制值来决定变压器尺寸。这意味着变压器在电流限制值时也不能饱和，饱和通常发生在正常上电、短路或过载的情况下。当然，对于"正确"设置限制电流值总是有弹性的——只要能满足需要的维持时间、跳载能力或者其他任何特殊瞬时尖峰负载的要求(比如磁盘驱动器马达、白炽灯负载等等)。因此虽然铜皮线圈厚度仅由持续工作电流直接决定(长期加热影响)，但是实际上磁心的物理尺寸还要严格按照限制电流值来设计。不过，这不一定与连续工作电流有关，若使用一些常用的提供了内部固定限制电流值离散范围的集成开关系列时，就比较容易按照限制电流值来设计磁心物理尺寸。

这个设计原理隐含了一点，我们不能设置一个固定的限制电流值，希望在变压器开始饱和(哪怕只是瞬间)时它能足够快地保护开关。过去这在双极型晶体管中是个大问题，虽然现在使用FET有所改善，但它仍不足以(至少在非高压情况下)改变基本设计原理。

在低压DC-DC半导体工业中的设计原理和离线式电源工业有很大差别，对此从高压转来的电源工程师们最初都有一个艰苦的适应过程。虽然现在的集成开关系列也有固定限制电流，但是我们几乎总是完全忽略限制电流(只要它足够高，能保证规定的输出功率)。因此我们按照持续负载电流(不大也不小)设计电感的尺寸。比如可能把电流限值为5A的开关用在2A的场合，而仅仅使用额定电流为2A的电感。同样把相同开关用在4A的场合时，就会使用4A的电感。假设这个开关可以承受5A的电流，使用2A的电感，它在某时刻突然饱和，限流电路能够精确地在电流即将达到5A时

反应，从而足够快地关断晶体管。因此开关永远不会损坏，因为其法定限制值足够强。

这种情况在 FET 中比在双极型晶体管中更符合实际，因为前者实质上没有存储/延迟时间，从而几乎能瞬间反应。但是在电源中，"几乎"还不够好。例如，若输入电压上升，电感饱和电流就会显著上涨，甚至该情况发生在最小导通时间内（最窄脉宽），电流尖峰可能会高到足以损坏开关。此时，要确保电感在电流快超过设定的限制电流值时不能饱和，这样电路就有足够的时间来安全关断开关。

当测试和评估 LM2590HV 到 LM2593HV 系列的高压设备时，我们观察到，若使用很小尺寸的电感，当输入电压超过 40V 后，会发生一些故障。因此数据表中对电感选择的正式建议综合了以上谈到的两种设计原理——规定若输入电压低于 40V，则电感尺寸要按照持续额定负载电流来设计；但是若输入电压超过 40V，电感尺寸就要按照设备规定的限制电流值来设计（完全忽略负载电流）。

注意上述设备是基于双极型集成开关系列的。用 FET 开关的集成设备应该情况更好。另外，若使用了控制器，则即使使用 FET 开关也要很谨慎，因为其开关速度和相应的延迟都可能比集成开关系列更差。这使得我们要精确设置限制电流值，加快其反应速度，这点非常重要。

有的读者可能想知道怎样在低压场合下忽视限制电流，还能确保可靠性，好像上面我们就是这样做的。实际上我们并没有忽略限制电流。但大多数用户可能都没有认识到这一点。实际上大多数集成开关系列是"防弹的"，其中一个关键方法是确保提供第二级电流限制保护，通常在数据表中甚至都没有提及，因为它很少被遇到，用户几乎没见过。但是第二级电流限制比第一级（公布的）能够显著提高大约 20%～30%。若使用了第二级电流限制，在电感深度饱和及高输入电压时，IC 被设计为带有一个折返（foldback）条件。前面提到，下次专栏将对此做进一步讨论。

请通过邮箱 san jayamaniktala@yahoo. com 与我联系，或通过 sohr@cmp. com 联系 Steve。

A.8　可靠性绝非小事

（2004 年 9 月）

当你的新电源样机看起来可以工作的时候，Sanjaya 摇着手指表示不要过快地打开香槟庆祝。第二级电流限制保证其可靠性，这需要回到制图板中。

又是一个庆祝之夜！现在我们已不再像当初那样无知，而是越来越认识到：(a)开关电源变换远比表面看上去的那么简单；(b)绝不能轻视可靠性问题。

上个月的专栏中介绍了如何通过合理设计避免集成开关 IC 的损坏。在该情况中，为什么要了解那么多尖峰电流呢？要回答这个微妙的问题，需要认识到第二级电流限制不仅仅能帮助 IC"防弹"，而且可以"防傻"。第二级电流限制并不如想象的那样出现在正常运行下，甚至也不会出现在"常规的异常状况"下！听起来像绕口令，但实

际上大多数实践工程师都会努力使尖峰电流逃过第一级电流限制，从而引发IC进入最后防线。但是若很不幸地发生了上述情况，则问题就是变换器的*输出折返*（重载时输出电压低）。这是因为第二级电流限制比较器被设计成要么会使开关频率平滑渐进降低（频率折返），要么只是略过几个导通脉冲（被忽略的脉冲个数大致正比于尖峰电流值超过第二级限制电流极值——频率折返平均值）。

但是在考虑频率折返前，再回顾一下上个月专栏中的一些观点，并做进一步探讨。在低压集成开关中，若用“5A的设备”带3A的负载，仅在使用3A的电感时才能正常工作。请注意，目前为止只讨论了buck开关。5A的buck开关的最大负载电流（I_O）按定义为5A，因此其电流限制常会内定得稍高一些，可能在6～6.5A之间，这种逻辑只取决于buck拓扑的特性：其电感平均电流等于其负载电流。回顾所有DC-DC拓扑选择电感的步骤，设置的电感尖峰电流比电感平均电流高20%。可以证明，从变换器所有功率器件角度来看，“20%电感规则”是“最佳”选择（更多细节可以参见http://power.national.com中的应用手册AN-1197）。对负载电流为5A的buck，其尖峰电流值为5×(1+0.2)=6A。但是要记住，这仅适用于buck！

对非buck拓扑，由于*负载电流和电感平均电流没有简单联系*，它既不是峰值也不是需要的电流极限值。因此使用“5A的buck-boost”（或boost）的开关IC时，须知5A是其设定的*限制电流值，不是其最大负载电流值*。非buck拓扑的最大负载电流值取决于实际应用中的输入输出情况。对boost和buck-boost变换器，电感平均电流不是负载电流，而是负载电流除以$(1-D)$，D是占空比（更多细节可以参见http://power.national.com中的应用手册AN-1246）。它导致了下面两种非buck拓扑的基本设计规则的产生：*电感平均（和尖峰）电流的最差情况发生在输入电压最低时*。这就是设计或选择电感的规则。相反地，对于buck电路，通常在输入电压最大处选择电感值，因为这时电感尖峰电流值最大。

还需要稍微改进上面的计算，考虑到*可靠性和成本之间平衡的重要性*。对低压5A的buck电路，若最大负载电流为3A，则可用额定值为3A的电感，但也不是完全绝对的。虽然选择的电感允许通过额定值为3A的连续电流（基于铜的厚度和铁耗），其尖峰或饱和电流额定值（即该电流值下，磁芯不会饱和，甚至不会瞬间饱和）必须能够满足尖峰电流，它设定的值要比平均电流值高20%，即3×1.2=3.6A。但是若在“高压”应用中（这里定义输入40V以上为高压），则要按照限制电流来设计电感尺寸，而不是按照负载电流。因此在这种情况下值为5A。但是这种计算很粗略！

实际上从IC数据表可知限制电流范围的最大值。比如，对5A的开关，其最低值可能标为6A（设置足够高的值主要是保证拥有满足上面提到的20%电感设计规则的5A负载能力）。但是在温度和过程变化中，限制电流的最大值可能为7A，这取决于它在产品中的波动程度。因此现在若电感的额定持续最低电流值仅为3A（负载电流为3A），则电感必须要有处理7A尖峰电流的能力！这就确定了电感的尺寸和成本，但没有确定铜的使用量。事实上，对高压场合，负载电流并不是那么重要，因为铜的使用量

并没有对电感成本产生很大影响，当然要提供足够的绕组有效窗口面积来满足要求的匝数，对要求的绕组没有必要用更大尺寸的磁心，或因为过高的磁心温度而采用过细的线规。

注意到不同厂商的"5A"开关并不一定相同！限制电流的取值范围是很重要的，它决定了高压IC应用中电感的尺寸和成本。最小限制电流值是重要的，因为它决定了保证输出的最低功率，最大限制电流值决定了电感尺寸。因此，一些高压集成电路的重要厂商对他们设定的限制电流值所允许的公差非常小而感到自豪。这确实值得自豪，但这只是在比较不同厂商有固定限制电流值的高压集成开关系列。若设备(如控制器)能够精确地设定限制电流值，则这个比较就没用了。这种情况下，可以将限制电流值同负载电流值精确匹配起来，从而得到最小的磁芯尺寸，这样就能减小磁心尺寸。(在下月的专栏中会进一步讲述这一方面，还会提到厂商是怎样使我们"认为"的磁心尺寸减小了的。)

对非buck拓扑，输入为15～25V、输出为15V的buck-boost电路，输入电压最低时占空比最大(为50%)。因此若负载电流为5A，电感平均电流为5/(1－0.5)＝10A。加上20%电感规则，开关尖峰电流将是10×1.2＝12A，因此限制电流最低值必须设置为12A以上。然后根据可利用的限制电流值的有效精确度，最大值可能有20A。很显然，5A的开关不能满足条件，额定值为5A的电感也不能满足条件！

当buck的IC用在所谓"反向结构"中时，事实上拓扑从buck变成了buck-boost。因此不能从标称值"5A"的IC中得到5A的负载电流。负载电流的大小取决于输入一输出的具体情况。因此尖峰电流不是接近5A，电感电流额定值也不是"5A"。

从IC设计师的角度或我们的应用水平来看，必须仔细考虑另外一些关于限制电流值概念的基本问题。若有一个"超快速响应"的电流限制，同时使用"超快"的FET(很低的栅极充电)。这意味着保护100%没问题了吗？不一定！限制电流比较器的真正用途是什么？当接近限制电流值时，它能进一步减小占空比。但是它不能将脉宽降到最小导通时间以内。最小脉宽大概是100ns～150ns，它通常要求内部电路每个周期都能采样电流值，实际上为了这个目的每个周期都要导通开关。事实上最小脉宽可以设置得更高，比如150ns～250ns，特别是使用控制器(与集成开关相反)时，因为一个"好的"控制器IC必须能够处理FET的宽范围特性、各种PCB布线以及它们相应的线路延迟和低频干扰。

电流模式控制的情况可能更糟，因为需要合并一段比平常更长的最低边缘噪声空白时间。通常高频会使情况进一步恶化，因为在高频时同样的最小脉宽对应更大的最小占空比。它导致的一些后果显示在表A-2中(对buck电路)。考虑到"硬"上电，即突然加上输入电压，有很高的dV/dt，例如将香蕉插头突然插入实验室的直流电源中。最初，没有输出电压线，所以电路上升速率为V_{IN}/L，最终稳定在$(V_{IN}-V_O)/L$。但是在关断时间内，在上电初期，下降速率要低一些，因为它基本取决于二极管电压是否低于0.5V。因此每个周期中，不管是否有电流限制，净电流都会升高一点。电流按梯度上

升。几个周期过后，它取决于输出电容值和输入 dV/dt，浪涌电流可能会变得很大以致达到不可估计的值。甚至"软启动"也无法控制浪涌电流。实际上当使用一个"好的"二极管时情况更糟，其压降更低，因为二极管的压降降低了电流。若输出短路，则会发生同样的事情！

解决这个问题的一种方法是降低频率（或是忽略下面图 A-2 中的导通脉冲）。这会有效地增加关断时间，减小最小占空比，并提供足够的时间来降低电流值。从 LM1572 的数据表（参见 http://power.national.com）中可见关于实际频率折返方案设计的深入解释。但是注意到若可利用的关断时间过多（过量的频率反馈），则平均电流可能无法升到足够高的值来满足启动时的负载要求。这将导致半导体工业一个熟知的窘况——生产的 IC 在某些负载下会产生显著复杂的"启动问题"。通常在执行任何反馈系统方案时都要很小心。反馈系统是一柄双刃剑，它可能会控制对异常状况的响应有帮助，但是也可能中止正常响应。

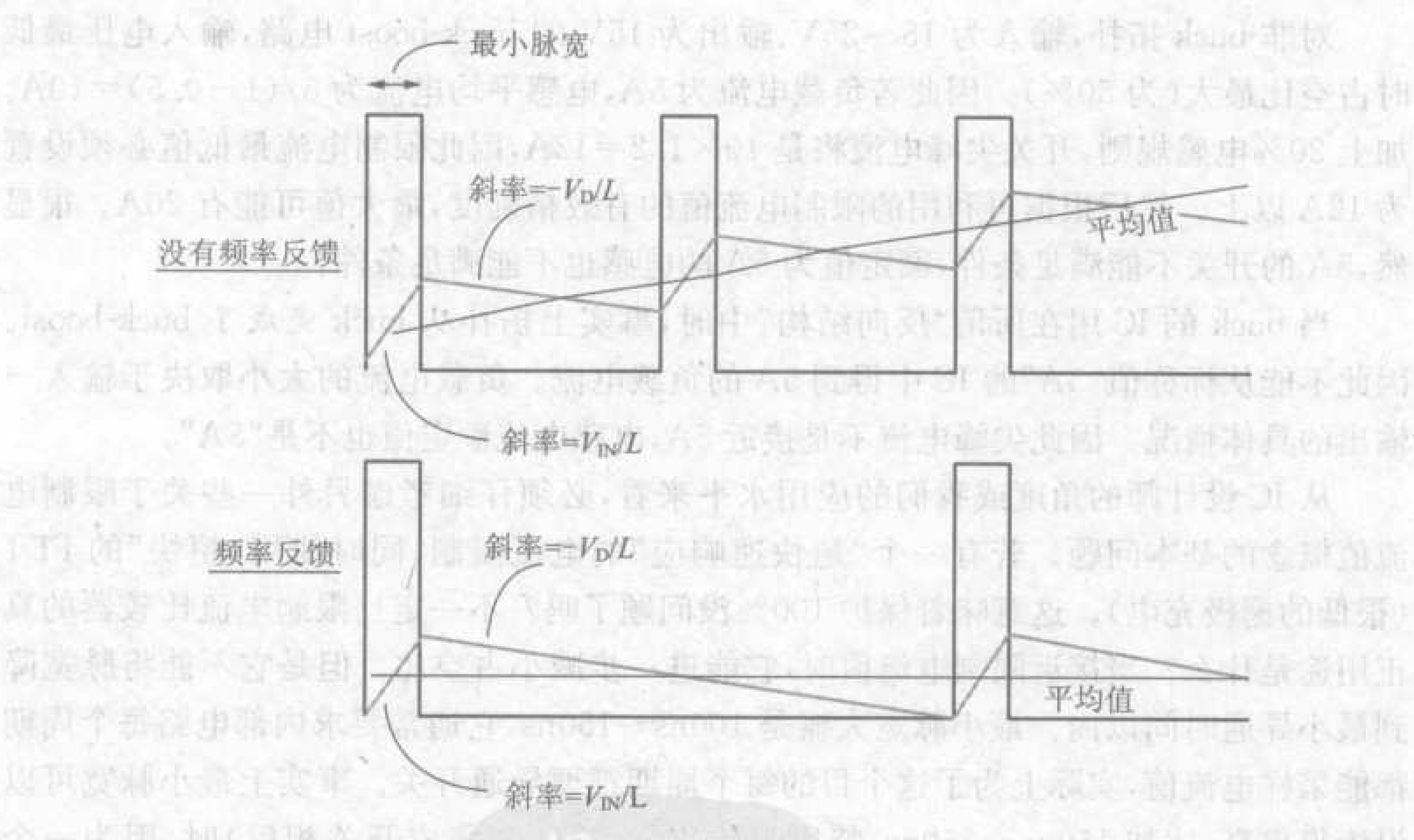


图 A-2　频率反馈

目前在同步 buck 的 IC 中使用的另外一个方法，就是在关断时间内采样电流，也就是让我们完全忽略导通脉冲以及频率反馈系统的影响。现代核心处理器的主要目的是在高频开关下执行高一低变换。比如，在 1MHz 下从 20V 到 1V 需要 1μs 的1/20，即单个导通脉宽不会超过 50ns，也就是说高侧 FET 没有足够的时间来采样电流，因此只能在低侧 FET 采样电流。表面上看来，低侧采样应该能在启动和过载时帮助限制电流，但是它自身有尖峰电流设置和可靠性的问题，不久这些就会成为专栏的研究对象。

请通过邮箱 sanjayamaniktala@yahoo.com 与我联系。欢迎来信索取要我以前的文章。也不要忘了通过 sohr@cmp.com 联系 Steve。

A.9　难以置信地减小磁心尺寸

(2004 年 10 月)

Sanjaya Maniktala 在这个月的电源设计专栏中谈到，一些工程师对磁学感到很害怕。他说，我猜想他们常常装作认为磁学无关紧要。但是 DC-DC 变换功能的可靠性不仅仅取决于开关频率。他提醒，较小的磁心可能引起一些严重的后果。

一些工程师对磁学感到很害怕。我猜想他们常常装作认为磁学无关紧要。

我们注意到近十年来开关功率变换的整个趋势是不断提高频率，这是由对减小磁性元件尺寸的强烈要求而引起的。某些工程师对钻研磁学技术冷淡而懒散的态度是有问题的，我个人认为，一些工程师常常把问题复杂化了，比如把他们的时间花费在尼奎斯特准则、双边调制上等等。

简言之，这些问题既不会影响任何实际设计，也没有最终减小开关电源的尺寸。我们注意到尺寸最终还是要和可靠性联系起来，因为若减小了磁心尺寸，肯定会导致磁芯饱和，还有可能在实验室中发生爆炸！上个月我们已经看到这个情况了。现在注意以下公式。

$$E=\frac{\mu\mu_0 N^2 I^2 A_e}{2l_e}\times\frac{1}{z} \tag{1}$$

$$B=\frac{\mu\mu_0 NI}{l_e}\times\frac{1}{z} \tag{2}$$

$$E=\frac{B^2 V_e}{2\mu\mu_0}\times z \tag{3}$$

$$L=\frac{\mu\mu_0 N^2 A_e}{l_e}\times\frac{1}{z} \tag{4}$$

其中

$$z=\frac{l_e+\mu l_g}{l_e}$$

μ＝相对导磁率
μ_e＝有效导磁率
(MKS 单位制)

上面就是我从自己的一本书中提取的四个关键公式，希望能够提供一个减小磁心尺寸的简单方法。假定铁耗和铜耗不是限制因数(如通常在现代几何学和材料学中遇到的那样)，电感尺寸只与储能要求或$\frac{1}{2}\times L\times I_{peak}{}^2$ 相关。在我的书中，介绍了一种有用的变量叫作 z 因数，我发现它能大幅简化等式(请参考磁学在线研讨班的网址：http://www.national.com/onlineseminar/2004/magnetics/magnetics.html)。

逻辑如下:从第四个公式了解到,电感不变,若 z 从 1 变为 10(气隙增大),只需将匝数 n 增至其原来的 $10^{0.5}=3.2$ 倍。因此,从第二个等式知道,若 z 从 1 变到 10,但是安匝数 NI 仅增加了 3.2 倍(以便保持 L 恒定),则工作磁场强度会减小到其初值的 1/3。

虽然从第三个公式可知磁心过载能力(即上升到一个确定的饱和流量密度 B_{SAT})提高了 10 倍,但从第一个公式可知存储在磁心中的能量仍然不变。所以,任何"裕度空间",如从测量的工作磁场强度值到饱和级(B_{SAT}),或从工作储能级到尖峰能量处理能力必须大幅提高,甚至在这种情况下电感也要保持不变。

变换器遇到一些异常或网压/负载的瞬时变化时,所有上述因数能提供更高的磁场可靠性。尽管如此,若所有的附加特性都出现在设计的控制线路中时(如前馈,一/二次电流限制、钳制占空比等等),它们能充分地保护变换器抗击任何异常状况,这提供了在同功率级下选择更小磁心的巨大机会。这实质上回到了优化磁心尺寸的问题上来,它定义尖峰工作磁通密度 B_{PEAK} 略低于 B_{SAT}(用电流限制和/或钳制占空比来保证磁通密度在每个周期内绝不超过 B_{SAT})。

从这中间能学到什么呢? 通过增大磁心气隙可以减小磁心尺寸。铁粉心的气隙是分散的,从而实现各种"有效导磁率"。因此实际上,使用较低导磁率的材料原则上可以减小磁心尺寸,它们具有更大的有效气隙。我承认所有这些与直觉相悖。限制因数是若使用很低导磁率的材料,则需要更多匝数,这样或用尽所有窗口空间来安置这些额外匝数,或引起比磁心尺寸更严重的铜耗问题。

现在转到我在上月专栏中承诺要提到的其他问题。我们能从一些厂商处得到高压离线集成反激开关 IC,但它们有限制,因为它们通常是用于某一固定电流限制的系列元件。因此若有一个 5A 的元件,下个更低等级的元件是 3A,则 5A 的元件肯定对尖峰电流有优化,使其稍微低于 5A。但是若在实际应用中尖峰电流是 4A 会怎样? 由于缺乏合适匹配的元件,就得被迫在 4A 的场合使用一个 5A 的 IC,但我们仍需按照 5A 的标准来设计磁心尺寸! 虽然可以将铜径从 5A 的标准降为 4A,但无法减小电感的物理尺寸,因为它必须能承受 5A 的电流,它可能会在负载突然跃变时出现(甚至在正常的上电掉电时)。

厂商怎样才能设法展示一些更小的磁元件来用在 4A 的场合呢? 通过增加电流纹波系数 r! 通过前面的公式可以得到,若电感可以减小(较少的匝数),则能量存储的要求减小,就能减小磁心尺寸。因此,电流纹波系数很大的电感的尺寸比较小,虽然它们把负担转移到了输入/输出电容上(需要更强的滤波)。但你可能不会马上注意到这个问题!

请通过邮箱 sanjayamaniktala@yahoo.com 与我联系。欢迎索取我以前的文章。另外别忘了通过 sohr@cmp.com 联系 Steve。

A.10 庆幸我们没有生活在PSpice的世界里

(2004年11月)

Sanjaya Maniktala 写道,我们应该与自然为友。他说,当我们想对抗自然力量时就会出现设计问题。自然界可没有PSpice常有的"收敛"问题。试着仿真一下散热片上空的气流吧。

有一点我们需要牢记,有时我们应该顺其自然,与自然为友。实际上当我们想反抗一些自然力量时,就会出现设计问题。幸运的是,自然界没有PSpice常有的"收敛"问题。所有这些听上去像是关于人机哲学层面的模糊争论,实际上它仅是设计中的常识。感谢自然帮助我们在看似普通或有挑战性的工程设计中取得成功,它比用高贵的仿真机来模拟自然界本身的速度更快。

举一个看起来微不足道的例子。我们都知道当一个元件加热时,其周围气流会尝试向上流动以降低该元件的温度,最终达到热平衡。但奇怪的是,损耗越大,热阻越小(以℃/W来计量)。因为更高损耗时,空气变得"躁动",它努力想进一步帮助降温。一旦理解了这个现象,就能在特殊引脚上加装散热片,使得在更低损耗时空气变得躁动。你可以尝试查询更多关于"Pin Fin Heatsinks(引脚散热片)"(http://powerelectronics.com/mag/power_pin_fin_heatsinks/)和"Equations of Natural Convection(自然对流方程)"(http://powerelectronics.com/mag/power_simple_equations_simplify/index.html)的信息。将我们所学用在极小的风扇上时,可以将其安装在高损耗的IC上,使风垂直吹进暴露的发热表面。这叫做"冲击气流",它可以进一步大幅减小热阻。在路易斯安那州立大学的ETD图书馆中有关于这种技术的介绍(http://etd02.lnx390.lsu.edu/docs/available/etd-0411103-105200/unrestricted/Chapter1.pdf)。

现在研究典型开关变换器。若在开关导通阶段将电压加在电感上,则得到相应的电流增量(基于公式 $V=LdI/dt$)。但若关掉开关,会发现在电感两端自动产生了一个电压。其初值可能不确定(如上电的最初阶段),但能肯定的是其极性与开关导通时的相反。若进一步研究,会发现工程师们的贡献在于设计了一个电路(或"拓扑"),允许电感自然续流。但若将典型变换器中的二极管放置在错误位置(或完全忘记了二极管),则它会由于承受了反压而瞬间损坏变换器。

从 $V=LdI/dt$ 可知,要使得每个周期中导通时电流增量等于减少量,需要"V 和导通时间的乘积"等于"V 和关断时间的乘积"。事实上,这是功率变换的基本伏秒法则。它导致占空比由输入和输出电压决定。

但是什么会促使自然界做这一切?直率地说,很庆幸我们没有生活在一个"PSpice的世界"。幸运的是在我们的世界中大多数自然界过程都收敛,而且没有"用户干涉"。可以预知若电感电流没有减小到周期初期的瞬时值,则电流在每个周期都会有一点增

加。在上百万个周期后(现在可能只需1s!)积累的值就会很大。最终在这个平台上可能得不到可测的或稳定的"稳态"。所有"开关"也最终会被这些逐渐上升的电流损坏。注意到若不是电流的原因,开关也会由于过压(若在拓扑中是可能的)而失效,因为自然界会帮助我们,甚至提高反向电压来促使"重启"(即收敛影响)。若没有给自然界留任何帮助我们的门路,则会很糟糕。另一方面,若没有闭环反馈的PSpice变换器电路的稳定性也很难保证。

注意到从电磁学观点来看,反向电压是法拉第感应电动势定律(或楞次定律)引起的结果。若没有遵循这个定律,则不仅"变压器行为"不能实现,而且也不会存在使用电感的稳定DC-DC拓扑,因为法拉第定律也是伏秒法则的另外一种形式(反之亦然)。没有法拉第定律,也就不会有伏秒法则,也就没有开关电源变换!

但是所有这些与PSpice有什么关系?在不易察觉的层面,自然界通过我们使用的每个元件的"寄生效应"来试图给我们额外的帮助。它实际上使很多过程最终收敛(或稳定),甚至在我们在局部忽视了一些重要设计方面或异常工作状态时。这些寄生效应通常被看作麻烦事,但它们有潜力稳定那些有天然缺陷的新拓扑。当然不要幻想依靠寄生效应来实现变换器的功能。尽管可以用类似寄生效应的现象实现ZVS("零电压开关")。虽然我们没有意识到(直到使用PSpice)寄生效应常能"软化"异常或应用过度的情况,比如ESR帮助限制进入输入电容的浪涌电流。甚至在同步buck变换器中很小的线路寄生电感也能大幅减小输入电容的贯通(共通)电流。

若使常规的非同步buck变换器突然过载会发生什么情况,比如说输出完全短路?最初占空比仍然很高,还没来得及响应。因此变换器"认为"输出电压仍然很高,因为其占空比没有改变,实际上它继续传递着所需的输出电压。但实际上输出电压已被强制短路为0。过多的电压消失到哪里去了?事实上输出电压瞬间转移到了二极管和电感的直流电阻上。短路的最初电流会随之上升(过载电流),因为它满足公式$V_d+I\times DCR=V_O$,V_d是二极管正向压降,DCR是电感的直流电阻。因此在输出异常状况下,电感的DCR和二极管压降减小了过载电流。"好的二极管"(低正向压降)使得过载电流更高。注意到后面的这种情况,二极管压降不仅帮助减小过载电流,而且这个压降会随着电流的增加而增加,因此在需要的时候可以提供有效帮助。实际上在PSpice二极管模式中,这种影响是通过串联一个电阻来实现的。

如果想就这个主题发表观点,请通过邮箱 sanjayamaniktala@yahoo.com 与我联系,或通过 sohr@cmp.com 联系 Steve。

A.11　为什么我的反激变换器效率暴跌

(2004年12月)

Sanjaya承认:"我从那些工作过的小公司学到了很多。"他学到的是关于反激开关的漏感问题。他还谈到了关于PSpice、网络泡沫时代的一位顾问的事情。Sanjaya的个

人专栏如同美味的大餐。好好享用吧！

回顾我曾工作过的六七个开关变换器公司，我认为人们通常在小公司能学到（和贡献）更多。然而，工程师们往往后来都不愿意承认曾经在这些公司里工作过。称其为“经过火的考验”或“经过热处理淬火”吧。我记得 Bruce Carsten 在十年前写过一篇题为“为什么创新都从小公司发起”的文章。这是我这些年来反复看过多次的一篇有锐利而且引人深思的文章。

这个月，我决定在某种程度上向我的过去妥协，强迫自己试着回忆多年前在一个小公司设计离线式反激变换器的新集成开关 IC 时，如何学习处理漏感。当你遇到更高的输出功率级和低输出电压的反激拓扑，也会碰到同样的问题。

但是在回忆往事前，我先要处理上月专栏收到的一些回信。我收到了 Paul Tuinenga 的 Email，他是 MicroSim 公司（PSpice 的创造者，现在已成为 Cadence 公司的一部分）的奠基人之一。Paul 说：“我想起了一本绝版的书（我认为是）《纸币》中一段话，作者 Adam Smith 记录了与美国南部一位证券经纪人的谈话——‘电脑就像狗一样很实用，没有它们就无法打猎，它们能找到并带回鸟，但你不能把枪交给狗！’”Paul 同意我的基本观点：“PSpice 实质上包含了所有公式，比如基尔霍夫定律。因此它能很好地预报最终结果（通常如此）。但是，使用它，工程师们会逐渐忘记那些公式——每个好的工程师都应记住它们，否则就会失去对优秀工程师而言至关重要的优化能力。虽然这不是电脑的错，但在某种程度上，工程师被强大的电脑弄瞎了……电脑只会“执行”而不会“思考”。我觉得可以用 PSpice 来帮助设计，而不是用来代替设计。”

回到反激拓扑上，通过在一些开关 IC 公司工作，我试着提出一种更精确的“快速选择曲线”设置来帮助设计下一代开关 IC 系列。公司以前的 Excel 数据表和相应的效率曲线都不能通过实验台检验，最终导致以前的用户对“不能实现”标称的效率和最大功率曲线习以为常。最初公司没有纠正这些明显的错误，只是遇到了一些财务或商业问题后，公司才找我来纠正这些错误。

以下的故事值得多说几句，因为它是网络泡沫时代硅谷的典型缩影。公司以前的高级工程师（建立了最初的 Excel 数据表，且是唯一能完全了解其内容的人）突然辞职了。他想自己开了一家盈利丰厚的顾问公司——但在公司和他谈论员工优先认股权之后，情况发生了变化。

商议的结果是他除了在这家没有生机的公司（如你所想，是一家“大”公司）做“全职”高级工程师外，还可以同时做咨询。我真不知道这些公司是怎么想的。是的，这位能干的 Ripley 先生还会利用他的“业余时间”在本地大学教授晚间的电子电气课程！几年后，随着“大”公司被越来越大的公司不断收购，终于有一天，网络泡沫破裂，Ripley 也扫地出门。我想，他一定还在梦想着回以前的公司为未来的产品系列制定所有效率和选择曲线（事实上只不过是重新改改他以前定下的数据表，这是他会的唯一工作）。

他不必像我每周工作 40h 以上，我估计公司实际上希望通过这样的特殊待遇，换

取他的专业知识，然后再解雇他。这期间在他的帮助下，我成功地研究了一些 Mathcad 模拟的具体细节，它们是用来确定两种新产品的快速选择曲线。在这过程中，我还告诉公司怎样提高它们的评估效率，特别是涉及漏感方面的。工作完成后，我也很快辞职了。我让公司自己选择，是使用以前有缺陷但简单的 Excel 数据表，或是使用更精确、能在实验台上调整但非常复杂的 Mathcad 模型。我真的不知道此后公司还能做什么，虽然我怀疑公司可能会再找工程师 Ripley，至少他知道电子数据表的意义。

通过在实验台进行检验，我注意到输出电压为12V时能得到与电子数据表上理论效率估计值相符的数据，但是在低压(如5V)输出时，实验台调试检验中的数据则偏离了功率估计曲线，特别是高负载时。为什么会这样？检查各种在实验台和计划中的损耗，不断地精炼模型，几乎完全重复整个 Mathcad 文件(若使用600MHz 的 PC 机，则大概需 24～26h 得到最终的效率曲线。公司给我三台 PC 机以便我在仿真进行时能做其他事情)。但实测的效率不一定都与仿真相匹配！每重复一次就能得到更好的数据，但仍无法解释其余的效率点的结合会在什么地方。

我重新检查了计划很多次，标出时间、电流交叉点，但它们似乎都不会变化。失望之余，我开始阅读一些旧文献来寻找线索，一本很旧的飞利浦出版物 *3 C 85 Handbook* 引起了我的注意："从变压器二次侧折算到一次侧的漏感值要乘以匝比的平方。"就是它！我们知道，在标准设计中，普通的输入离线式反激变换器折算输出电压 V_{OR} 固定为理想值 105V。V_{OR} 等于输出电压乘以匝比。因此，一个5V输出要求的匝比是

$$\frac{n_P}{n_S}=\frac{V_{OR}}{V_O}=\frac{105}{5}=21$$

一个12V输出要求的匝比是

$$\frac{n_P}{n_S}=\frac{V_{OR}}{V_O}=\frac{105}{12}=8.75$$

二次漏感(未耦合)不仅与变压器绕组有关，而且与输出端，甚至与通向二极管和输出电容及从其返回的 PCB 线路有关。若二次侧线路总长为 2in，根据经验公式 20nH/in 可知二次漏感为 40nH。对 12V 输出，它折算到初级的等效漏感为 $40\times(8.75)^2=3062$nH 或 3μH 左右。加上已有的一次漏感(通常为 10μH)会达到 13μH 左右。相关能量被损耗在齐纳二极管钳位中。对 5V 输出，40nH 折算出的漏感为 $40\times(21)^2=17640$ nH 或 18μH 左右！其一次总漏感将达到 10＋18＝28μH！几乎是第一次估计值的3倍，这足以损坏钳位的齐纳二极管。

弄清了上述情况，纠正了估计值，并且测量出 PCB 线路中的等效漏感(并不是将变压器二次侧短路，而是将二极管和输出电容短路)，我用 Mathcad 重新模拟，实验结果很好——超过了负载范围的1%。在几个工程师的更多测试之后，公司认为这就是导致反激电路出问题的原因，然后公布了新的由我决定和校对的产品快速选择曲线，以及确定了漏感测量方法。当然他们不想通知以前的用户回来校正以前的曲线(虽然他们知道这些曲线有问题)。这就是市场！

这本书的内容就是这些了。要知道我在写本文前刚刚准备完一份 4h 长关于磁学

的演讲稿，因为不久要出席2004年Power System World大会（很巧，Keith Billings[①]在隔壁房间也要做一个4h的磁学演讲，希望我们能平分听众）。我当然也会向Keith问好的。

请通过邮箱sanjayamaniktala@yahoo.com与我联系，或通过sohr@cmp.com联系Steve。

A.12 它并不是一条直线：通过*V-I*曲线正确计算漏源电阻

（2005年1月）

MOSFET开关的*V-I*曲线真的是一条直线吗？R_{DSON}是通过MOSFET的电流的函数。但是图上的峰值和谷值相互交替，我们使用的电流值应该是多少？可以基于*V-I*曲线的最大R_{DSON}（瞬时值）做一个"最差情况分析"。但是这个值真的是"最差情况"吗，或者甚至比"最差情况"更差吗?！开关电源权威Sanjaya Maniktala用发表关于使用合适R_{DSON}值的文章来庆祝他加入Planet Analog网站一周年。

功率变换器的效率计算需使用开关漏源导通电阻（即R_{DSON}）的知识。需了解MOSFET的*V-I*特性。我们要做的是找到V/I斜率，从而得到R_{DSON}。

但是请先等一下！*V-I*曲线真的是一条直线吗？若不是，则R_{DSON}就会成为流过MOSFET的电流值的函数。因此计算中要采用的R_{DSON}值应是多少？可以基于*V-I*曲线的最大R_{DSON}（斜率）做"最差情况分析"，它通常出现在瞬时电流最大时，即开关尖峰电流时刻。但是这个值真的是"最差情况"吗，或者甚至比"最差情况"更差?!

实际上每个周期流过MOSFET的电流值都在峰值和谷值之间变化。峰值（即"最差情况"斜率）不是固定的。我们并不关注最差情况时R_{DSON}的瞬时值，我们需要的是整个开关周期中的最差情况值。同电流值一样，开关变换器中的R_{DSON}也在峰值和谷值之间平滑变化。

通过分析知道精确的综合计算包括(a)找出电流峰值和谷值时的R_{DSON}，(b)前面两值的平均值即整个周期的等效R_{DSON}。就这么简单！

但是还要再等一分钟。看下发布的*V-I*曲线（图A-3中的黑色部分）。它描绘了一个典型的额定值为1.5A的集成开关，该图假定是工作在100℃、1.5A下，但这条曲线一直不变吗？不一定！这只是100℃下的情况！在数据表中没有其他可用信息。设计人员只能试着去推知*V-I*曲线，如灰线所示。

可见上述两条曲线在17V、1.5A、100℃时交叉！厂商不愿告诉我们这个情况。但是至少我们能够找到等效R_{DSON}。

我们可能得到整个范围的错误的平均值

---

① Keith Billings也是开关电源领域的著名专家，名著《开关电源手册》（人民邮电出版社，2007年）的作者。——编者注

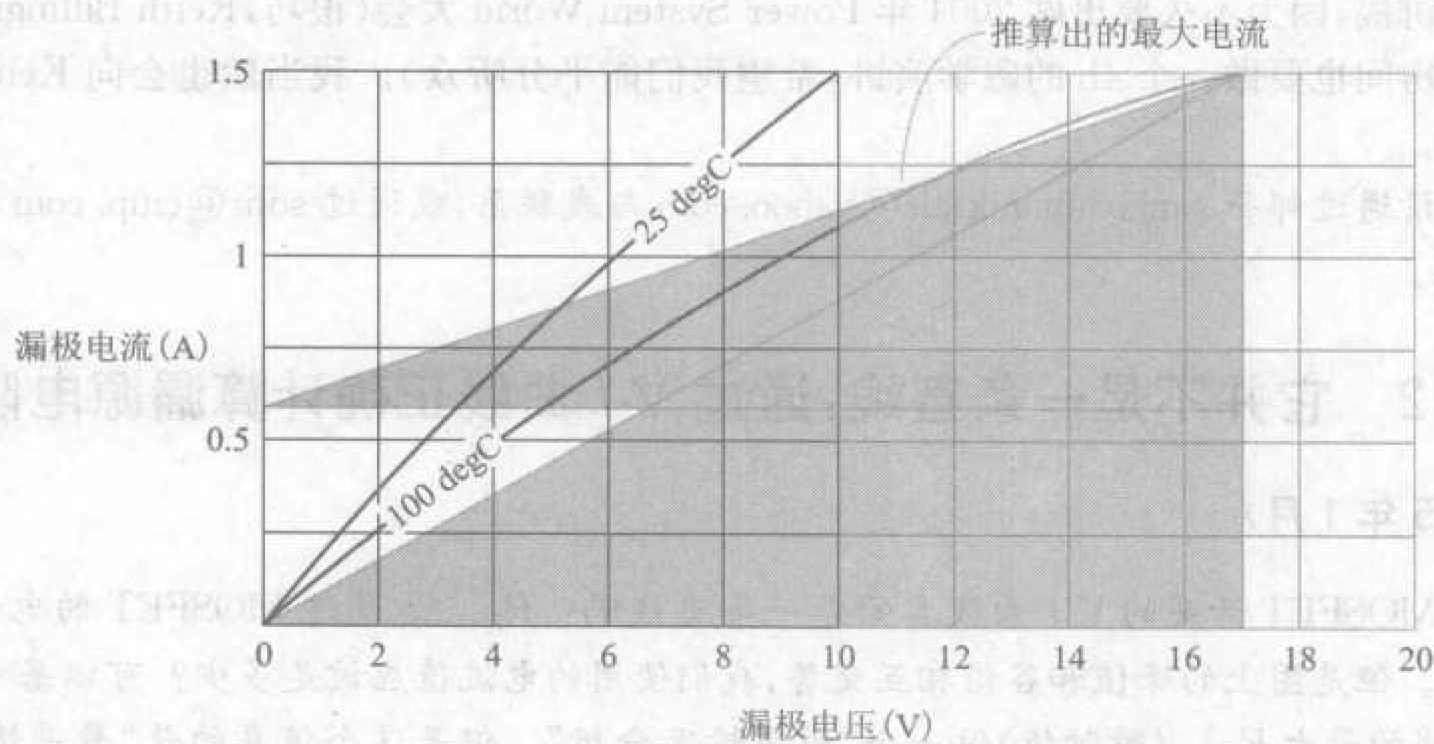


图 A-3 余下的一半 topswitch 数据表曲线

$$R_{DSAVG}=\frac{17}{1.5}=11.3\Omega$$

这个估计值过于乐观。如前所述，更正确的估计值应该大于 R_{DS} 的平均值。其尖峰值为

$$R_{DSMAX}=\frac{17}{1.5-0.625}=19.4\Omega$$

由于数据表中的 $R_{DSON\text{-}MIN}$ 是在最大电流 1/10 时的 R_{DSON} 值，即 150mA 时的值 10Ω。因此正确的等效 R_{DSON} 应该是以上两值的平均值

$$R_{DS}=\frac{R_{DSMIN}+R_{DSMAX}}{2}=\frac{10+19.4}{2}=14.7\Omega$$

注意到此值要比以前的估计值大 50%，因此 MOSFET 的导通损耗会相应增加。

请通过邮箱 sanjayamaniktala@yahoo.com 与我联系，或用 sohr@cmp.com 联系 Steve。至此，这一年的专栏结束了。非常感谢大家。

A.13 没有示波器就用数字万用表啊

(2005 年 2 月)

Sanjaya 在本月同时扮演了捣蛋鬼和天使的角色。捣蛋鬼说："你称自己为工程师?! 你从没让开关电源稳定过。为什么还不辞职?"天使说："看看我从 Micro Center 给你带来了什么，可以大幅减小器件尺寸。" Sanjaya 在计算理论和简单的测量方法之间找到了开关调整器效率的平衡点。

什么？你真是站着说话不腰疼啊，哪壶不开提哪壶！我最终选择使用价值 3000 美元的数字存储示波器(DSO)中的"数字功能"来测量开关调整器的占空比(以前你强

烈建议我使用)，可现在你却又说从 Micro Center 买的价值 9.99 美元的 Velleman 数字万用表(DMM)就足够了！而且甚至更精确?！哼！你这个自作聪明的人！现在你知道我为什么最近恨关于电源的一切事了吧!！你知道什么!？我认为我应该再也不听你指手划脚了，也许效果更好！

哦，读者朋友，请等等，放松，先了解一些情况，一些基本事实。我保证能减轻你的痛苦，重新回到这里。但这之后，你必须知道绝不能忽略这些数据。这些正是开关变换中隐藏的秘密，正是这些“琐事”常常被你忽略了。DSO？你看！你想从 DMM 中得到什么？以 buck 调整器为例，教材上占空比的公式为 $D=V_O/V_{IN}$，因此若将 20V 降为 5V，计算出的占空比为 $D=5/20=0.25$。假定负载电流为 2A，即输出功率为 5V×2A=10W。现在对 buck 拓扑，其电感电流斜坡中点(平均值)总是 2A，这是从基尔霍夫第一定律得出的结果(相信我，这个定律绝对不会错)。

其次通过简单的波形分析，可以从高度为 2A 的矩形波算出占空比为 0.25 的平均输入电流(buck 拓扑中即开关平均电流)。因此平均输入电流为 2A×0.25=0.5A。输入功率为 20V×0.5A=10W。它刚好等于输出功率，因此效率为 100%。

你期望什么？使用简单的“教科书公式”计算占空比等同于假定效率为 100%。损耗在哪里？其实我们忽略了开关管、二极管、电感、电容的正向压降，从而假定开关损耗为 0！事实上，由于实际原件都是非理想的，实际的占空比值要大于“教科书”公式计算值。

首先要知道实际占空比是多少。但是若没有“数字功能”的示波器，能做到么？这需要再思考。我们期望得到的平均输入电流是 0.5A。现在用 DMM 测量它，假定读数为 0.6A。立刻就能知道效率为(2A×5V)/(0.6A×20V)=10/12=83.3%，损失了 2W 的功率。这就对了，20V 时输入额外的这 0.1A 造成 20V×0.1=2W 的功耗。但对 buck 拓扑，电流波形中心值仍等于负载电流。因此导致从矩形波计算出的平均输入电流为 0.6A 的唯一原因是占空比增长到了 0.6A/2A=0.3。现在我们就能知道占空比了！没有使用 DSO！

事实上，我们达到了最初目的，即用 DMM 代替 DSO 来找出实际占空比值。但可以更进一步，假定二极管压降为 0.4V。电流通过其实际占空比为 1−0.3=0.7。二极管中的损耗为 2A×0.4V×0.7=0.56W。因为总损耗为 2W，而二极管中损耗为 0.56W，那还必须知道剩下的 2−0.56=1.44W 在何处。可以用这种方法来计算更多的损耗值，可见实际占空比是全面效率分析的关键。

注意到若用最初的占空比估计值 0.25 来计算二极管损耗，则会得到 2A×0.4V×0.75=0.6W，这要大于刚才计算的 0.56W，因此实际损耗要比最初估计得小。为什么？这是自然界帮助我们的另外一个例子，它试着为自然过程的收敛创造条件，参见我 2004 年 11 月关于这方面的文章。若对开关电源进行数学建模，则需知整个数学过程也要重复和收敛！如上月专栏中提到的，开关管压降是关于电流的函数。因此假定开关管压降比最初估计值稍大，这可由多种原因造成，如稍高的环境温度，开关管损耗

就会增加(导通损耗)。变换器要努力维持所需的输出功率,因此会提高输入功率,即增大输入电流,但这会导致进一步增大开关管压降,从而增加稍许输入电流,一直进行到发生数学收敛为止。自然收敛也是类似的,但更快!快赶上光速了!

非 buck 拓扑的情况是不同的,请试着去分析其他所有拓扑。若你弄懂了它们,请通过邮箱 sanjaya.maniktala@nsc.com 联系我,我将把它们写在下月专栏中。事实上,这个月的专栏的灵感来自加州一位名叫 Jag 的人。他问了我在 boost 拓扑中发生的上述问题。我收到了世界各地工程师的几封 Email 和电话,请我提出建议用于解决没有特殊技术设备下的麻烦问题。我很乐意帮助大家思考这些问题,并且解决它们。但有时我小声建议的一些事情,你可能没有在意!

A.14 我们轻视了电子镇流器吗

(2005 年 3 月)

Sanjaya Maniktala 关于开关电源设计的书受到了广泛好评。Planet Analog 网站对“发现”他并邀请他写专栏而感到自豪。本月文章讲到了印度的电子镇流器的可靠性,印度的电线都是老化的,且温度较高,人们能用上荧光灯就非常满意了。好了,从这里开始吧……

“功率变换”即将能量从一种形式变为另一种形式。也包括将输入能量变换成了光能,它和电源工程师习惯的传统负载不太一样。事实上,我颇费了一番周折才发现这种功率变换很难。远比通常的 DC-DC 变换器难!

我首次接触电子镇流器是很多年前,当时我在印度最大的电子产品生产商之一的研发中心工作。这个公司在印度就相当于西门子在德国一样,在“电气”方面占据了巨大而多元化的市场。

在印度这个地球上非常热、混乱而拥挤的地方,随处可见镇流器。这是所有电子镇流器最完美的测试平台。

电子镇流器为稳定不闪烁的灯管提供一个轻松的工作环境,但不能优化其他性能,如瞬时启动、自动降低亮度的能力以及功率因数校正。虽然电子镇流器已经使用了很多年,奇怪的是其销量没有超过铜线(即“磁性”)镇流器,而后者的物理尺寸更大、更重,且功效更低。

当然,电子镇流器更贵,但你可在短短几年内从减少的功率损耗中赚回差价。一些政府希望采用补贴的方法来使用户用得起这种镇流器,但我认为目前还不容易做到。

在办公环境中,照明费用占了总能源费用的 40%。很有必要节约照明能量,就像需要使用备用电源设备一样。一些先进的机构,就像我工作的单位,在单位随处都装有 PIR(无源红外线)感应器以按照需求控制灯的开和关。我希望它们也能使用电子镇流器,因为 PIR 感应器只是在晚上起作用,而不能在白天节能,因此应该配套使用 PIR

感应器和电子镇流器。

（说句题外话，像我一样的工程师们可能无法节约用电，因为他们常常整天、整晚甚至整个周末都开着电脑和显示器，并且屏保不停重复着诸如“离开中”、“嘘”或“正在开会”之类的俏皮话。）

由于能源的高消耗，今年加利福尼亚州已经开始重视电子镇流器的节电作用。在 http://www.aboutlightingcontrols.org/education/papers/ballasts.shtml 可以看见关于镇流器销售和2005年开始实行的相关条例。另外一个关于整流器和灯管的好消息发表在 http://www.energyusernews.com/CDA/Article_Information/Funcamentals_Item/0,2637,119815,00.html。

考虑到荧光灯管的寿命和性能，超过20kHz（如用电子镇流器时）下工作要比60Hz时（磁性整流器）好很多。使用电子镇流器可以显著减少灯管的损耗费用。但是，等一下！整流器本身的寿命如何？这是另外一件事情！

不幸的是，电子镇流器常会失效（参见 http://lightingdesignlab.com/commercial/articles/Energy_Efficiency.htm），因此作为传统的电源工程师在电源失效时怎样处理？我们会增加应力等级，特别是在设计阶段，低强度测试没有什么作用。为了演示一个夸张的情况，我们直接从令人吃惊的小道空降到印度的中心地带。

我知道你可能有点不适应！在短暂休息后，你可能会看到几十年都没有换过的交流线和磨损的家用电线。其实情况更差，因为我们还不是在居住区，而是碰巧空降到了几个使用重型电子设备的工业单位。

印度法定的输入电压是交流230V、220V还是240V？甚至连我都搞不清楚。事实上，这是多余的问题，特别是在印度，因为现在电压已经降低到了交流120V（这可不是敲错字了：就是120！）。夏季（在印度有9个月），当所有的风扇和空调同时使用时，电压更低。远处住房的白炽灯显得很微弱，电冰箱和电视机都在苟延残喘。

因此若你在每间房都装有荧光灯，则可以对邻居炫耀一番！按道理这些灯管可以在如此低电压的情况下工作。灯管是可以工作，但磁性镇流器就不够功率了。电子镇流器原则上是可以工作的，因为它基于反激（buck-boost）拓扑原理。我看见一个功率变换设计师正在此处工作！可怜的家伙要保证他设计的电路能够让灯管启动，并且能在如此低电压的情况下工作。

在商业上不会为某一地区设计和销售一种镇流器，而为其他地区设计另外一种。将相同的镇流器用在工业企业生产设备上（用更好的电线），这里是使用荧光管最多的地方，天花板上有一排排的荧光灯。

注意到变电站经常要升高电压，但这只能补偿长距离输电线等效电阻的压降。但假设我们公司恰好位于变电站旁，则输电线压降就可忽略了。我们将每时每刻得到超过交流270V的稳定过电压！

但若使用重型工业设备，则在电磁线圈和发动机关闭时会感应巨大尖峰回馈到电网。如同许多第三世界（和东欧，特别是前苏联）的镇流器生产商一样，我们的设计必

须在宽范围(交流 100～300V)且有巨大尖峰的电压内确保可靠性。

事实上相关测试是保证镇流器的正常运行,以及上电时的 8/20μs 瞬间浪涌测试。短期或长期损坏都没有出现。注意到冲击经常出现在这些区域,因此不能依赖使用寿命短/易磨损的 MOV 金属氧化物变阻器。

我们也不能依赖 TVS(硅制瞬态电压抑制器),因为它无法承受 8/20μs 的尖峰的能量,更无法承受每分钟都有一定数量的此种尖峰。

但这还不是全部!世界上的所有镇流器可能都能通过"去活灯管"测试。气体会从这个地方漏出,但加热的灯丝仍然存在,因此电路会不断重启灯管(提高电压和频率就能使这种情况发生)。事实上在孟买进行的这种测试损害了每个受测镇流器(除了我设计的!虽然我本不想说,但这是事实)。我们烧坏了所有从美国、欧洲、新加坡、韩国、日本进口的知名品牌的镇流器,简直就是一个火葬场。

因此印度可能是所有主要的输入("离线")功率变换装置设计技巧磨合的大市场。当你在班加罗尔建立一个设计中心时,一定要记得上述问题,这样有可能帮助你解决棘手的问题。下月将进入实质性的技术问题,告诉你简单的电子镇流器的实际工作情况,以及我们如何通过将公司最成功的 R&D 技术转化为产品来减少制造成本。

请通过邮箱 sanjayamaniktala@yahoo.com 联系我,并同时抄送给 Steve sohr@cmp.com。

A.15 再谈设计可靠的电子镇流器

很久以前,我们的专家在印度尝试着找出避免电子镇流器爆炸的方法。Sanjaya 在本期电源设计专栏文章中指出,问题的关键在于和灯管串联的铁氧体电感。其最初目的是限制电流,但在离线中会引起很大的共振频率,因此它有利有弊。

这个月我要解释很多年前在印度所用的电子镇流器技术。

大多数(商用)荧光灯的镇流器仍使用双极型晶体管(BJT),而不是 MOSFET。它们都是自激的,因此不需要 PWM 控制 IC。这是一个优点,用过自激拓扑(如著名的 Royer 振荡器)的工程师们都知道这一点。它们天生具有自我保护能力,通过减小它们的输出和频率可自动调节自身以维持重要的导通模式,因此电感中的电流或磁通都不是梯形。

在电子镇流器中,也有一个铁氧体电感与灯管串联,如同传统的铜线镇流器,其本意是限制电流。不同在于,铜线镇流器需要很大尺寸的工频铁粉心/铁心,而电子镇流器更小、更轻,且用铁氧体磁心,尺寸上的优势可以实现高频下的开关动作。与传统的半桥开关电源(它的电子镇流器如图 A-4 所示)不同在于它实际上是一个振荡拓扑。与灯管串联的电感与半桥的两个电容(等效于并联)形成了一个串联振荡电路。由于基极驱动变压器的帮助,振荡电流为自激电路创造了很好的条件。

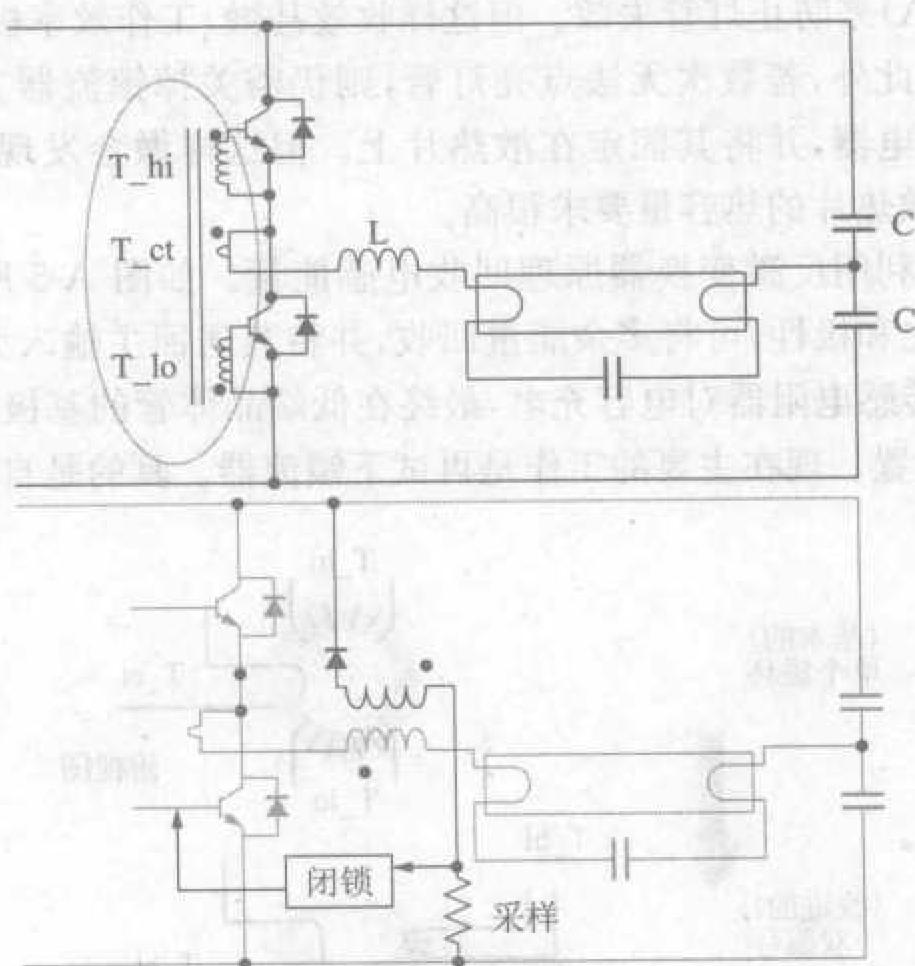


图 A-4 基本的电子镇流器及其改进

注意到若灯管没有点亮，当第一次上电时，灯管两端的小电容就等效于串联的振荡储能电路的电容。它是启动电容。启动时的振荡频率高于工作频率。由于启动时没有阻尼电阻，在灯管两端会有很高的电压，从而使其点亮。从电磁学可知在振荡频率下串联的LC提供了一个很低的输入阻抗，此时加在L和C上的电压都很高，因为它们与输入电压反向，因此抵消了输入电压。

这同教科书中并联LC储能电流是相反的，书中电路在振荡频率下有很高的阻抗，且在每个元件上的电流值很大，由于它们与输入电压反向，因此抵消了输入电压。若用自然振荡频率实际上是使用自振荡电路中的频率驱动低阻抗串联LC储能电路，在每个周期都会出现震荡，输入电压仍然不变，在每个无源元件上的电压和电流都增加。最终灯管由等效的旁路小启动电容点亮，此后，电路降到一个更稳定，比半桥电容C振荡频率更低的振荡状态。

现在主要问题是若灯管没点亮会怎样？这是有可能的，因为灯管末端的密封处可能会泄露，从而影响灯管里面的“真空”。此时我们期望换掉灯管，而不是镇流器！实际上在无阻尼LC电路中，振荡会在每个周期都增大，最终晶体管电流将达到它们导通时的电流值，导致损坏。这就是做“去活灯管”测试的原因。灯管无法点亮，在其末端的灯丝阻值很低，它们不能阻尼掉稳步上升的振荡。因此一些工程师用一个额外电阻与小启动电容串联，但这会影响灯管的启动性能，特别是在输入低压情况下。

可以使用PTC(正温度系数的热阻)，但价格贵，且对响应时间有限制。在现有的镇流器设计中(有待我们改进)，以前的工程师希望通过使用更多昂贵的强力晶体管

(如著名的 BU508A)来防止灯管失效。但这样收效甚微,工作效率极低,且易发热。因此要外加散热片。此外,若数次无法点亮灯管,则仍需关掉镇流器。因此要使用一个昂贵的机械热动继电器,并将其固定在散热片上。但这样做会发现,对晶体管的保护速度不够快,且对散热片的热容量要求很高。

我们的贡献是利用反激变换器原理回收电感能量。如图 A-5 所示。利用一个外加绕组(计算好匝比和极性)可将多余能量回收,并将其送回主输入大电容中。为使开关不工作,用一个传感电阻器对电容充电,最终在低端晶体管的基极及一个小的 NPN-PNP 上进行闭锁设置。现在主要的工作是再试下镇流器。真的是自动防故障装置。

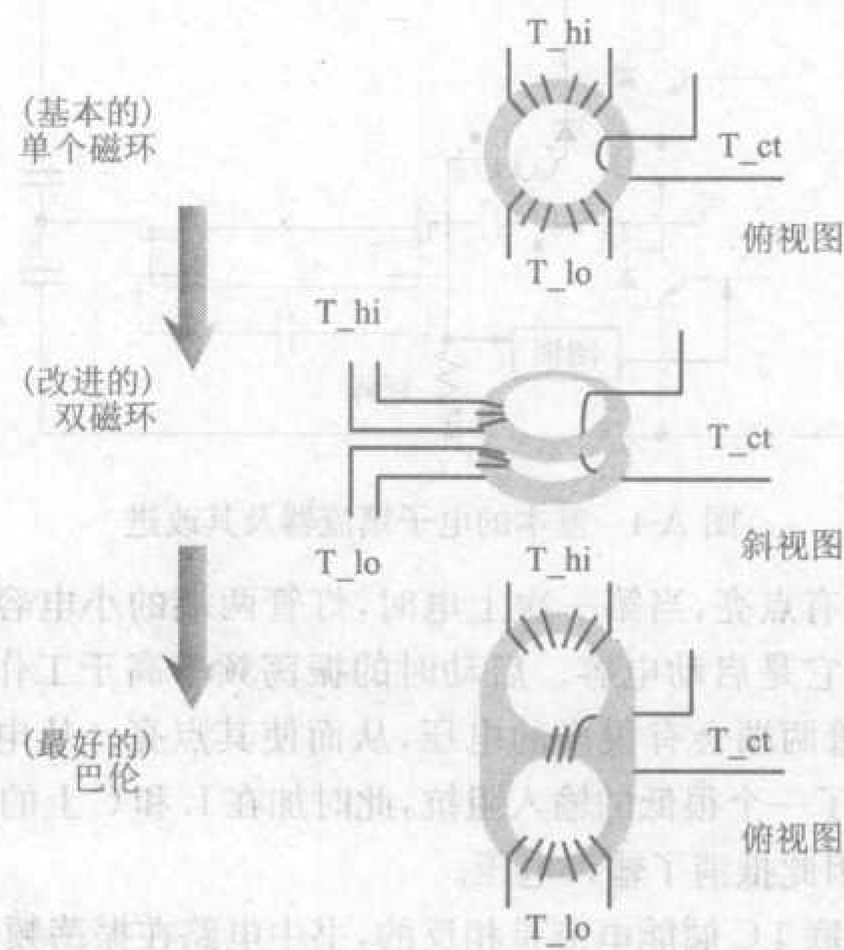


图 A-5　不同的磁环驱动变压器

另外一个改进的重要方面就是基极驱动。以前,很多经销商都使用一个单电感绕组实现上述目标(见图 A-5 中第一幅图),但导通与关断 BJT 的方法是不同的。事实上,导通有点慢(延迟),若采用软开关技术则可显著减小导通损耗。但希望关断是硬关断,使得基极电压突然上升到只比发射极电压小几伏的值。

单电感线圈的驱动问题是其中一个晶体管的导通波形刚好与另外一个晶体管关断波形互补,因此不可能有效地驱动这些晶体管。若用单电感绕组基极驱动,晶体管的温度会上升很快。图 A-5 中,“hi”表示高位晶体管,“lo”表示低位晶体管,“sw”代表一次绕组,即从开关节点穿过基极驱动电流变压器的环路。为了克服单电感绕组驱动的缺点,工程师常用双电感绕组。但若两个电感绕组的导磁率和截面尺寸不能很好地匹配,截面积出现差异,又将导致开关损耗。两个电感绕组本身的磁导率并不重要,它们的相对磁导率比较重要,我们采用革新的“balun”磁心来驱动晶体管。优点在于 balun 的“两半”在同侧,因此磁导率有很大容量,并且两半匹配很好。此外,由于两半之间

有解耦电感，从而能通过一个小的波形发生电路（如图 A-6 所示）提供合适的导通关断波形。balun 常用于射频抑制，不过用锰锌合金磁心比镍锌合金磁心更好。它们需要的匝数更少，而且温升更低。

有了这些改进，晶体管就能工作在更低温度，从而完全弃用散热片，也无需热动继电器。现在的 MJE13005 晶体管有更高的性价比。至于输入冲击测试，可用一个更小的差模环形镍锌滤波器，同时稍微增大了输入电容值，这就是不用 MOV 却能通过灯管冲击测试的唯一方法。

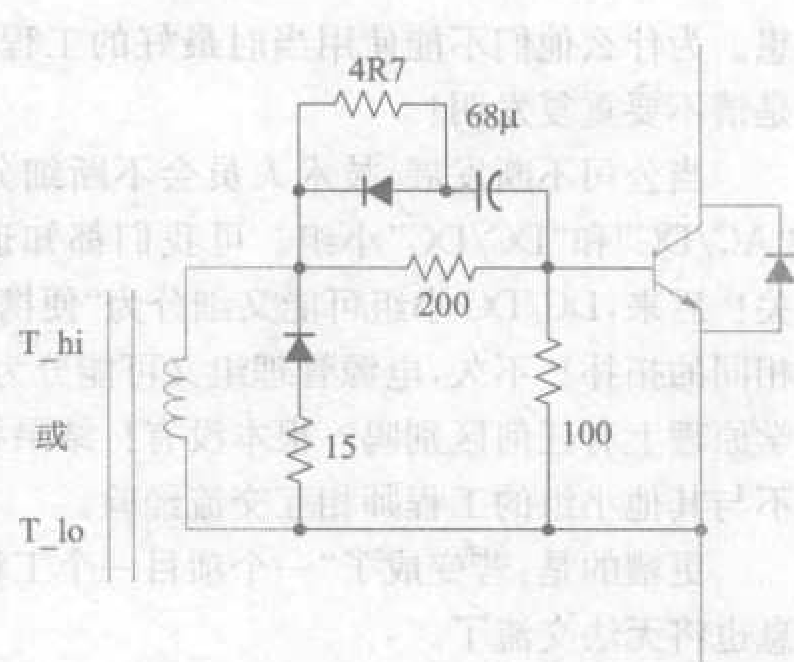


图 A-6 增强型基极驱动电路

最后，我将通过来自美国丹佛的 Pat Rossiter 的 E-mail 说明，以上可靠性问题不仅存在于印度，在美国同样存在。他写道：

"亲爱的 Sanjaya Manikatala：我对你今天在 Planet Analog Newsletter 上发表的文章很感兴趣。我对技术并不精通，但你发明的镇流器对我所在的 Yellow Cab 很有用。上月我们电压不稳，因此我换了 5 批镇流器。写这封 E-mail 的原因是，我能否得到你所描述的镇流器？希望你能解决这个问题。"

由于以上原因我这个月再一次写了关于镇流器的内容。希望你们通过 sanjaya-maniktala@yahoo.com 与我联系，并同时抄送给 Steve Ohr sohr@cmp.com。谢谢！

A.16 电源设计的管理问题：工程师的视角

虽然工作不断外包到海外，工程与市场的冲突仍没有减小。Sanjaya 讨论了电源设计中的管理问题，他担心，有想法的工程师在公司中常得不到重视。

我们无休止地讨论各种精巧的基极驱动线圈铝电容的使用寿命，精确的电流采样技术等，目的只是提高技术。但是对我们这些工程师，真的只需专心钻研技术，就能达到我们所希望达成的所有目标吗？或者是"前进一步"然后"后退两步"（由于我们无法控制的原因）？杯子最好是半满状态——因为它可以对计算时忘记的因数进行补漏。

但公司层面又怎么样呢？科学技术上的进步，特别是在功率变换领域中的进步，都建立于一些基本而明显的原理之上。但奇怪的是，常有些人在公司层面忽视这些原理。下面是我归纳的一些个人看法，欢迎评论。

交流

只是通过分享经验就能获益良多：哪些事有效，哪些无效。为什么工程师总是不停犯错和艰难摸索呢？其实他们应该事先知道潜在的问题和可能的后果，只需多听多

想。为什么他们不能使用当时最好的工程解决方案，再进一步改进？创新是好事，但是请不要重复发明！

当公司不断发展，技术人员会不断细分，从而变得很专业。因此电源组可能分为"AC/DC"和"DC/DC"小组。可我们都知道任何AC/DC开关的核心正是DC/DC开关！后来，DC/DC小组可能又细分为"便携式电源"和"电源管理"小组。但它们都使用相同的拓扑！不久，电源管理组又可能分为大功率和小功率两部分。难道这些在工程学原理上有任何区别吗？根本没有！结果导致工程师只愿在自己的小组制造产品，而不与其他小组的工程师相互交流经验。

更糟的是：若变成了"一个项目一个工程师"，即使小组的划分非常细，工程技术信息也将无法交流了。

是的，我同意为了商业目的，可以进一步细分市场、销售甚至是各领域工程师，但若为了工程学，需要将工程师组织起来，而不是分离他们。当工程师相互交流时才能发挥最大作用。在功率变换领域绝不能分离工程师。

实事求是

工程师都经过专门培训，只尊重事实和数据，这对于成为成功工程师非常关键，他们只需要设计出优秀的产品。不幸的是，这通常使得他们和其余人隔绝了。因为还有些人的工作某种意义上就是混淆事实与虚构——为了把其他人弄晕，比如销售、市场或公共关系部？

在是否实事求是上的冲突将会极大削弱工程师的能力。比如怎样书写数据表内容，或是什么能设计，什么不能，以及什么时间内设计出来。或是请帮忙提升这一元件的销售……首先得想办法提升我负责销售的元件，使用说明书上写什么我才不关心呢！"事实上，我知道在公司里，整个应用工程部门都要向一个类似于市场经理的人汇报。若这人曾经是工程师，或至少曾经熟知技术细节，则情况就会比较好，但通常不是这样。因此这人会将在白天向客户承诺的事情转给工程师们，让他们夜以继日地修改数据表以保证合乎他的要求。

资源

工程师喜欢挑战，改变他们日常工作的事会激发他们。不要让他们从事单调的工作，如为一个客户而进行50次简单重复的上电测试，这将摧毁他们的灵感。我们常看见首先被解雇的是CAD绘图员，然后是技师，然后就是文员。相关的经理就能将节约出来的很多费用呈现给他的上司看。但这样做的后果是，减少了文员，而所有工作留给了工程师，他们花了大量时间来学习ORCAD或Protel用以对付简单的PCB。

另外，工程师还要学习复杂的语言，用以将他们所了解或写过的数据表翻译出来，当作公司对外使用的标准数据表。而且那50次测试还等在那边！为什么工程师不能做他们最擅长、最喜欢做的工作——工程学！？事实上，他们成了收入最高的技师。

平等的环境

"在管理人员说了算的公司里，技术很难获得立足点。因为在这种环境中，如果对上面全力支持就会得到慷慨的奖励，如果持有异见，将被无情地打入冷宫。而工程师只在有确切的事实和无可争议的数据支持下才愿意发表自己的观点。因此他们需要的是'平等的环境'，在这种环境中评价主要根据从同行那里获得的尊重——上面的意见往往需要放在其次。

当然有时候这会惹恼管理者！所以管理工程师的经理人，自身应该在技术上有相当的能力，并且能平等地尊重数据和事实。他们不能以势压人来赢得技术争论，更不能试图四处打击'情绪化'和'不敬上'的工程师。令人惊奇的是，这类事情发生的比我们敢于承认的要多，这不仅让优秀工程师付出了代价，长远来看也会让技术的发展付出代价！"

请通过 sanjayamaniktala@yahoo.com 与我联系。如果你觉得我离题太远，请通过 sohr@cmp 联系 Steve，让我收回那些话——回到关于 MOSFET 和二极管的话题上去！否则，欢迎将你的评论写在 Planet Analog 的网页上。

注意：没有什么比个人经验更能证明这些！这是在我以前工作过的电路制造公司发起的鼓励计划中唯一没有提及的主题。但最后他们的市场主管（我以前的应用经理及上司）至少还是阅读了我系列文章中的第一篇！

附录 2 设计参考表

	buck	boost	buck-boost
占空比	$\dfrac{V_O+V_D}{V_{IN}-V_{SW}+V_D}$	$\dfrac{V_O-V_{IN}+V_D}{V_O-V_{SW}+V_D}$	$\dfrac{V_O+V_D}{V_{IN}+V_O-V_{SW}+V_D}$
V_{IN_50}(V)	$(2\cdot V_O)+V_{SW}+V_D\approx 2\cdot V_O$	$\dfrac{1}{2}\cdot[V_O+V_{SW}+V_D]\approx V_O/2$	$V_O+V_{SW}+V_D\approx V_O$
输出电压 V_O(V)	$V_{IN}\cdot D-V_{SW}\cdot D-V_D\cdot(1-D)$	$\dfrac{V_{IN}-V_{SW}\cdot D-V_D\cdot(1-D)}{1-D}$	$\dfrac{V_{IN}\cdot D-V_{SW}\cdot D-V_D\cdot(1-D)}{1-D}$
伏秒数(Vμs)	$\dfrac{V_O+V_D}{f}\cdot(1-D)\cdot 10^6$	$\dfrac{V_O-V_{SW}+V_D}{f}\cdot D\cdot(1-D)\cdot 10^6$	$\dfrac{V_O+V_D}{f}\cdot(1-D)\cdot 10^6$
L(μH)	$\dfrac{V_O+V_D}{I_O\cdot r\cdot f}\cdot(1-D)\cdot 10^6$	$\dfrac{V_O-V_{SW}+V_D}{I_O\cdot r\cdot f}\cdot D\cdot(1-D)^2\cdot 10^6$	$\dfrac{V_O+V_D}{I_O\cdot r\cdot f}\cdot(1-D)^2\cdot 10^6$
电感电流纹波系数'r'	$\dfrac{V_O+V_D}{I_O\cdot L\cdot f}\cdot(1-D)\cdot 10^6$	$\dfrac{V_O-V_{SW}+V_D}{I_O\cdot L\cdot f}\cdot D\cdot(1-D)^2\cdot 10^6$	$\dfrac{V_O+V_D}{I_O\cdot L\cdot f}\cdot(1-D)^2\cdot 10^6$
ΔI_L(A)	$\dfrac{V_O+V_D}{L\cdot f}\cdot(1-D)\cdot 10^6$	$\dfrac{V_O-V_{SW}+V_D}{L\cdot f}\cdot D\cdot(1-D)\cdot 10^6$	$\dfrac{V_O+V_D}{L\cdot f}\cdot(1-D)\cdot 10^6$
输入电容中的电流有效值(A)	$I_O\cdot\sqrt{D\cdot\left[1-D+\dfrac{r^2}{12}\right]}$	$\dfrac{I_O}{1-D}\cdot\dfrac{r}{\sqrt{12}}$	$\dfrac{I_O}{1-D}\cdot\sqrt{D\cdot\left[1-D+\dfrac{r^2}{12}\right]}$
输入电容中的纹波电流(A)	$I_O\cdot\left[1+\dfrac{r}{2}\right]$	$\dfrac{I_O\cdot r}{1-D}$	$\dfrac{I_O}{1-D}\cdot\left[1+\dfrac{r}{2}\right]$
输出电容中的电流有效值(A)	$I_O\cdot\dfrac{r}{\sqrt{12}}$	$I_O\cdot\sqrt{\dfrac{D+\frac{r^2}{12}}{1-D}}$	$I_O\cdot\sqrt{\dfrac{D+\frac{r^2}{12}}{1-D}}$
输出电容中的纹波电流(A)	$I_O\cdot r$	$\dfrac{I_O}{1-D}\cdot\left[1+\dfrac{r}{2}\right]$	$\dfrac{I_O}{1-D}\cdot\left[1+\dfrac{r}{2}\right]$
储能能力(μJoules)	$\dfrac{I_O\cdot V_{\mu s}}{8}\cdot\left[r\cdot\left(\dfrac{2}{r}+1\right)^2\right]$	$\dfrac{I_O\cdot V_{\mu s}}{8\cdot(1-D)}\cdot\left[r\cdot\left(\dfrac{2}{r}+1\right)^2\right]$	$\dfrac{I_O\cdot V_{\mu s}}{8\cdot(1-D)}\cdot\left[r\cdot\left(\dfrac{2}{r}+1\right)^2\right]$

（续）

	buck	boost	buck-boost
电感电流有效值(A)	$I_O \cdot \sqrt{1+\frac{r^2}{12}}$	$\frac{I_O}{1-D} \cdot \sqrt{1+\frac{r^2}{12}}$	$\frac{I_O}{1-D} \cdot \sqrt{1+\frac{r^2}{12}}$
电感平均电流(A)	I_O	$\frac{I_O}{1-D}$	$\frac{I_O}{1-D}$
开关电流有效值(A)	$I_O \cdot \sqrt{D \cdot \left[1+\frac{r^2}{12}\right]}$	$\frac{I_O}{1-D} \cdot \sqrt{D \cdot \left[1+\frac{r^2}{12}\right]}$	$\frac{I_O}{1-D} \cdot \sqrt{D \cdot \left[1+\frac{r^2}{12}\right]}$
开关/二极管/电感峰值电流(A)	$I_O \cdot \left[1+\frac{r}{2}\right]$	$\frac{I_O}{1-D} \cdot \left[1+\frac{r}{2}\right]$	$\frac{I_O}{1-D} \cdot \left[1+\frac{r}{2}\right]$
开关中的平均电流(A)	$I_O \cdot D$	$I_O \cdot \frac{D}{1-D}$	$I_O \cdot \frac{D}{1-D}$
二极管中的平均电流(A)	$I_O \cdot (1-D)$	I_O	I_O
平均输入电流(A)	$I_O \cdot D$	$\frac{I_O}{1-D}$	$I_O \cdot \frac{D}{1-D}$
输出电压纹波值(±mV)*	$1/2 \cdot I_O \cdot r \cdot \text{ESR}(\text{m}\Omega)$	$1/2 \cdot \frac{I_O}{1-D} \cdot \left[1+\frac{r}{2}\right] \cdot \text{ESR}(\text{m}\Omega)$	$1/2 \cdot \frac{I_O}{1-D} \cdot \left[1+\frac{r}{2}\right] \cdot \text{ESR}(\text{m}\Omega)$

$r=\Delta I_L/I_L$，电感单位为 μH，频率单位为 Hz，所有的电压和电流均为幅值。

* 忽略 ESL。

$V_{(IN_50)}$ 是占空比为 0.5 时的输入电压。

参考文献

[1] Nave, M. J.; "The Effect of Duty Cycle on SMPS Common Mode Emissions: Theory and Experiment", IEEE 1989 National Symposium on 23-25 May, 1989

[2] Cochrane, D.; Chen, D. Y.; Boroyevic, D.; "Passive Cancellation of Common-Mode Noise in Power Electronic Circuits", IEEE Transactions on Power Electronics, Volume 18, Issue 3, May 2003

[3] Qu, S.; Chen, D. Y.; "Mixed-Mode EMI Noise and Its Implications to Filter Design in Offline Switching Power Supplies", Applied Power Electronics Conference and Exposition, 2000, Fifteenth Annual IEEE, Volume 2, 6-10 Feb. 2000

[4] "Mounting Considerations For Power Semiconductors", On Semiconductor Application Note AN1040/D, May 2001-Rev. 3

[5] Mardiguian, M.; "Controlling Radiated Emissions by Design", Chapman & Hall, ISBN 0442009496

[6] Mardiguian, M.; "How To Control Electrical Noise", 2nd Edition, 1983, Don White Consultants, Inc., State Route #625, P.O. Box D, Gainesville, Virginia 22065, USA

[7] Hayt, H. W. JR.; "Engineering Electromagnetics", Fourth Edition, McGraw-Hill Book Company, ISBN 0070273952

[8] Collett, P. C. E.; "Investigations into Aspects Affecting the Design of Mains Filters for Frequencies in the Range 10kHz-30MHz", ERA Report No. 82-145R, 1983, ERA Technology Ltd., Cleeve Road, Leatherhead, Surrey KT22 7SA, England

[9] "Capacitors for RFI Suppression of the AC Line: Basic Facts", Fourth Edition, Evox-Rifa Application Notes, Evox-Rifa Inc., 300 Tri-State International, Su. 375, Lincolnshire, IL 60069, USA

[10] "Conducted Emission Performance of Ericsson DC/DC power modules: Characterization and System Design", Ericsson Design Note 009, April 2000, Ericsson Microelectronics AB

[11] Ott, H. W.; "Noise Reduction Techniques in Electronic Systems", Second Edition, 1987, John Wiley & Sons, ISBN 0471850683

[12] Ott, H. W.; "Understanding and Controlling Common-Mode Emissions in High-Power Electronics", Applied Power Electronics Conference and Exposition, 2002

[13] Basso, C.; "Conducted EMI Filter Design for the NCP1200", On Semiconductor Application Note AND8032/D

[14] Armstrong, K.; Williams, T.; "EMC Testing", Parts 1 through 6; Cherry Clough Consultants and Elmac Services, UK
[15] Bergh, K.; "CISPR 22 Telecom Ports", NEMKO Seminar, 2001
[16] "EMC of Monitors", Philips Semiconductors Application Note AN 00038
[17] "EMI Testing Fundamentals", Steward Technical Information
[18] Savino, S. E.; Suranyi, G. G.; "Application Guidelines for On-Board Power Converters", Tyco Electronics Application Note, June 1997
[19] "Input System Instability", Synqor Application Note PQ-00-05-01 Rev.01-5/16/00
[20] Collett, P. C. E.; "Investigations into Aspects Affecting the Design of Mains Filters for Frequencies in the Range 10kHz-30MHz", ERA Report No. 82-145R, 1983, ERA Technology Ltd., Cleeve Road, Leatherhead, Surrey KT22 7SA, England
[21] "Capacitors for RFI Suppression of the AC Line: Basic Facts", Fourth Edition, Evox-Rifa Application Notes, Evox-Rifa Inc., 300 Tri-State International, Su. 375, Lincolnshire, IL 60069, USA
[22] Snelling, E. C.; "Soft Ferrites, Properties and Applications", Second Edition, ISBN 0408027606; Butterworths & Co.
[23] "Power Factor Corrector, Application Manual", 1st Edition, October 1995; SGS-Thomson Microelectronics
[24] "Data Handbook, Aluminum Electrolytic Capacitors", PA01-A, 1993 N.A. Edition; Philips Components
[25] "Understanding Aluminum Electrolytic Capacitors", 2nd Edition, 1995; United Chemi-Con Inc.
[26] Micro Linear Corporation Data Book, 1995
[27] "Fair-Rite Soft Ferrites", Databook, 13th Edition; Fair-Rite Products Corp. NY 12589
[28] "Magnetics Designer", Supplementary Information, 1997; Intusoft
[29] "UC3842/3/4/5 Provides Low-cost Current-mode Control", Application Note, U-100A; Unitrode Integrated Circuits
[30] Billings, K. H.; "Switchmode Power Supply Handbook", 1989, ISBN 0070053308; McGraw-Hill Inc.
[31] Pressman, A. I.; "Switching Power Supply Design", 1991, ISBN 0070508062, McGraw Hill Inc.
[32] McLyman, W. T.; "Transformer and Inductor Design Handbook", 2nd Edition, 1988, ISBN 0824778286; Marcel Dekker, Inc.
[33] Unitrode Power Supply Design Seminar, SEM-500, Unitrode Integrated Circuits
[34] "3C85 Handbook", 1987, Ordering Code 9398 345 90011; Philips Electronic Components and Materials
[35] Sum, K. K.; "Intuitive Magnetic Design", Nov 15-16, 2000, Electronic Design Workshops; Penton Media, Inc.

[36] Bloom, G. E.; "DC-DC Switchmode Power Converters, Circuits and Converters", April 25, 2002, National Semiconductor Corporation Seminar Presentation; Bloom Associates Inc., CA-94903
[37] Mulder, S. A.; "Application Note on the design of low profile high frequency transformers, a new tool in SMPS design", 1990, Ordering Code 9398 074 80011; Philips Components Corporate Innovation Materials
[38] Ahmadi, H.; "Calculating Creepage and Clearance Early Avoids Design Problems Later", March/April 2001; Compliance Engineering Magazine
[39] Redl, R.; "Low-Cost Line-Harmonics Reduction", 1995 Seminar in Bremen, Germany; Power Quality Conference
[40] Carsten, B.; "Calculating Skin and Proximity Effect, Conductor Losses in Switchmode Magnetics", 1995, PCIM Conference
[41] "Magnetics® Ferrites", Databook, 1999; Magnetics Inc., Division of Spang and Company
[42] Lee, S.; "Thermal Management of Electronic Equipment", 1996, PCIM Conference
[43] Middlebrook, R. D.; Cuk, S.; "Advances in Switched-Mode Power Conversion: Volumes I, II, and III", TESLAco, 10 Mauchly, Irvine, CA 92618
[44] Middlebrook, R. D.; "Topics in Multiple-loop Regulators and Current-mode Programming", IEEE 1985
[45] Erickson, R. W.; "Fundamentals of Power Electronics", Springer, Second Edition, ISBN 0792372700
[46] "Control Design Lecture Notes", Center for Power Electronics Systems, June 2-6, 2003, Virginia Polytechnic Institute and State University, Blacksburg, Virginia
[47] Maniktala, S.; "Switching Power Supply Design and Optimization", McGraw-Hill Professional, First Edition, ISBN 0071434836